

RC5T619-1xxx

(CSP0608-80: 0.65mm 管脚中心距)

PCB 版图指导

版本 1.2

2014.04.21

RICOH

RICOH COMPANY, LTD.
Electronic Devices Company

版图指导请以英文版为准，中文版仅供参考

摘要

这篇文档描述了绘制 RC5T619-1xxx 相关版图电路时的指导与约束条件
这篇文档中将有实例阐述具体版图绘制如何进行
这篇文档中所阐释的实例将帮助客户使得 RC5T619-1xxx 达到最佳性能

目录

1. 版图绘制基本原则与实例.....	3
1.1 <DCDC 部分>	4
1.2 <Charger 部分>	6
1.3 <USB 外部设备>.....	8
1.4 <RTC>	9
2. 推荐外部器件列表	11
3. 器件布局范例.....	12

1. 版图绘制基本原则与实例

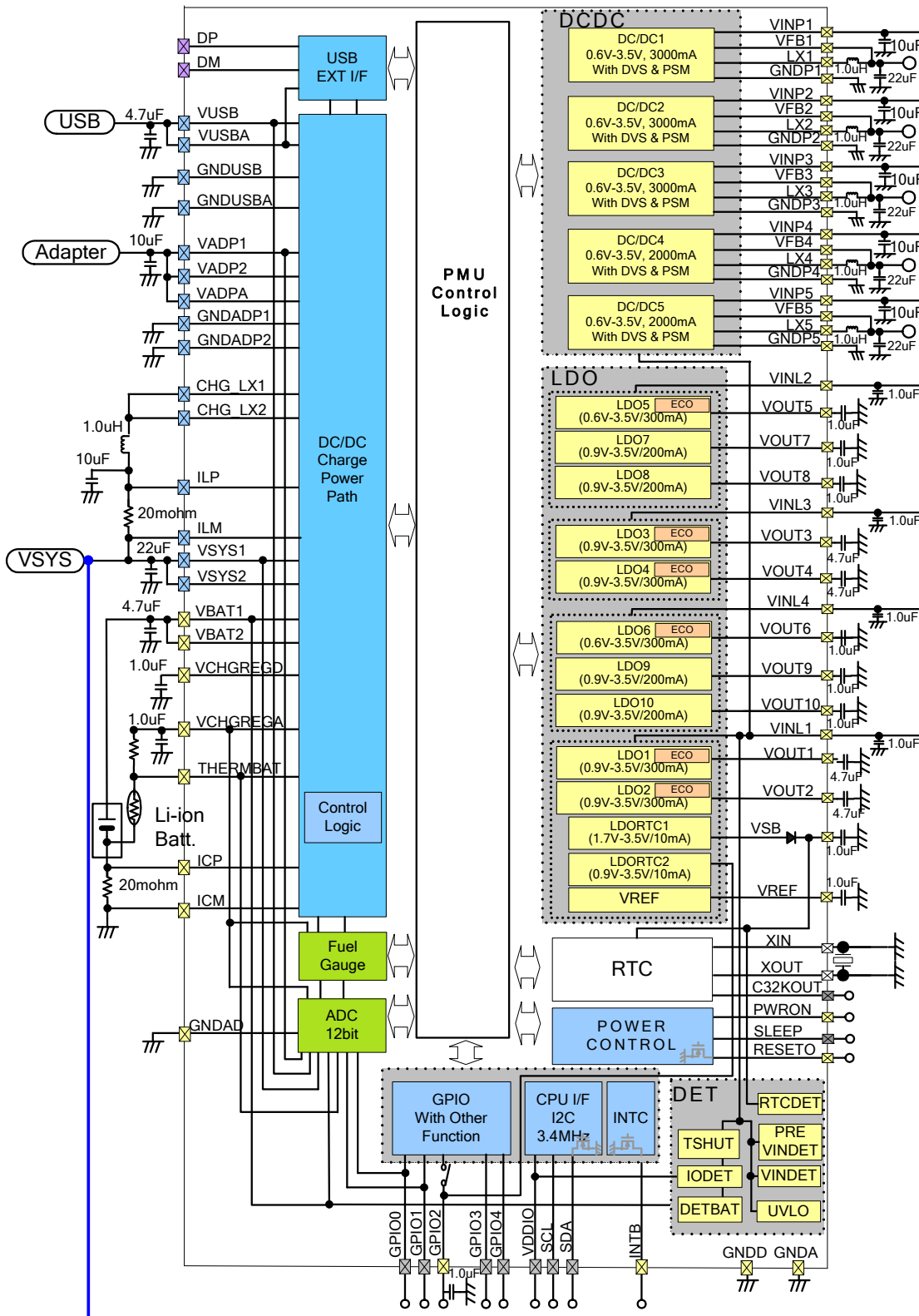


图. 1: RC5T619-1xxx 概略图

1.1 <DCDC部分>

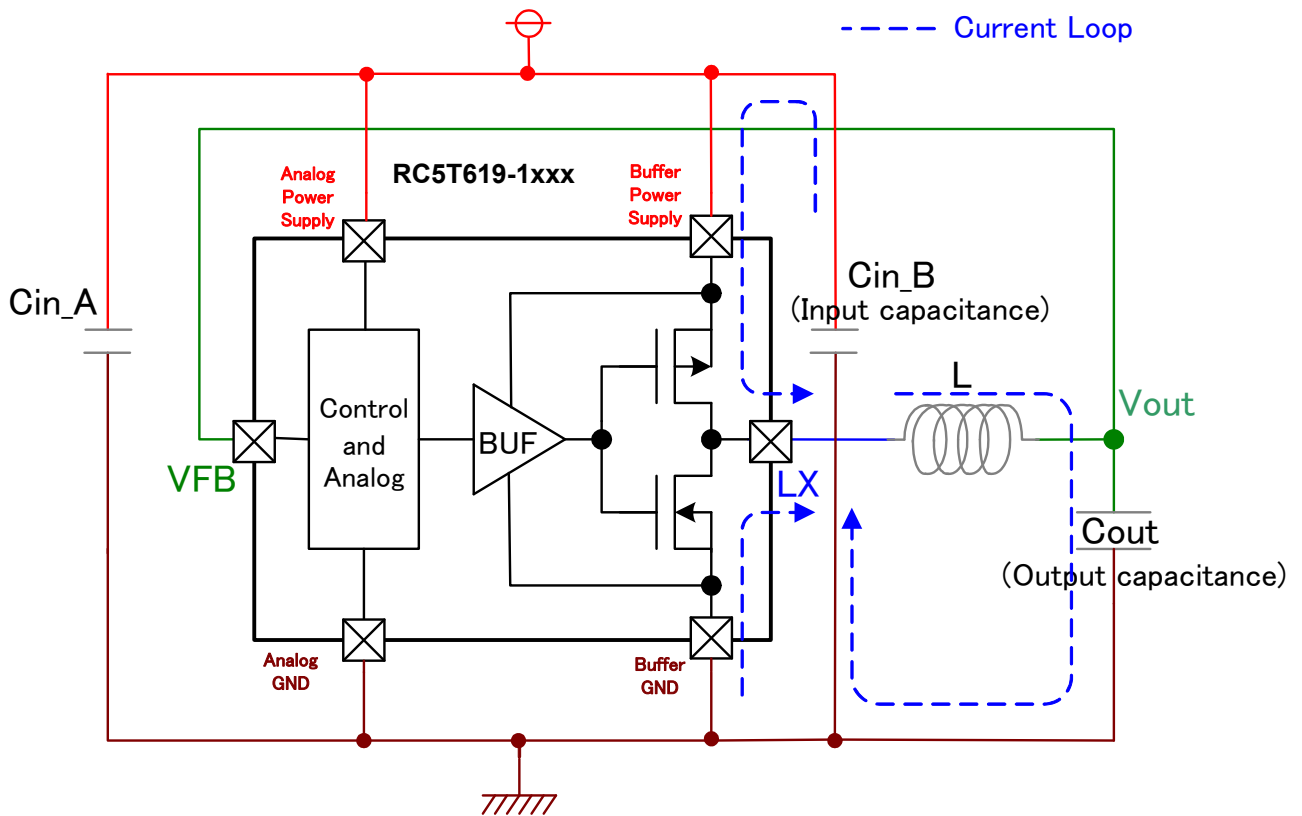


图. 1-1: DCDC1, DCDC2, DCDC3, DCDC4 与 DCDC5 的简化电路图

RC5T619-1xxx 管脚名

	DCDC1	DCDC2	DCDC3	DCDC4	DCDC5
Analog Power Supply (模拟电路电源)	VINL1				
Buffer Power Supply (缓冲器电路电源)	VINP1	VINP2	VINP3	VINP4	VINP5
VFB (电压反馈点)	VFB1	VFB2	VFB3	VFB4	VFB5
LX (DCDC 切换信号输出)	LX1	LX2	LX3	LX4	LX5

表1-1: RC5T619-1xxx 管脚名

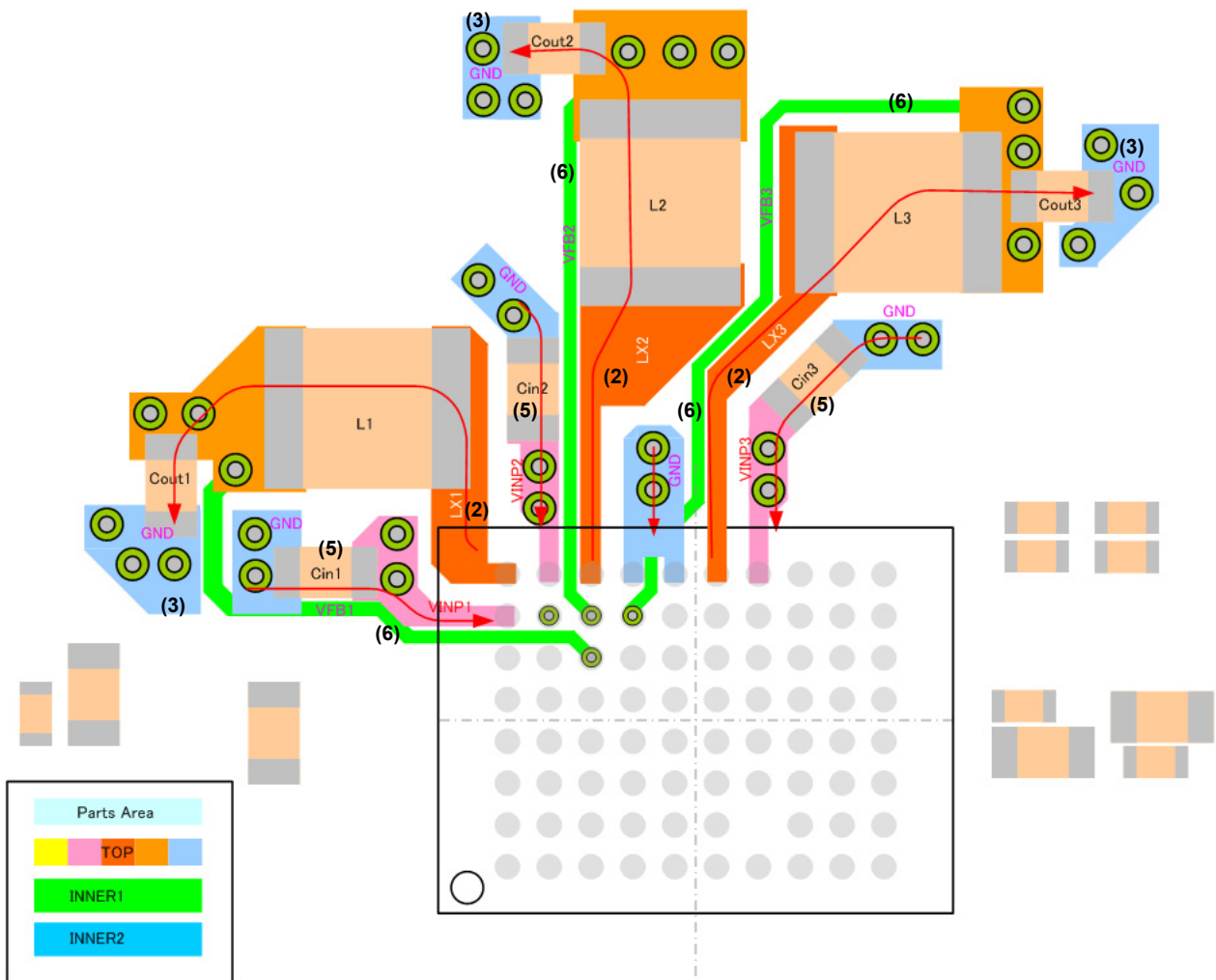


图. 1-2: DCDC 模块版图绘例(最上层)

- (1) 放置这些元件时要使得开关电流环路最小化(图 1-1: 蓝线部分, 图 1-2: 红线部分)。
- (2) RC5T619-1xxx 与电感之间的 LX 线要布局的尽量短而粗并且不要有其他冗余的线叠于其上。
- (3) 将“Cout”的地线通过多个过孔直接连接到内部地盘(the internal ground plane),以尽可能减小阻抗。(目标: 50mΩ 以下)。
- (4) DCDC 的输出点要尽量靠近电容端(Cout)而不要从电感端直接拉出。同时 VFB 须从电容端直接引出而不是从电感端。
- (5) 将“Cin”尽可能接近 RC5T619-1xxx。(布局时接近芯片的优先级为“Cin” < L < “Cout”.)
- (6) 禁止将接回芯片的 VFB 线与噪声线(LX)平行布线, 尽量将这些线与噪声线布于不同的版层且 VFB 禁止从电感下方穿过。

1.2 <Charger部分>

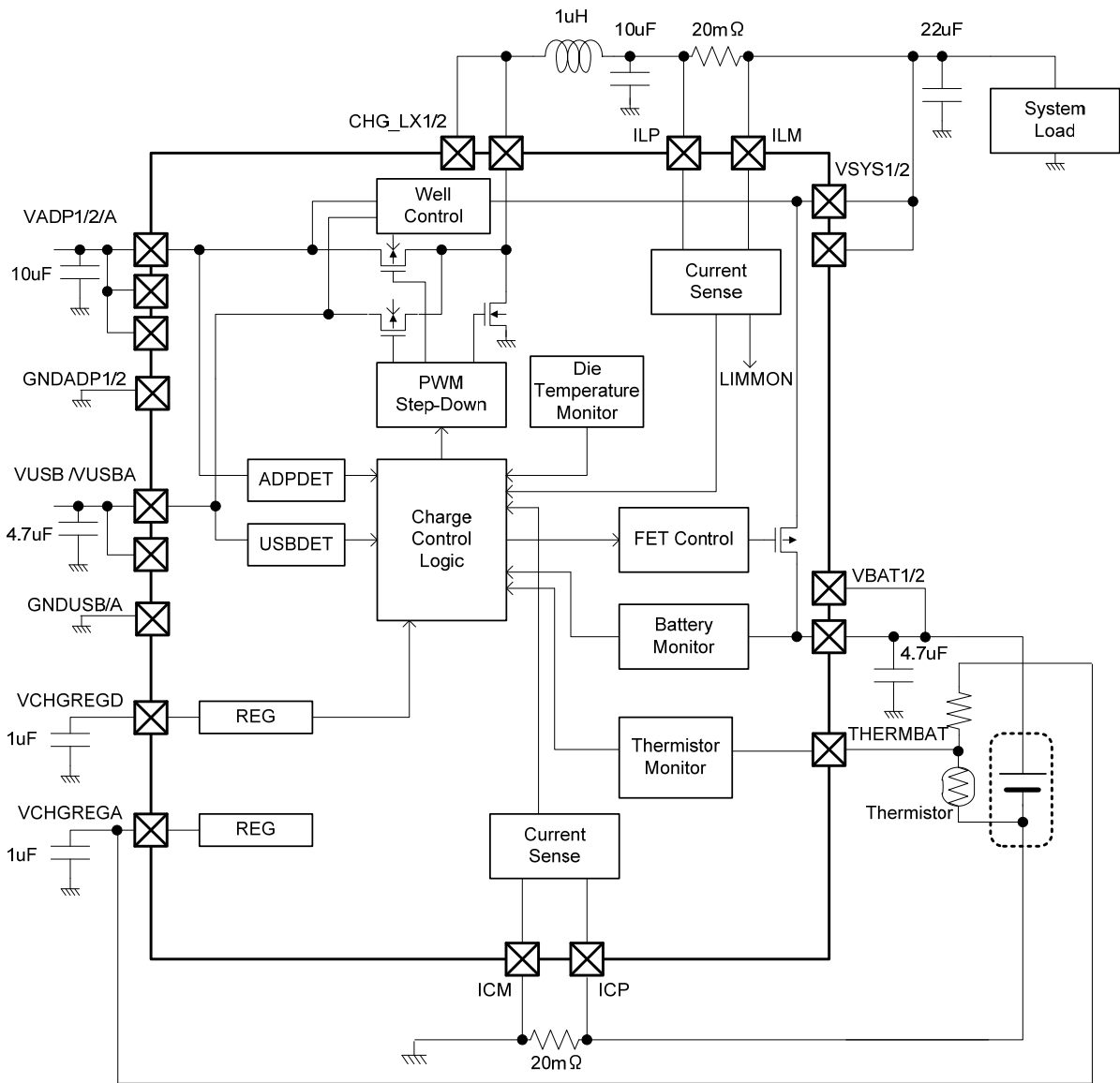


图. 1-3: 充电(Charger)模块简明电路图

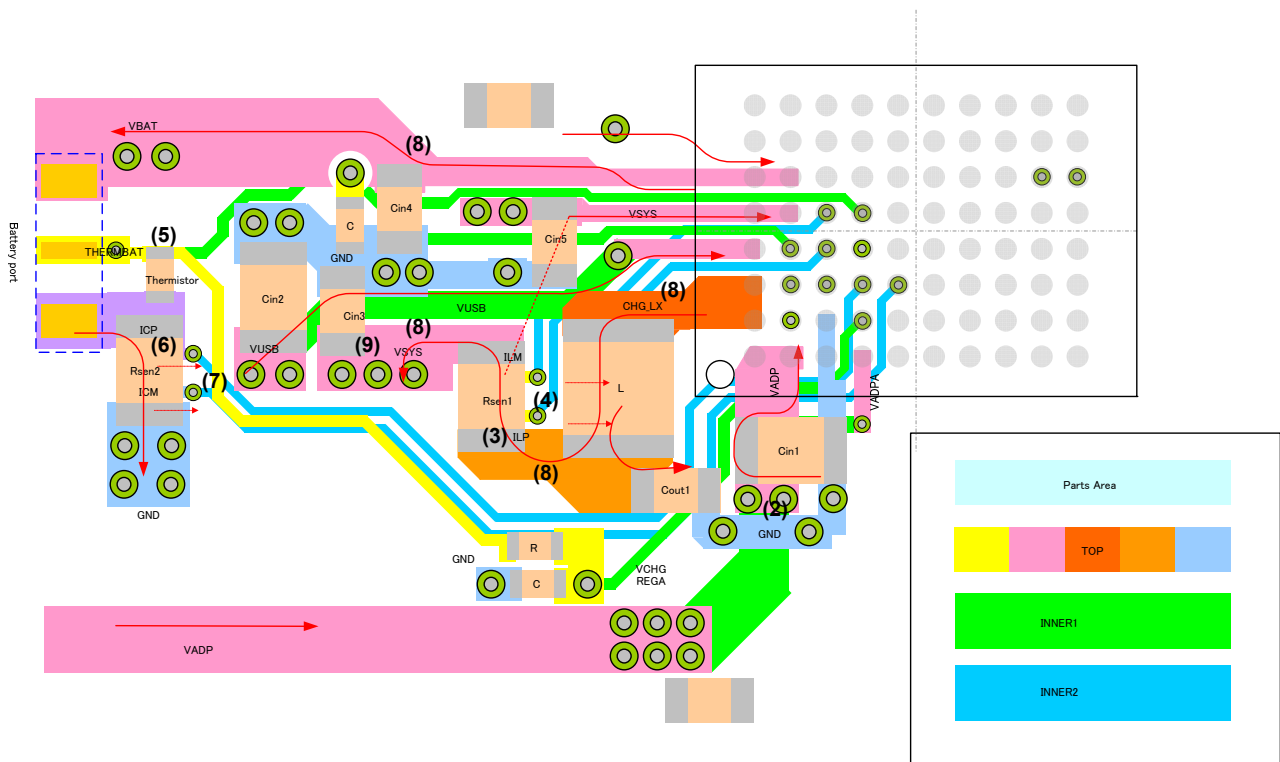


图. 1-4: 充电(Charger)模块版图绘例

- (1) 放置这些元件时要使得开关电流环路面积最小化。(图 1-4: 红线)。
- (2) 将“VADP”电容放置于距 RC5T619-1xxx 尽可能近的位置，并且使其与 RC5T619-1xxx 之间的连接线尽量短与宽以减小寄生阻抗。
- (3) 因为“R_{SEN1}”是确定电流精确度的电阻，所以请使用尽可能高精度的电阻。(参考“推荐外部器件表” P.11)。并且，需要将 R_{SEN1} 以尽可能低阻抗连接到“Cout”。
- (4) 将“ILP”与“ILM”直接从“R_{SEN1}”的 PAD 拉出。因为是差分信号，所以两条线间距要一致。且不要与其他噪声线平行布线。
- (5) 将热敏电阻端以尽可能低的阻抗直接连到“THERMBAT”端口以免降低检测精度。
- (6) 因为“R_{SEN2}”是确定充电电流精确度的电阻，所以请使用尽可能高精度的电阻(参考“推荐外部器件表” P.11)。此外，需要将 R_{SEN2} 以尽可能小的阻抗连到电池负极。
- (7) 将“ICP”与“ICM”直接从“R_{SEN2}”的 PAD 拉出。因为是差分信号，所以两条线间距要一致。且不要与其他噪声线平行布线。
- (8) 因为“CHG_LX”至“V_{SYS}”，“V_{BAT}”至电池正极与“ICP”至电池负极这三条线路需要走大电流，请将这几条线绘制的尽量短而粗。
- (9) 请将电容连接于经过了“R_{SEN1}”的 ILM 一侧而不是直接连到“V_{SYS}”。

1.3 <USB外部设备>

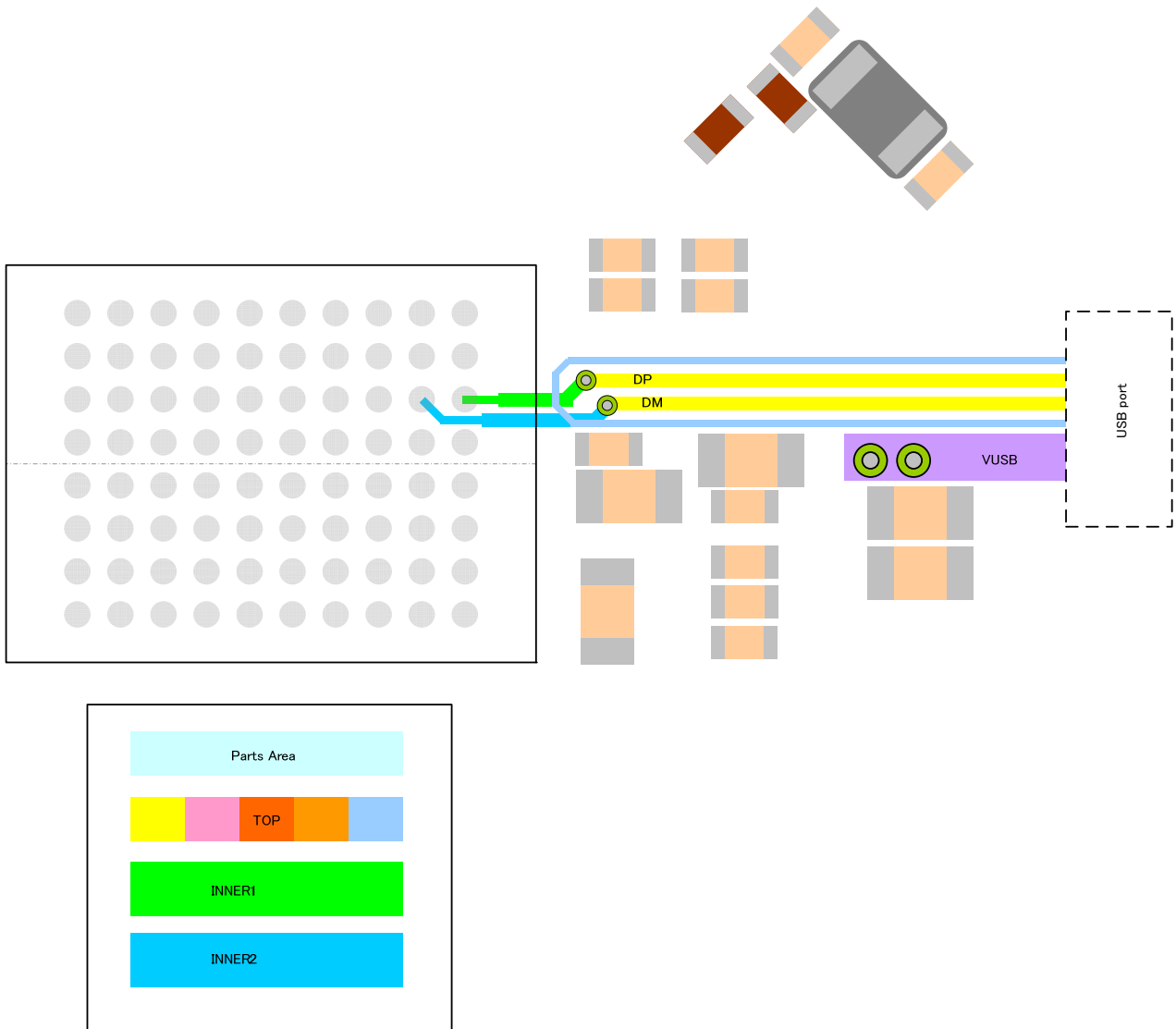


图. 1-5: USB 外部设备模块版图绘例

- (1) 与USB传输线相对的DP与DM线的下层应画作地盘(ground plane)。
- (2) 将DP与DM应等距并行布于表层且不要在其上画过孔，并且将DP与DM 的差分阻抗定于90欧姆。
- (3) 不要将其他地线或者信号线画到在DP与DM之间。将地线布于DP与DM两旁(作为保护环)来隔绝噪声。
- (4) 不要将DP与DM一次性弯曲90度。如果有一定需要弯曲，则分为两次45度弯曲。
- (5) 将DP与DM 布于晶振或时钟等高速信号线50mil(1.27mm)以外。

1.4 <RTC>

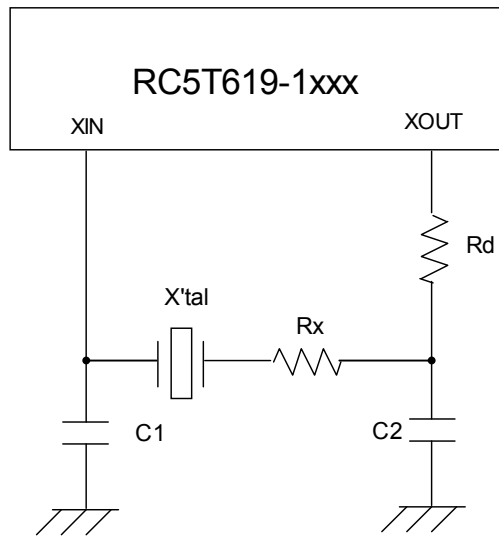


图. 1-6: RTC 电路推荐电路图.

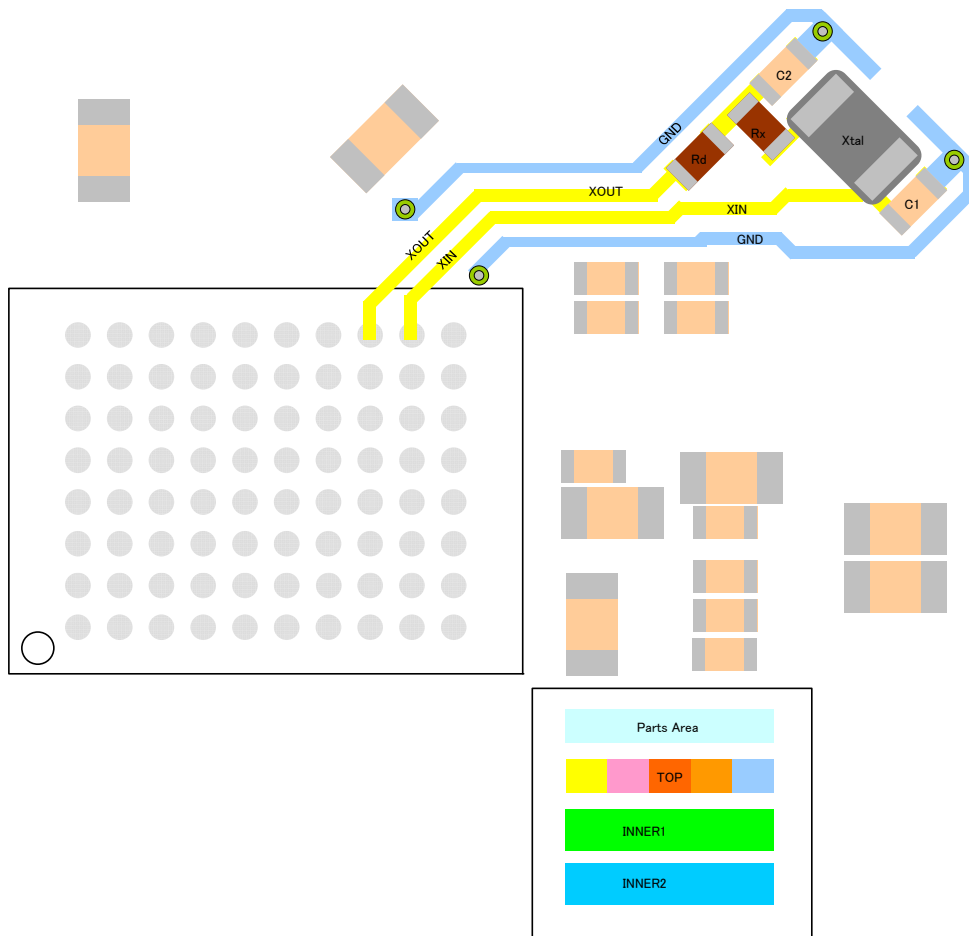


图. 1-7: RTC 模块版图绘例(最上层)

- (1) 将晶振单元尽可能近的布于RC5T619-1xxx附近，连接路径应尽可能短的布于同一层且不要在上面画过孔，并且不要加入检测线(Monitoring Line)等冗余线。
- (2) 将输入输出电容 (C1 / C2 图.1-7)尽可能近的布于晶振单元附近来减少额外的寄生阻抗与电容。
- (3) 预先画出 Rx 与 Rd 的焊盘图形，当振荡器超过它的驱动级别规格时，需要添加 Rx/Rd 进行调整。
- (4) 将振荡电路的 GND 与元件层(component layer)的特殊 GND 层相连，并且通过穿孔或者过孔与内部 GND 连在一起。
不要将敏感线布于振荡电路的下层 PCB。并且不要将地布于振荡电路的 PAD 间以避免寄生电阻。

2. 推荐外部器件列表

Block	Pin Name	RC5T619-1xxx External Parts									
		Parts Value	Parts No.	Model value	Vender	Num	Parts Size [mm]				
							X Size	Y Size	Z Size	[mm2]	
PMU	-	-	DUT1	RC5T619	RICOH	1	6.00	8.00	0.85	48	
CPU_IF	SDA	-	-	-	-	0	0.00	0.00	0.00	0	
	SCL	-	-	-	-	0	0.00	0.00	0.00	0	
RTC	C32KOUT	-	-	-	-	0	0.00	0.00	0.00	0	
Power	PWRON	-	-	-	-	0	0.00	0.00	0.00	0	
	SLEEP	-	-	-	-	0	0.00	0.00	0.00	0	
	RESETO	-	-	-	-	0	0.00	0.00	0.00	0	
INTC	INTB	-	-	-	-	0	0.00	0.00	0.00	0	
GPIO	GPIO0	-	-	-	-	0	0.00	0.00	0.00	0	
	GPIO1	-	-	-	-	0	0.00	0.00	0.00	0	
	GPIO2	1.0uF	C30	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5	
	GPIO3	-	-	-	-	0	0.00	0.00	0.00	0	
	GPIO4	-	-	-	-	0	0.00	0.00	0.00	0	
TEST	TESTEN	-	-	-	-	0	0.00	0.00	0.00	0	
RTC	VSB	1.0uF	C61	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5	
		100ohm	R19	RK73H1ETTP101F	KOA	1	1.00	0.50	0.50	0.5	
		-	BAT1	-	-	0	5.00	5.00	1.00	0	
	XOUT	12pF	C22	C1005CH1H120J	TDK	1	1.00	0.50	0.50	0.5	
		0ohm	R25	RK73Z1ETTP-RL	KOA	1	1.00	0.50	0.50	0.5	
	XIN/XOUT	32.768kHz	X1	FC-12M 32.768kHz.9pF	SEIKO EPSON	1	2.05	1.20	0.60	2.46	
		0ohm	R24	RMC1/16JPTP	KAMAYA	1	1.60	0.80	0.80	1.28	
XIN	12pF	C21	C1005CH1H120J	TDK	1	1.00	0.50	0.50	0.5		
Power Supply DCDC	VDDIO	0.1uF	C16	GRM155R11C104KA88B	murata	1	1.00	0.50	0.50	0.5	
	VINP1	10uF	C1	C1608JB0J106M	TDK	1	1.60	0.80	0.80	1.28	
	LX1	1.0uH	L1	DFE322512C-1R0N	TOKO	1	3.20	2.50	1.20	8	
	VFB1	22uF	C41	JMK107BJ226MA-TD	TAIYO	1	1.60	0.80	0.80	1.28	
	VINP2	10uF	C2	C1608JB0J106M	TDK	1	1.60	0.80	0.80	1.28	
	LX2	1.0uH	L2	DFE322512C-1R0N	TOKO	1	3.20	2.50	1.20	8	
	VFB2	22uF	C42	JMK107BJ226MA-TD	TAIYO	1	1.60	0.80	0.80	1.28	
	VINP3	10uF	C3	C1608JB0J106M	TDK	1	1.60	0.80	0.80	1.28	
	LX3	1.0uH	L3	DFE322512C-1R0N	TOKO	1	3.20	2.50	1.20	8	
	VFB3	22uF	C43	JMK107BJ226MA-TD	TAIYO	1	1.60	0.80	0.80	1.28	
	VINP4	10uF	C4	C1608JB0J106M	TDK	1	1.60	0.80	0.80	1.28	
	LX4	1.0uH	L4	DFE252012C-1R0M	TOKO	1	2.50	2.00	1.20	5	
	VFB4	22uF	C44	JMK107BJ226MA-TD	TAIYO	1	1.60	0.80	0.80	1.28	
	VINP5	10uF	C5	C1608JB0J106M	TDK	1	1.60	0.80	0.80	1.28	
	LX5	1.0uH	L5	DFE252012C-1R0M	TOKO	1	2.50	2.00	1.20	5	
	VFB5	22uF	C45	JMK107BJ226MA-TD	TAIYO	1	1.60	0.80	0.80	1.28	
	LDO	VINL1	1.0uF	C6	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5
		VINL2	1.0uF	C7	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5
		VINL3	1.0uF	C8	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5
		VINL4	1.0uF	C9	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5
VOUT1		4.7uF	C51	C1608JB0J475K	TDK	1	1.60	0.80	0.80	1.28	
VOUT2		4.7uF	C52	C1608JB0J475K	TDK	1	1.60	0.80	0.80	1.28	
VOUT3		4.7uF	C53	C1608JB0J475K	TDK	1	1.60	0.80	0.80	1.28	
VOUT4		4.7uF	C54	C1608JB0J475K	TDK	1	1.60	0.80	0.80	1.28	
VOUT5		1.0uF	C55	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5	
VOUT6		1.0uF	C56	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5	
VOUT7		1.0uF	C57	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5	
VOUT8	1.0uF	C58	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5		
VOUT9	1.0uF	C59	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5		
VOUT10	1.0uF	C60	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5		
VREF	1.0uF	C63	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5		
EXT I/F	DP	-	-	-	-	0	0.00	0.00	0.00	0	
	DM	-	-	-	-	0	0.00	0.00	0.00	0	
Charger	VADP1	10uF	C10	EMK212ABJ106KG	TAIYO	1	2.00	1.25	1.25	2.5	
	VADP2	-	-	-	-	0	0.00	0.00	0.00	0	
	VADPA	-	C12	-	-	0	1.00	0.50	0.50	0	
	VUSB	4.7uF	C11	GRM21BB31E475KA75B	Murata	1	2.00	1.25	1.25	2.5	
	VUSBA	-	C13	-	-	0	1.00	0.50	0.50	0	
	CHG_LX1	1.0uH	L6	DFE252012C-1R0N	TOKO	1	2.50	2.00	1.20	5	
	CHG_LX2	1.0uF	C14	LMK107BBJ106MALT	TAIYO	1	1.60	0.80	0.80	1.28	
	ILP	20mohm	R6	ERJ6BWF020V	Panasonic	1	2.00	1.25	0.60	2.5	
	ILP/ILM	20mohm	R6	ERJ6BWF020V	Panasonic	1	2.00	1.25	0.60	2.5	
	VSYS1	22uF	C15	JMK107BJ226MA-TD	TAIYO	1	1.60	0.80	0.80	1.28	
	VSYS2	22uF	C15	JMK107BJ226MA-TD	TAIYO	1	1.60	0.80	0.80	1.28	
	VBAT1	4.7uF	C17	C1608JB0J475K	TDK	1	1.60	0.80	0.80	1.28	
	VBAT2	4.7uF	C17	C1608JB0J475K	TDK	1	1.60	0.80	0.80	1.28	
	VCHGREGA	1.0uF	C64	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5	
	VCHGREGD	1.0uF	C65	GRM155B31A105KE15	murata	1	1.00	0.50	0.50	0.5	
	THERMBAT	10kohm	R12	RGC1/16SC103DTH	KAMAYA	1	1.00	0.50	0.35	0.5	
	ICP	Thermistor	R13	TH05-3H103F	mitsubishi	1	1.00	0.50	0.50	0.5	
ICP/ICM	20mohm	R7	ERJ6BWF020V	Panasonic	1	2.00	1.25	0.60	2.5		
Total Num						52	Total Parts size			133.5	

dummy pattern at RC5T619 CSP Evaluation Board

表 2-1: 推荐外部器件列表

3. 器件布局范例

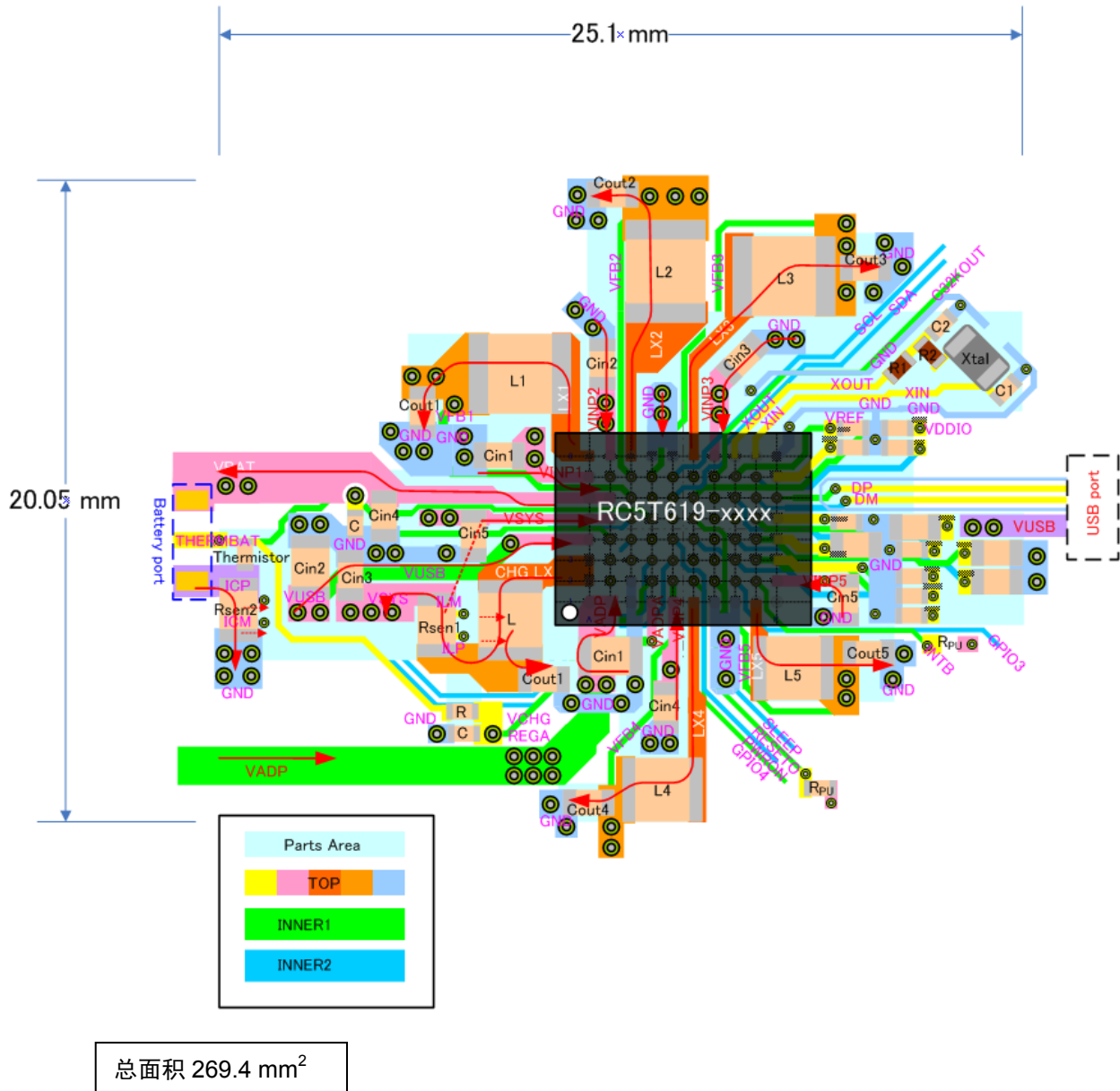


图. 3-1: PCB 器件布局绘例