

RICOH

R2061x シリーズ

バックアップ切換え回路付3線式シリアルインターフェースRTC

NO.JA-117-160701

■ 概要

R2061xは、通常のリアルタイムクロック機能にバックアップ切換え回路およびボルテージディテクタを加えたCMOSのICです。ホストとの接続は3本 (CE,SCLK,SIO) の信号線で行います。割込み発生機能として1ヶ月から0.5秒まで6種類の割込み信号を選択できます。さらに、設定した時刻に割り込みを発生するアラーム機能を2系統内蔵しています。また、閾値電圧を2つの電圧から選択出来る電源電圧監視機能を持っています。さらに、ホストからの信号により、水晶発振周波数の誤差を補正して、時計を高精度に合わせ込む時計誤差補正回路を内蔵しています。発振回路は水晶振動子以外の素子を内蔵しています。また、定電圧駆動されているため、発振周波数の電圧変動が少なく、低消費電流 (Typ.0.4 μ A : 3V時) を実現しています。バックアップ切換え回路は、主電源と一次または二次電池のバックアップバッテリー電源とを自動的に切換える機能です。主電源の電源電圧を監視して切換えを行うため、バックアップバッテリーの電源電圧に関係なく対応が可能です。

パッケージは、SSOP16 (5.0 x 6.4 x 1.25: R2061Sxx) と超小型のQFN023023-16 (2.3 x 2.3 x 0.4: R2061Lxx) があります。

■ 特長

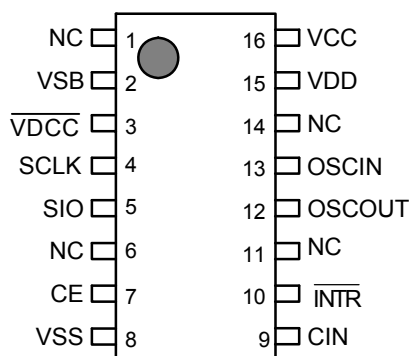
- 最低時計動作電源電圧 TYP.0.75V(MAX1.00V) VDD端子
- 超低消費時計電流 0.4 μ A TYP (1.0 μ A MAX) at V_{DD}=3V
- 水晶振動子以外の発振回路構成部品を内蔵
- バックアップ切換え回路内蔵 (一次電池、二次電池、電気二重層いずれも使用可能)
- CPUとの接続は、3線式シリアル (CE, SCLK, SIO) 最大クロック周波数1MHz
- 時計 (時・分・秒)、カレンダー (年・月・日・曜日) のカウンタ機能 (BCDコード)
- CPUに対する定周期割込み発生機能(周期1ヶ月~0.5秒 割込みフラグ,割込み停止機能付)
- 2系統のアラーム割込み発生機能 (Alarm_W : 曜日・時・分、Alarm_D : 時・分)
- DELAY付ボルテージディテクタ内蔵
- バックアップ電池電圧監視機能 (閾値電圧を2つの電圧から選択可能)
- 電源が0vから立ち上がったことを確認するパワーオンフラグ
- 2099年までのうるう年自動判別
- 12/24時間制の選択可能
- 発振安定化容量(CG,CD)内蔵
- 高精度な時計誤差補正回路内蔵
- CMOS構造
- パッケージ SSOP16 (5.0 x 6.4 x 1.25: R2061Sxx)
FFP12(2.0 x 2.0 x 1.0: R2061Kxx)
QFN023023-16(2.3 x 2.3 x 0.4: R2061Lxx)

R2061x

NO.JA-117-160701

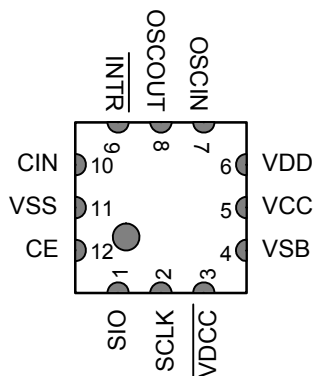
■ 端子接続図

R2061Sxx (SSOP16)



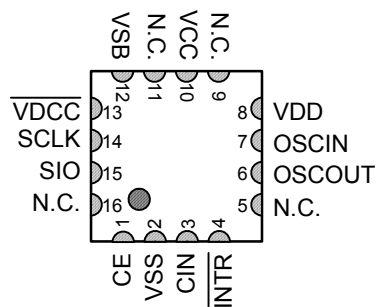
TOP VIEW

R2061Kxx (FFP12)



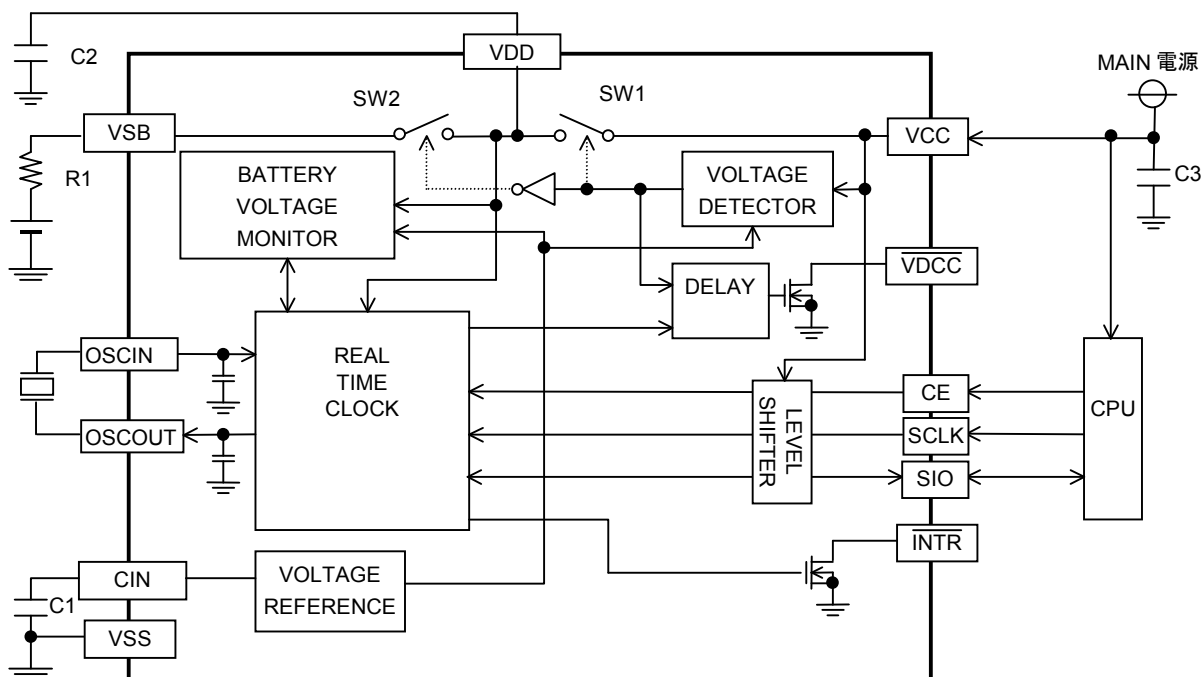
TOP VIEW

R2061Lxx (QFN023023-16)



TOP VIEW

■ ブロック図



■ セレクションガイド

R2061xは、パッケージと出力電圧を用途に応じて選択することができます。選択指定の方法はデバイスの形式ナンバーを用いて下記のように行います。

R2061 K 01 - E2 - F
 ↓ ↓ ↓ ↓
 R2061 a bb - cc - d

番号	内容
a	パッケージを表します。 K : FFP12 S : SSOP16 L : QFN023023-16
bb	Voltage Detector の設定電圧などを開発通し番号で表します。
cc	テーピングの選択指定に用います。本シリーズは E2 のみです。
d	リードメッキを表します。(SSOP16 のみ) F: 鉛フリーメッキ

現在、以下の製品が用意されています。

製品名	パッケージ	$-V_{DET1}$ (Typ)	その他
R2061K01-E2	FFP12	1.7v	主に 2v 系以上の CPU 電源で使用する場合に最適です。
R2061K03-E2	FFP12	2.8v	主に 3.3v 系以上の CPU 電源で使用するのに最適です。
R2061L01-E2	QFN023023-16	1.7v	主に 2v 系以上の CPU 電源で使用する場合に最適です。
R2061L03-E2	QFN023023-16	2.8v	主に 3.3v 系以上の CPU 電源で使用するのに最適です。
R2061S02-E2-F	SSOP16	2.4v	主に 3v 系以上の CPU 電源で使用する場合に最適です。

R2061x

NO.JA-117-160701

■ 端子説明

端子名	名称	内容
CE	チップセレクト 入力	CPU とインターフェースを行う時に使用します。CE=H の時アクセス可能です。プルダウン抵抗を内蔵しています。ホスト側の電源が OFF の時はまたはオープンにしてください。本入力には電源電圧に関係なく 5.5V まで入力可能です。
SCLK	シリアルクロック入力	このクロックに同期して、SIO 端子よりデータの入出力を行います。本入力には電源電圧に関係なく 5.5V まで入力可能です。
SIO	シリアル入出力	書き込みデータまたは、読み出しデータを SCLK に同期して入出力します。CMOS 入出力です。
INTR	割込み出力	CPU に対する定周期割込み及びアラーム割込み(Alarm_D, Alarm_W)を出力します。電源を 0V から立ち上げた時は OFF 状態になっています。Nch オープンドレイン出力です。
VCC	メインバッテリー 電源入力	通常 IC 内部に電源を供給します。
VS _B	バックアップ 電池用電源 入力	バックアップ用一次電池に接続します。通常は VCC から IC 内部に電源が供給されますが、VCC が $-V_{DET1}$ 以下になると、本端子から電源を供給します。
VDD	内部電源出力	内部電源端子です。この端子と VSS 間に $0.1\mu\text{F}$ 程度の容量を接続してください。また、二次電池を使用する時にはこの端子に二次電池を接続する事も可能です。
$\overline{\text{VDCC}}$	VCC 電源 電圧監視出力	VCC 電源電圧を監視し $-V_{DET1}$ 以下になると L になります。 $\overline{\text{VDCC}}$ が L になると同時に SW1 は OFF になり、SW2 は ON します。その結果、内部リアルタイムクロックには VS _B 端子から電源が供給されるようになります。VCC が $+V_{DET1}$ 以上になると同時に SW1 は ON になり、SW2 は OFF します。また、その t_{DELAY} 後に $\overline{\text{VDCC}}$ 出力を OFF(H)にします。Nch オープンドレイン出力です。
CIN	ノイズ除去 端子	内部基準電源の安定のため容量を接続する端子です。この端子と VSS 間に $0.1\mu\text{F}$ 程度の容量を接続してください。
OSCIN OSCOUT	発振回路 入出力	OSCIN-OSCOUT 間に 32.768kHz の水晶振動子を接続します。 (その他の発振回路構成部品は内蔵しています。)
VSS	負電源入力	GND に接地します。
N.C.	未接続	

■ 絶対最大定格

(V_{SS}=0V)

記号	項目	条件	定格	単位
V _{CC}	電源電圧 1	VCC	-0.3~+6.5	V
V _{DD}	電源電圧 2	VDD	-0.3~+6.5	
V _{SB}	電源電圧 3	VSB	-0.3~+6.5	
V _I	入力電圧 1	CE, SCLK	-0.3~+6.5	V
	入力電圧 2	SIO	-0.3~V _{CC} +0.3	
	入力電圧 3	CIN	-0.3~V _{DD} +0.3	
V _O	出力電圧 1	$\overline{\text{INTR}}$, $\overline{\text{VDCC}}$	-0.3~+6.5	V
	出力電圧 2	SIO	-0.3~V _{CC} +0.3	
I _{OUT}	最大出力電流	VDD	10	mA
P _D	最大消費電力	T _{opt} =25°C	300	mW
T _{opt}	動作周囲温度		-40~+85	°C
T _{stg}	保存温度		-55~+125	°C

■ 推奨動作条件

(V_{SS}=0V, T_{opt}=-40~+85°C)

記号	項目	条件	最小	標準	最大	単位
V _{access}	動作電源電圧	CPU とのインターフェース時に AC 特性を保証可能な VCC 電源電圧	-V _{DET1} *1)		5.5	V
V _{clk}	最低計時電源電圧	内部時計データを保持できる VDD 最低電源電圧 CGout, CDout=0pF *2) *3)		0.75	1.00	V
f _{XT}	水晶発振周波数			32.768		kHz
V _{PUP}	オフ時印加電圧	$\overline{\text{INTR}}$, $\overline{\text{VDCC}}$			5.5	V

*1)V_{access}の最低電圧(-V_{DET1})は設計の狙い値に製造バラツキを含めた値となっておりますが、製品テスト選別による保証を行っておりませんので、設計保証値とします。製品テスト選別は+V_{DET1}の最大値で行なっております。

*2)CGoutはOSCIN-VSS間に、CDoutはOSCOUT-VSS間にICの外部で挿入される容量の値です。R2061xではOSCIN-VSS間およびOSCOUT-VSS間に容量を内蔵しており、通常は外部に容量を付加する必要はありません。

*3)水晶振動子 CL(負荷容量)=6-8pF R1(等価直列抵抗)=30kΩ

R2061x

NO.JA-117-160701

■ DC 電気的特性**● R2061K01, R2061L01**指定なき場合: $V_{SS}=0V, V_{SB}=3.0V, V_{CC}=2.0V, V_{DD}-V_{SS}$ および $C_{IN}-V_{SS}$ 間に $0.1\mu F$ 挿入 $T_{opt}=-40\sim+85^{\circ}C$

記号	項目	端子名	測定条件	最小	標準	最大	単位
V_{IH1}	H 入力電圧 1	SCLK, CE		$0.8 \times V_{CC}$		5.5	V
V_{IH2}	H 入力電圧 2	SIO		$0.8 \times V_{CC}$		$V_{CC} + 0.3$	
V_{IL}	L 入力電圧	SCLK, CE, SIO		-0.3		$0.2 \times V_{CC}$	
I_{OH}	H 出力電流	SIO	$V_{OH}=V_{CC}-0.5V$			-0.5	mA
I_{OL1}	L 出力電流 1	SIO	$V_{OL}=0.4V$	0.5			mA
I_{OL2}	L 出力電流 2	\overline{INTR}		2.0			
I_{OL3}	L 出力電流 3	\overline{VDCC}		$V_{DD}, V_{SB}, V_{CC}=1.4V$ $V_{OL}=0.4V$	0.2		
I_{IL}	入力リク電流	SCLK	$V_I=5.5V$ or V_{SS}	-1.0		1.0	μA
R_{DNCE}	プルアップ抵抗	CE		40	120	400	$K\Omega$
I_{OZ1}	オフ状態出力リーク電流 1	SIO	$V_O=5.5V$ or V_{SS}	-1.0		1.0	μA
I_{OZ2}	オフ状態出力リーク電流 2	$\overline{INTR}, \overline{VDCC}$	$V_O=5.5V$ or V_{SS}	-1.0		1.0	
I_{SB}	計時消費電流 (バックアップ時消費電流)	VSB	$V_{CC}=0V, V_{SB}=3.0V$ 出力, $V_{DD}=OPEN$ 計時動作中		0.4	1.0	μA
I_{SBL}	VCC 和時バックアップ端子漏れ電流	VSB	$V_{CC}=3.0V$ $V_{SB}=5.5V$ or $0V$ 出力, $V_{DD}=OPEN$	-1.00		1.00	μA
V_{DETH}	VSB 検出電圧 (高電圧側)	VSB	$T_{opt}=+25^{\circ}C$	1.90	2.10	2.30	V
V_{DETL}	VSB 検出電圧 (低電圧側)	VSB	$T_{opt}=+25^{\circ}C$	1.20	1.35	1.50	V
$-V_{DET1}$	VCC 立下がり時検出電圧	VCC	$T_{opt}=+25^{\circ}C$	1.657	1.700	1.743	V
$+V_{DET1}$	VCC 立上がり時解除電圧	VCC	$T_{opt}=+25^{\circ}C$	1.731	1.785	1.839	V
$\frac{\Delta V_{DET}}{\Delta T_{opt}}$	検出/解除電圧温度係数	VCC, VSB	$T_{opt}=-40\sim+85^{\circ}C$ *1)		± 100		ppm/ $^{\circ}C$
V_{DDOUT1}	VDD 出力電圧 1	VDD	$T_{opt}=+25^{\circ}C,$ $V_{CC}=2.0V, I_{out}=0.5mA$	V_{CC} -0.12	V_{CC} -0.04		V
V_{DDOUT2}	VDD 出力電圧 2	VDD	$T_{opt}=+25^{\circ}C,$ $V_{CC}=1.4V, V_{SB}=3.0V,$ $I_{out}=0.1mA$	V_{SB} -0.08	V_{SB} -0.02		V
C_G	内蔵発振容量 1	OSCIN			10		pF
C_D	内蔵発振容量 2	OSCOUT			10		

*1) この規格は、設計の狙い値に製造バラツキを含めた値となっていますが、製品テスト選別による保証を行っておりませんので、設計保証値とします。

● R2061S02

指定なき場合: $V_{SS}=0V$, $V_{CC}=V_{SB}=3.0V$, $V_{DD}-V_{SS}$ およびCIN-VSS間に0.1 μ F挿入 $T_{opt}=-40\sim+85^{\circ}C$

記号	項目	端子名	測定条件	最小	標準	最大	単位
V_{IH1}	H入力電圧1	SCLK, CE		$0.8 \times V_{CC}$		5.5	V
V_{IH2}	H入力電圧2	SIO		$0.8 \times V_{CC}$		$V_{CC} + 0.3$	
V_{IL}	L入力電圧	SCLK, CE, SIO		-0.3		$0.2 \times V_{CC}$	
I_{OH}	H出力電流	SIO	$V_{OH}=V_{CC}-0.5V$			-0.5	mA
I_{OL1}	L出力電流1	SIO	$V_{OL}=0.4V$	0.5			mA
I_{OL2}	L出力電流2	\overline{INTR}		2.0			
I_{OL3}	L出力電流3	\overline{VDCC}	$V_{DD}, V_{SB}, V_{CC}=2.0V$ $V_{OL}=0.4V$	0.5			
I_{IL}	入力リク電流	SCLK	$V_I=5.5V$ or V_{SS}	-1.0		1.0	μ A
R_{DNCE}	プルアップ抵抗	CE		40	120	400	K Ω
I_{OZ1}	オフ状態出力リーク電流1	SIO	$V_O=5.5V$ or V_{SS}	-1.0		1.0	μ A
I_{OZ2}	オフ状態出力リーク電流2	\overline{INTR} , \overline{VDCC}	$V_O=5.5V$ or V_{SS}	-1.0		1.0	
I_{SB}	計時消費電流 (バックアップ時消費電流)	VSB	$V_{CC}=0V$, $V_{SB}=3.0V$ 出力, $V_{DD}=OPEN$ 計時動作中		0.4	1.0	μ A
I_{SBL}	VCC 同時バックアップ端子漏れ電流	VSB	$V_{CC}=3.0V$ $V_{SB}=5.5V$ or $0V$ 出力, $V_{DD}=OPEN$	-1.0		1.0	μ A
V_{DETH}	VSB 検出電圧 (高電圧側)	VSB	$T_{opt}=+25^{\circ}C$	1.90	2.10	2.30	V
V_{DETL}	VSB 検出電圧 (低電圧側)	VSB	$T_{opt}=+25^{\circ}C$	1.20	1.35	1.50	V
$-V_{DET1}$	VCC 立下がり時検出電圧	VCC	$T_{opt}=+25^{\circ}C$	2.34	2.40	2.46	V
$+V_{DET1}$	VCC 立上がり時解除電圧	VCC	$T_{opt}=+25^{\circ}C$	2.44	2.52	2.60	V
$\frac{\Delta V_{DET}}{\Delta T_{opt}}$	検出/解除電圧温度係数	VCC, VSB	$T_{opt}=-40\sim+85^{\circ}C$ *1)		± 100		ppm/ $^{\circ}C$
V_{DDOUT1}	VDD 出力電圧1	VDD	$T_{opt}=+25^{\circ}C$, $V_{CC}=3.0V$, $I_{out}=1.0mA$	V_{CC} -0.12	V_{CC} -0.04		V
V_{DDOUT2}	VDD 出力電圧2	VDD	$T_{opt}=+25^{\circ}C$, $V_{CC}=2.0V$, $V_{SB}=3.0V$, $I_{out}=0.1mA$	V_{SB} -0.08	V_{SB} -0.02		V
C_G	内蔵発振容量1	OSCIN			10		pF
C_D	内蔵発振容量2	OSCOUT			10		

*1) この規格は、設計の狙い値に製造バラツキを含めた値となっていますが、製品テスト選別による保証を行っておりませんので、設計保証値とします。

R2061x

NO.JA-117-160701

● R2061K03, R2061L03

指定なき場合: $V_{SS}=0V$, $V_{SB}=3.0V$, $V_{CC}=3.3V$, $V_{DD}-V_{SS}$ およびCIN-VSS間に $0.1\mu F$ 挿入 $T_{opt}=-40\sim+85^{\circ}C$

記号	項目	端子名	測定条件	最小	標準	最大	単位
V_{IH1}	H入力電圧1	SCLK, CE		$0.8 \times V_{CC}$		5.5	V
V_{IH2}	H入力電圧2	SIO		$0.8 \times V_{CC}$		$V_{CC} + 0.3$	
V_{IL}	L入力電圧	SCLK, CE, SIO		-0.3		$0.2 \times V_{CC}$	
I_{OH}	H出力電流	SIO	$V_{OH}=V_{CC}-0.5V$			-0.5	mA
I_{OL1}	L出力電流1	SIO	$V_{OL}=0.4V$	0.5			mA
I_{OL2}	L出力電流2	\overline{INTR}		2.0			
I_{OL3}	L出力電流3	\overline{VDCC}	$V_{DD}, V_{SB}, V_{CC}=2.0V$ $V_{OL}=0.4V$	0.5			
I_{IL}	入力リーク電流	SCLK	$V_i=5.5V$ or V_{SS}	-1.0		1.0	μA
R_{DNCE}	プルダウン抵抗	CE		40	120	400	$K\Omega$
I_{OZ1}	オフ状態出力リーク電流1	SIO	$V_O=5.5V$ or V_{SS}	-1.0		1.0	μA
I_{OZ2}	オフ状態出力リーク電流2	\overline{INTR} , \overline{VDCC}	$V_O=5.5V$ or V_{SS}	-1.0		1.0	
I_{SB}	計時消費電流 (バックアップ時消費電流)	VSB	$V_{CC}=0V$, $V_{SB}=3.0V$ 出力, $V_{DD}=\text{OPEN}$ 計時動作中		0.4	1.0	μA
I_{SBL}	VCC同時バックアップ端子漏れ電流	VSB	$V_{CC}=3.3V$ $V_{SB}=5.5V$ or $0V$ 出力, $V_{DD}=\text{OPEN}$	-1.0		1.0	μA
V_{DETH}	VSB検出電圧 (高電圧側)	VSB	$T_{opt}=+25^{\circ}C$	1.90	2.10	2.30	V
V_{DETL}	VSB検出電圧 (低電圧側)	VSB	$T_{opt}=+25^{\circ}C$	1.20	1.35	1.50	V
$-V_{DET1}$	VCC立下がり時検出電圧	VCC	$T_{opt}=+25^{\circ}C$	2.73	2.80	2.87	V
$+V_{DET1}$	VCC立上がり時解除電圧	VCC	$T_{opt}=+25^{\circ}C$	2.85	2.94	3.03	V
$\frac{\Delta V_{DET}}{\Delta T_{opt}}$	検出/解除電圧温度係数	VCC, VSB	$T_{opt}=-40\sim+85^{\circ}C$ *1)		± 100		ppm/ $^{\circ}C$
V_{DDOUT1}	VDD出力電圧1	VDD	$T_{opt}=+25^{\circ}C$, $V_{CC}=3.3V$, $I_{out}=1.0mA$	V_{CC} -0.12	V_{CC} -0.04		V
V_{DDOUT2}	VDD出力電圧2	VDD	$T_{opt}=+25^{\circ}C$, $V_{CC}=2.0V$, $V_{SB}=3.0V$, $I_{out}=0.1mA$	V_{SB} -0.08	V_{SB} -0.02		V
C_G	内蔵発振容量1	OSCIN			10		pF
C_D	内蔵発振容量2	OSCOUT			10		

*1) この規格は、設計の狙い値に製造バラツキを含めた値となっておりますが、製品テスト選別による保証を行っておりませんので、設計保証値とします。

■ AC 電気的特性

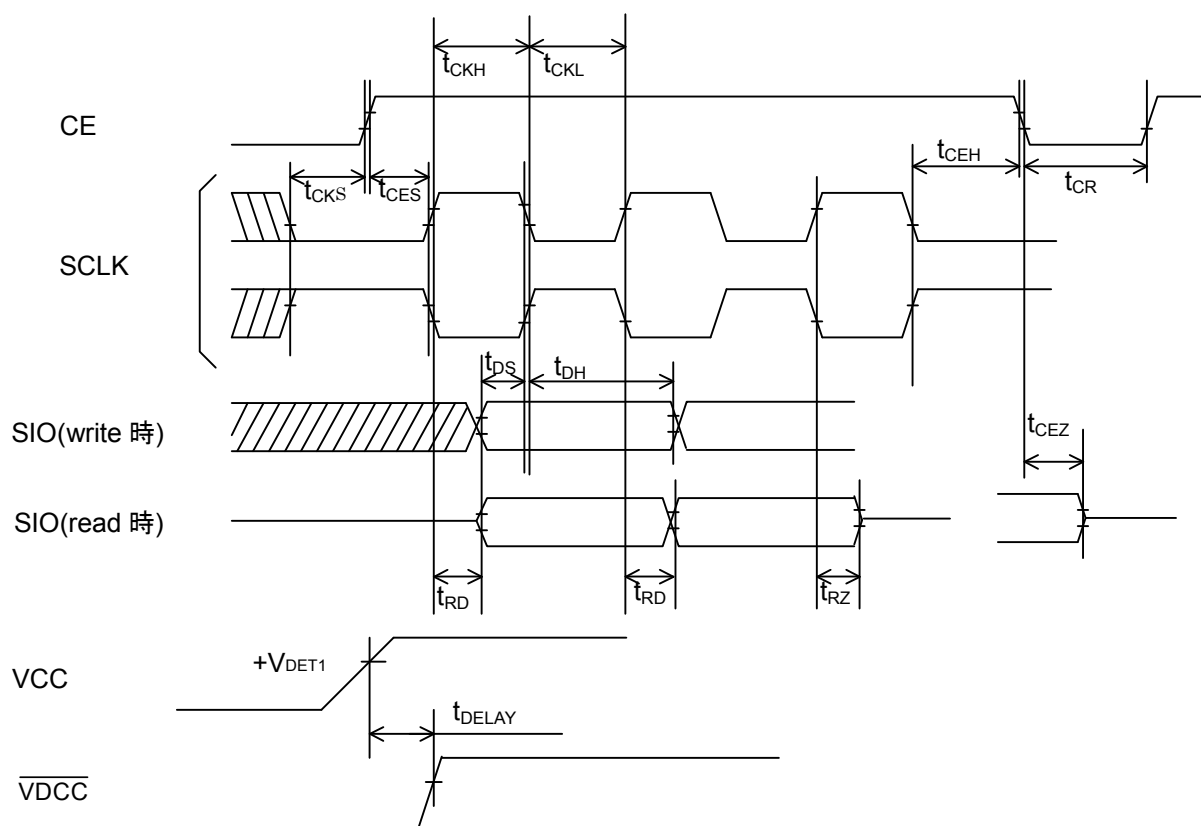
指定なき場合: $V_{SS}=0V$, $T_{opt}=-40\sim+85^{\circ}C$

入出力条件: $V_{IH}=0.8 \times V_{CC}$, $V_{IL}=0.2 \times V_{CC}$, $V_{OH}=0.8 \times V_{CC}$, $V_{OL}=0.2 \times V_{CC}$, $C_L=50pF$

記号	項目	測定条件	$V_{CC} \geq 1.7V$ *1)			単位
			Min.	Typ.	Max.	
t_{CES}	CE セットアップ時間		400			ns
t_{CEH}	CE ホールド時間		400			ns
t_{CR}	CE リカバリー時間		62			μs
f_{SCLK}	SCLK クロック周波数				1.0	MHz
t_{CKH}	SCLK クロック"H"時間		400			ns
t_{CKL}	SCLK クロック"L"時間		400			ns
t_{CKS}	SCLK セットアップ時間		200			ns
t_{RD}	データ出力遅延時間				300	ns
t_{RZ}	データ出力 フローティング時間				300	ns
t_{CEZ}	CE 立ち下がり後データ出 カフローティング時間				300	ns
t_{DS}	入力データセットアップ 時間		200			ns
t_{DH}	入力データホールド時間		200			ns
t_{DELAY}	ボルテージディテクタ 出力遅延時間	計時 動作時	100	105	110	ms

*1) 実際にアクセス可能なVCC最低動作電圧は■推奨動作条件(P.5)で規定されます。

*) 読み出し/書き込みのタイミングに関しては「P.29 ■CPUとのインターフェース ●時刻データの読み出し書き込みに関する注意」も参照下さい。

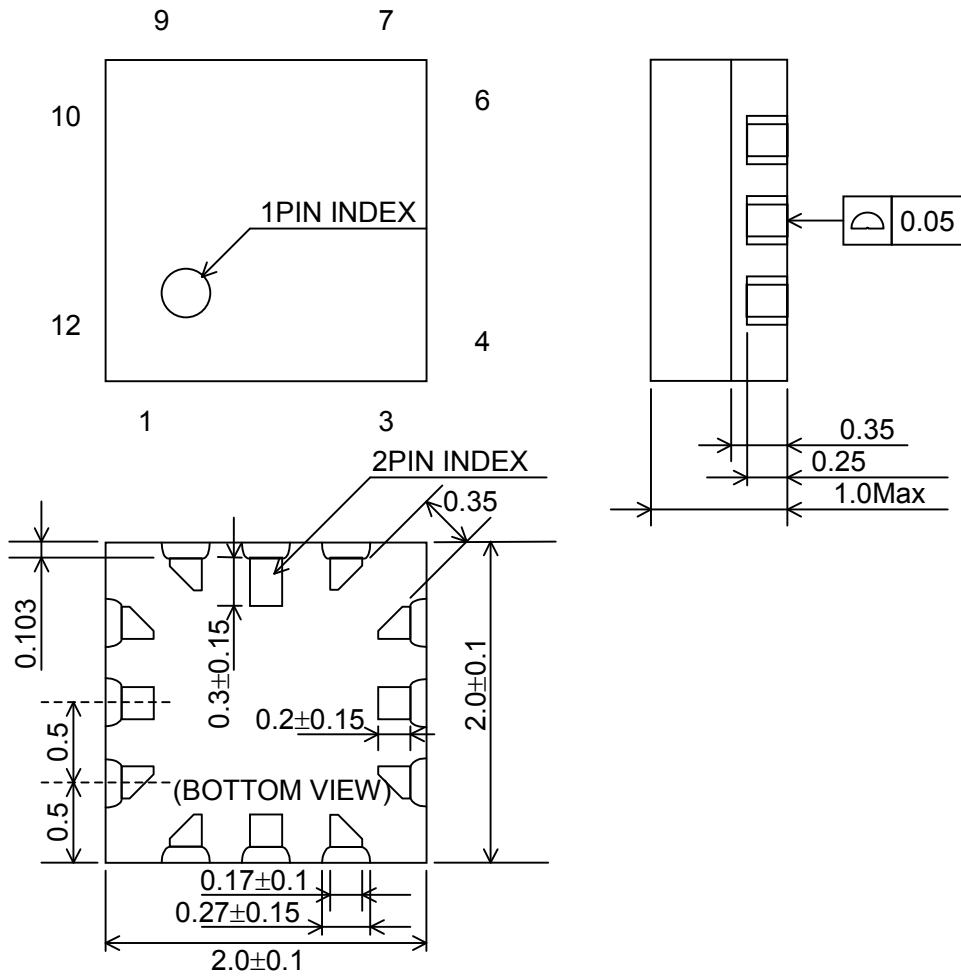


R2061x

NO.JA-117-160701

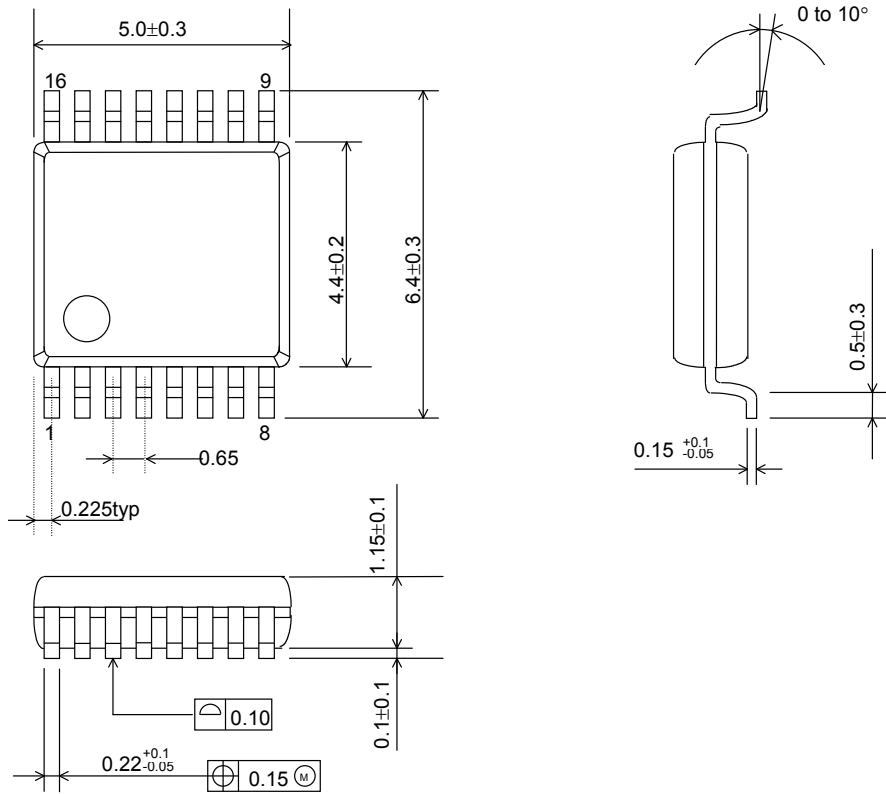
■ パッケージ外形図

● R2061Kxx



単位:mm

● R2061Sxx

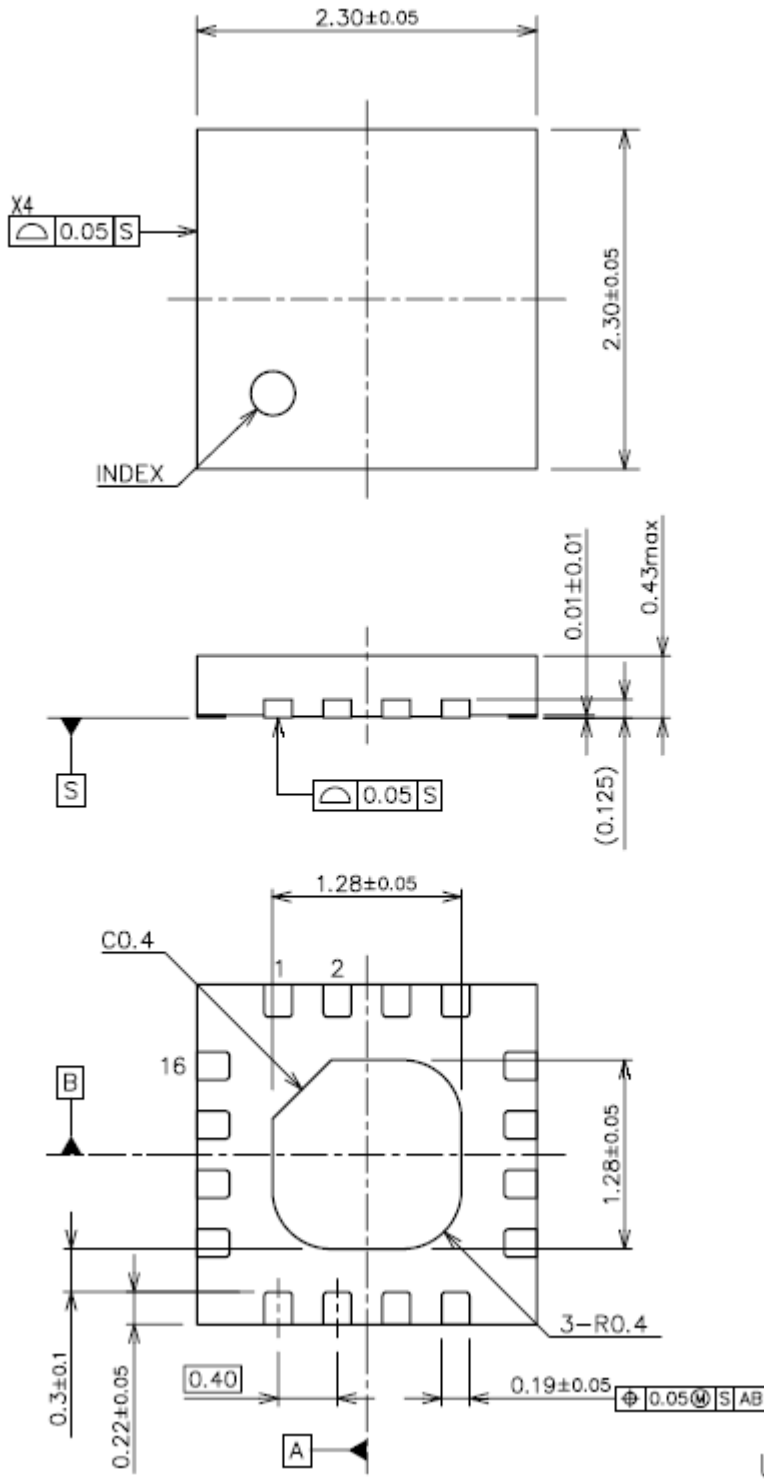


単位: mm

R2061x

NO.JA-117-160701

R2061Lxx



*パッケージ裏面のタブの電位は
基板電位 (VSS) です。
VSS 端子に接続してください。

■ 概要説明

● 電源切換え機能

R2061xはVCCとVSBの2つの電源入力を持っています。VCC電源端子の入力電圧により、どちらの電源を内部電源に供給するかを決定します。

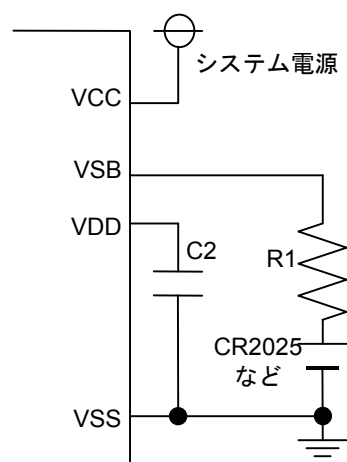
それぞれの端子の状態により、バックアップ電池の状態、IC内部の電源の状態を整理した表を以下に示します。

$V_{CC} \geq V_{DET1}$	$V_{CC} < V_{DET1}$
VCC → RTC, VDD $\overline{VDCC} = \text{OFF(H)}$	VSB → RTC, VDD $\overline{VDCC} = \text{L}$

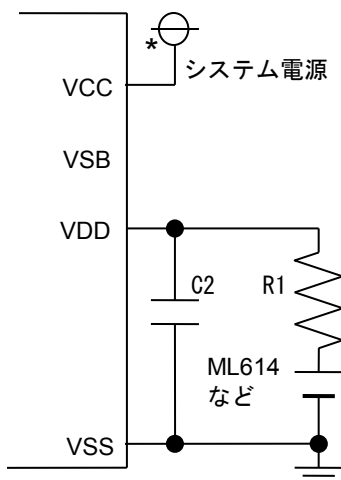
表中では簡便化のため V_{DET1} という表現を使っておりますが、 V_{DET1} にはヒステリシスがあり、VCC立上がり時は $+V_{DET1}$ 、立ち下がり時には $-V_{DET1}$ で規定されます。

バックアップバッテリーには、CR2025、LR44などの一次電池の他、ML614、TC616などの二次電池ばかりでなく、電気二重層コンデンサ、アルミ電解コンデンサなどを使用する事もできます。また、バックアップ(VSB)と主電源(VCC)との切換えを、主電源(VCC)の電圧で判断するため、通常では難しいバックアップ電圧が主電源電圧よりも高い場合でも、バックアップ電源に負荷を与える事なく接続可能です。

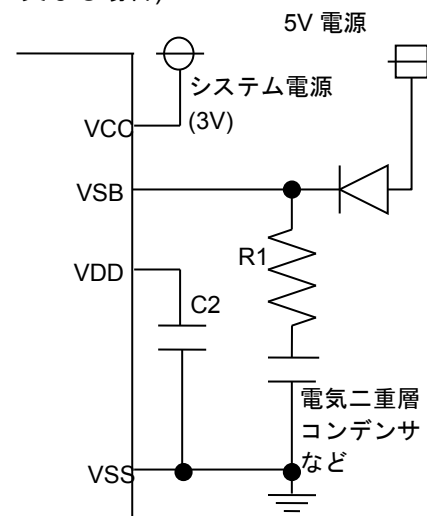
一次電池で
バックアップする例



二次電池/電気二重層コンデンサでバックアップする例
(充電電圧と主電源電圧が
等しい場合)



二次電池/電気二重層コンデンサで
バックアップする例
(充電電圧と主電源の電圧が
異なる場合)



● CPU とのインターフェース

※端子側面はめっき処理を施していない為、
はんだによるフィレット形成ができないこともあります。

R2061xは、CEとSCLKとSIOの3つの信号線によりデータのリード、ライトを行います。CEがHの時、アクセスが可能です。アクセスクロック最大周波数は1MHzと高速でのData転送が可能です。

● 時計機能

R2061xの時計機能は西暦の下二桁から秒の単位までのデータでCPUから読み書き可能です。西暦の下二桁が4の倍数の時、自動的にうるう年と認識されます。この結果、2099年までのうるう年が自動判別可能です。

*) 西暦2000年はうるう年、2100年はうるう年ではありません。

R2061x

NO.JA-117-160701

● アラーム機能

R2061xは、予め設定された時刻にホストに対する割り込み信号を出すアラーム機能が有ります。アラームには Alarm_WとAlarm_Dの2つがあります。Alarm_Wは曜日、時、分の設定が可能です。曜日設定は月水金、土日のような複数の曜日の選択が可能です。Alarm_Dは時、分の設定のみ可能です。Alarm_W, Alarm_D共に $\overline{\text{INTR}}$ から出力されます。ホスト側からそれぞれのアラームの状態をレジスタで確認出来るようになっています。

● 高精度の時計誤差補正機能

R2061xは、発振回路容量CG,CDを内蔵しており、外付けで水晶を接続するだけで発振回路を構成できます。発振周波数のズレを補正するため約3ppm(または約1ppm)ステップで最大約±189ppm(または±63ppm)までの範囲でホストから時計の進み遅れを補正できる時計誤差補正回路を内蔵しています。(補正後の誤差±1.5ppm (または±0.5ppm) at25°C

システム個々に周波数を補正することにより、

- ・ 精度バラツキ範囲の広い水晶を使用しながら、今までのRTCをはるかに上回る精度の時刻表示が可能
- ・ 季節毎に時計誤差を補正することにより、季節の周波数偏差も補正可能
- ・ 温度を検知できる機能を持っているシステムでは、温度の変動に合わせて、時計誤差を補正することにより、より高精度の時計機能を実現可能です。

● 2つの電源電圧監視とパワーオンリセットと発振停止検出機能

R2061xは、3つの電源端子(VCC,VSB,VDD)を持っていますが、このうちVCCとVDD端子には電源電圧監視機能があります。VCC電源電圧監視回路はVCC電源端子が $-V_{\text{DET1}}$ 以下になると $\overline{\text{VDCC}}$ 端子をLにします。また、VCC電源立ち上がり時には、 $+V_{\text{DET1}}$ 以上になって t_{DELAY} 後に端子をOFF(H)にします。

VDD電源端子の電源電圧監視は、検出電圧より低くなったことを記憶し、結果をフラグとしてホストから読み出すことができるようになっています。検出電圧は2.1vと1.35vの2電圧のどちらかをホストからの書き込みにより設定可能です。この電源電圧監視は通常1秒周期のサンプリングで行います。

パワーオンリセット機能は電源が0vから立ち上がった時に制御系レジスタをリセットする機能です。同時にフラグとしてレジスタに記憶されますので、電源が0Vから立ち上がったか、バックアップされていたかがホストから判別可能です。

発振停止検出機能は、発振が停止していたことを記憶するレジスタを持った機能です。この機能により、過去に発振が止まったか判別可能です。

VDD電源電圧監視フラグ、パワーオンリセットフラグ、発振停止検出の3つを組み合わせれば、内部時計データの有効性について判別可能です。

また、VDD電源電圧監視フラグを利用してバックアップ電池の出力電圧の状態を確認する事もできます。

● 定周期割り込み発生機能

R2061xは、アラーム機能以外に定周期の割り込みを $\overline{\text{INTR}}$ 端子から出力できます。その周波数は2Hz (0.5秒に1度), 1Hz (1秒に一度), 1/60Hz (毎分), 1/3600Hz(毎時), 毎月 (各月の1日) の5通りから選択できます。

定周期割り込みの出力波形は、通常のパルス状の波形(2Hz,1Hz)と、CPUインターラプトにも対応できるCPUのレベル割り込みを考慮した波形 (毎秒,毎分,毎時,毎月) の2つから選択できます。レジスタで端子の状態を確認できます。

■ アドレス割り当て

	アドレス				内 容	デ ー タ							
	A3	A2	A1	A0		D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	秒カウンタ	- *2)	S40	S20	S10	S8	S4	S2	S1
1	0	0	0	1	分カウンタ	-	M40	M20	M10	M8	M4	M2	M1
2	0	0	1	0	時カウンタ	-	-	H20 P/ \bar{A}	H10	H8	H4	H2	H1
3	0	0	1	1	曜日カウンタ	-	-	-	-	-	W4	W2	W1
4	0	1	0	0	日カウンタ	-	-	D20	D10	D8	D4	D2	D1
5	0	1	0	1	月カウンタ +100年ビット	19/20	-	-	MO10	MO8	MO4	MO2	MO1
6	0	1	1	0	年カウンタ	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1
7	0	1	1	1	時計誤差補正 レジスタ *3)	DEV *4)	F6	F5	F4	F3	F2	F1	F0
8	1	0	0	0	Alarm_W (分レジスタ)	-	WM40	WM20	WM10	WM8	WM4	WM2	WM1
9	1	0	0	1	Alarm_W (時レジスタ)	-	-	WH20 WP/ \bar{A}	WH10	WH8	WH4	WH2	WH1
A	1	0	1	0	Alarm_W (曜日レジスタ)	-	WW6	WW5	WW4	WW3	WW2	WW1	WW0
B	1	0	1	1	Alarm_D (分レジスタ)	-	DM40	DM20	DM10	DM8	DM4	DM2	DM1
C	1	1	0	0	Alarm_D (時レジスタ)	-	-	DH20 DP/ \bar{A}	DH10	DH8	DH4	DH2	DH1
D	1	1	0	1		-	-	-	-	-	-	-	-
E	1	1	1	0	制御レジスタ1 *3)	WALE	DALE	12/24	SCRA- TCH2	TEST	CT2	CT1	CT0
F	1	1	1	1	制御レジスタ2 *3)	VDSL	VDET	\bar{XST}	PON *5)	SCRA- TCH1	CTFG	WAFG	DAFG

*1) データは、読み出し、書き込みとも可能です。

*2) “-”のデータは、書き込みは無効で、また読み出し時は0になります。

*3) PON=1になる時、時計誤差補正レジスタ、制御レジスタ1、制御レジスタ2(PON、 \bar{XST} を除く)の全てのビットはリセットされて0になります。

*4) DEV=0の時、時計誤差補正回路は20秒に一度補正を行い、補正精度は3.05ppmステップになります。
DEV=1にすると1分に一度の補正になり、補正精度は1.02ppmステップになります。

*5) PONはパワーオンリセットフラグです。

R2061x

NO.JA-117-160701

■ レジスタ機能

● 制御レジスタ 1(アドレス Eh)

D7	D6	D5	D4	D3	D2	D1	D0	
WALE	DALE	$\overline{12}/24$	SCRA TCH2	TEST	CT2	CT1	CT0	(Write 時)
WALE	DALE	$\overline{12}/24$	SCRA TCH2	TEST	CT2	CT1	CT0	(Read 時)
0	0	0	0	0	0	0	0	Default 値 *)

*) Default値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

(1) WALE,DALE アラーム W,D イネーブルビット

WALE,DALE	設定内容	
0	Alarm_W (Alarm_D) 一致動作無効	(Default 値)
1	Alarm_W (Alarm_D) 一致動作有効	

(2) $\overline{12}/24$ $\overline{12}$ 時間計/24 時間計選択ビット

$\overline{12}/24$	設定内容	
0	午前、午後を表示する 12 時間計	(Default 値)
1	24 時間計	

このビットが0の時、12時間表示、1の時、24時間表示になる。時間桁表示表を以下に示します。

24 時間制	12 時間制	24 時間制	12 時間制
00	12 (AM12)	12	32 (PM12)
01	01 (AM 1)	13	21 (PM 1)
02	02 (AM 2)	14	22 (PM 2)
03	03 (AM 3)	15	23 (PM 3)
04	04 (AM 4)	16	24 (PM 4)
05	05 (AM 5)	17	25 (PM 5)
06	06 (AM 6)	18	26 (PM 6)
07	07 (AM 7)	19	27 (PM 7)
08	08 (AM 8)	20	28 (PM 8)
09	09 (AM 9)	21	29 (PM 9)
10	10 (AM10)	22	30 (PM10)
11	11 (AM11)	23	31 (PM11)

12時間計・24時間計の設定は時刻Dataの書き込み前に行ってください。

(3) SCRATCH2 スクラッチビット 2

SCRATCH2	設定内容	
0		(Default 値)
1		

走り書き(scratch)用のビット、ユーザーで自由に使用できます。0/1の書き込み、読み出しが可能です。本ビットはPONが1になると0になります。

(4) TEST テスト用ビット

TEST	設定内容
0	通常動作モード
1	テストモード

(Default 値)

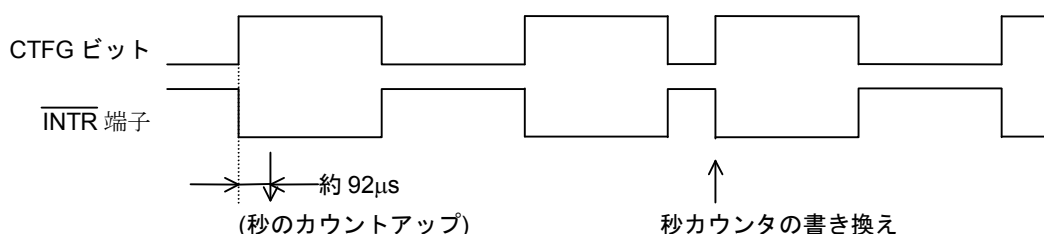
テスト用ビットは、ICのテスト用のビット。通常は0にします。

(5) CT2,CT1,CT0定周期割り込み選択ビット

CT2	CT1	CT0	設定内容	
			波形モード	周期と立ち下がりタイミング
0	0	0	-	OFF(H)
0	0	1	-	L 固定
0	1	0	パルスモード *1)	2Hz(Duty50%)
0	1	1	パルスモード *1)	1Hz(Duty50%)
1	0	0	レベルモード *2)	1秒に1度 (秒カウントアップと同時に)
1	0	1	レベルモード *2)	1分に1度 (毎分 00 秒)
1	1	0	レベルモード *2)	1時間に1度 (毎時 00 分 00 秒)
1	1	1	レベルモード *2)	1月に1度 (毎月 1 日午前 00 時 00 分 00 秒)

(Default 値)

*1)パルスモード：2Hz,1Hzのクロックパルスを出力します。秒のカウントアップとの関連は下図を参照下さい。



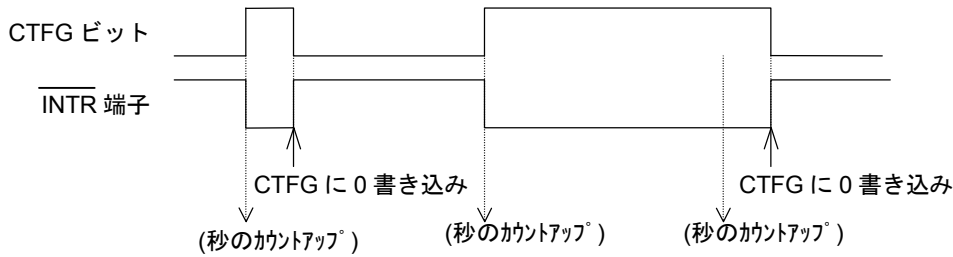
パルスモードにおいて、秒のカウントアップは出力立ち下がりエッジから約92µs遅れます。このため出力の立ち下がり直後に時刻を読み出すと、RTCの計時時刻に比べて、見掛け上約1秒遅れた時刻が読み出される場合があります。

秒カウンタの書き換えを行うと秒未満のカウンタもリセットされるため $\overline{\text{INTR}}$ は1度Lになります。

*2)レベルモード：割り込み周期として1秒、1分、1時間、1ヶ月を選択可能。秒のカウントアップは割り込み出力の立ち下がりと同時にです。下図に割り込み周期を1秒に設定した場合のタイミングチャートを示します。

R2061x

NO.JA-117-160701



レベルモードにおいて、CT2-CT0を書き込んだ瞬間、 $\overline{\text{INTR}}$ 端子が一瞬Lowになる時があります。その場合、無視するか、もしくはCTFGビットにて確認下さい。

- *1), *2) 時計誤差補正回路使用時は、20秒または1分に1回定周期割り込みの周期が変化します。
- パルスモード：出力パルスのL期間が最大±3.784msec増減する。例えば1Hzの時Dutyが50±0.3784%になります。
- レベルモード：1秒間の周期が最大±3.784msec増減します。

● 制御レジスタ 2(アドレス Fh)

D7	D6	D5	D4	D3	D2	D1	D0	
VDSL	VDET	$\overline{\text{XST}}$	PON	SCRA TCH1	CTFG	WAFG	DAFG	(Write 時)
VDSL	VDET	$\overline{\text{XST}}$	PON	SCRA TCH1	CTFG	WAFG	DAFG	(Read 時)
0	0	不定	1	0	0	0	0	Default 値 *)

*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

(1) VDSL VDD 電源監視電圧選択ビット

VDSL	設定内容	
0	VDD 電源監視電圧を 2.1v に設定	(Default 値)
1	VDD 電源監視電圧を 1.35v に設定	

VDD電源監視電圧を設定するビットです。

(2) VDET VDD 電源監視結果表示ビット

VDET	設定内容	
0	VDD 電源電圧が監視電圧以上	(Default 値)
1	VDD 電源電圧が監視電圧以下	

1度、VDETが1になると、監視動作は停止し、1がホールドされる。VDETは0のみ書き込みが可能で、0を書き込むと監視動作を再開します。1の書き込みの時は何も起りません。

(3) $\overline{\text{XST}}$ 発振停止検出モニタービット

$\overline{\text{XST}}$	設定内容
0	発振停止を検出
1	正常発振状態 予め1を書き込んでおいた状態で、発振の停止を検出すると、過去に発振が停止した事を判別できます。

$\overline{\text{XST}}$ は発振の停止を検出すると0になります。

(4) PON パワーオンリセットビット

PON	設定内容
0	通常状態
1	パワーオンリセット検出

(Default 値)

パワーオンリセット検出用ビットです。

- ・ 0VからのVDD電源オン後または電源電圧低下などで一度電源が0Vになると1になり、電源が戻った後も維持されます。パワーオン後、または電源電圧低下による時計・カレンダーデータの有効無効判定に \overline{XST} 、VDETと組み合わせて応用可能です。
- ・ このビットが1の時、時計誤差補正レジスタ,制御レジスタ1,制御レジスタ2 (PON, \overline{XST} を除く)の各ビットはリセットされて0になります。この結果、 \overline{INTR} 端子は出力を停止します。
- ・ PONは0のみ書き込みが可能です。1の書き込みの時は何も起きません。

(5) SCRATCH1 スクラッチビット 1

SCRATCH1	設定内容
0	
1	

(Default 値)

走り書き(scratch)用のビット、ユーザーで自由に使用できます。0/1の書き込み、読み出しが可能です。本ビットはPONが1の時に0になります。

(6) CTFG 定周期割り込みフラグビット

CTFG	設定内容
0	定周期割り込み出力オフ(H)
1	定周期割り込み出力オン(L)

(Default 値)

一定周期(クロック)割り込み出力時 (\overline{INTR} 端子=L) に1となります。

CTFGは、定周期割り込みがレベルモードの時に0のみ書き込みが可能です。0を書き込むと \overline{INTR} 端子はOFF(H)になります。その後、次の周期で再度Lになる。1の書き込みの時は何も起きません。

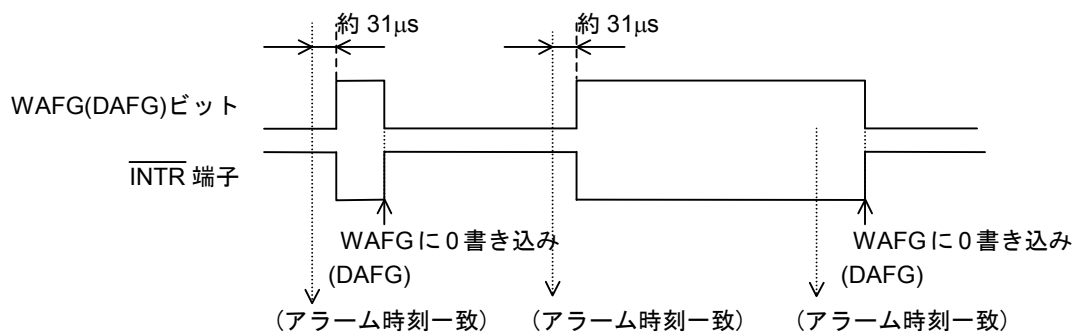
(7) WAFG,DAFGAlarm_W (Alarm_D) フラグビット

WAFG,DAFG	設定内容
0	アラーム一致でない時
1	アラーム一致検出

(Default 値)

WALE,DALEビットが1の時のみ有効で、各アラームの設定時刻と現時刻の一致を検出するとその約31 μ s後に1になります。0の書き込みのみ有効で、0を書き込むと \overline{INTR} =OFF(H)となります。その後、次のアラーム設定時刻になると再度Lになります。1の書き込みの時は何も起こりません。WALE,DALEが0の時アラーム動作は無効でWAFG,DAFGビットの読み出しは0となります。

以下にWAFG,DAFGと \overline{INTR} 出力の関係を示します。



R2061x

NO.JA-117-160701

● 時計用カウンタ (アドレス 0-2h)

秒カウンタ(アドレス0h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	S40	S20	S10	S8	S4	S2	S1	(Write 時)
0	S40	S20	S10	S8	S4	S2	S1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

分カウンタ(アドレス1h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	M40	M20	M10	M8	M4	M2	M1	(Write 時)
0	M40	M20	M10	M8	M4	M2	M1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

時カウンタ(アドレス2h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	P/ \bar{A} or H20	H10	H8	H4	H2	H1	(Write 時)
0	0	P/ \bar{A} or H20	H10	H8	H4	H2	H1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値 *)

*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ 桁表示(BCDコード) 秒 00~59 で 59 → 00の時、分桁へ桁上げされます
分 00~59 で 59 → 00の時、時桁へ桁上げされます
時 $\overline{12}$ /24ビット

(「P.16 ■レジスタの機能 ●制御レジスタ1 (2) $\overline{12}$ /24」参照)

(PM11 → AM12)または(23 → 00)で、日および曜日桁へ桁上げされます

- ・ 秒カウンタに書き込みを行うと1秒未満の分周段はリセットされます。
- ・ 存在しない時刻が書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

● 曜日カウンタ (アドレス 3h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	—	—	W4	W2	W1	(Write 時)
0	0	0	0	0	W4	W2	W1	(Read 時)
0	0	0	0	0	不定	不定	不定	Default 値 *)

*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ 日桁への桁上げ時にプラス1されます。
- ・ 曜日表示 (7進アップカウント) (W4W2W1)=(000)→(001)→……→(110)→(000)
- ・ 曜日とカウント値の対応は、ユーザーにて自由に設定。(例 日曜日=000など)
- ・ 曜日を使用しない場合を除いて、(W4W2W1)=(111)は書き込まないで下さい。

● カレンダーカウンタ (アドレス 4-6h)

日カウンタ(アドレス4h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	D20	D10	D8	D4	D2	D1	(Write 時)
0	0	D20	D10	D8	D4	D2	D1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値 *)

月カウンタ+100年ビット(アドレス5h)

D7	D6	D5	D4	D3	D2	D1	D0	
$\overline{19}/20$	—	—	MO10	MO8	MO4	MO2	MO1	(Write 時)
$\overline{19}/20$	0	0	MO10	MO8	MO4	MO2	MO1	(Read 時)
不定	0	0	不定	不定	不定	不定	不定	Default 値 *)

年桁レジスタ(アドレス6h)

D7	D6	D5	D4	D3	D2	D1	D0	
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Write 時)
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Read 時)
不定	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

*) Default値 : 0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ オートカレンダー機能により、桁表示 (BCDコード) は、
 日桁(D20-D1) 1~31 (1,3,5,7,8,10,12月)
 1~30 (4,6,9,11月)
 1~29 (2月 うるう年)
 1~28 (2月 通常年)
 カウント値が1に戻る時に月桁へ桁上げされます
 月桁(MO10-MO1) 1~12で、カウント値が1に戻る時に年桁へ桁上げされます
 年桁(Y80-Y1) 00~99で、00,04,08,……,92,96がうるう年となります。カウント値が99から
 00になる時 $\overline{19}/20$ へ桁上げ
 $\overline{19}/20$ 年桁が99から00になる時に0→1または1→0と変化します。
- ・ 存在しない年月日を書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

R2061x

NO.JA-117-160701

● 時計誤差補正レジスタ(アドレス 7h)

D7	D6	D5	D4	D3	D2	D1	D0	
DEV	F6	F5	F4	F3	F2	F1	F0	(Write 時)
DEV	F6	F5	F4	F3	F2	F1	F0	(Read 時)
0	0	0	0	0	0	0	0	Default 値 *)

*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ DEV
DEV=0にすると、秒桁が00,20,40になった時、時計誤差補正動作を行います。
DEV=1にすると、秒桁が00になった時、時計誤差補正動作を行います。
- ・ F6~F0
通常、発振回路で生成されたクロックパルス32768回で1度、秒へのカウントアップがなされますが、DEVで指定されたタイミングで、時計誤差補正レジスタが働き、このレジスタの値により1秒のカウント値を変更します。
- ・ レジスタ値はF6が0の時は $((F5, F4, F3, F2, F1, F0) - 1) \times 2$ だけカウント値が増加します。
F6が1の時は $((\overline{F5}, \overline{F4}, \overline{F3}, \overline{F2}, \overline{F1}, \overline{F0}) + 1) \times 2$ だけカウント値が減少します。
(F6, F5, F4, F3, F2, F1, F0)=(*, 0, 0, 0, 0, 0, *)の時はカウント値に変化はありません。(*は0または1)

例：

(DEV, F6, F5, F4, F3, F2, F1, F0)=(0, 0, 0, 0, 0, 1, 1, 1)の時、秒桁が00, 20, 40の時、カウント値が $32768 + (7-1) \times 2 = 32780$ になります。(時計を遅らせる)

(DEV, F6, F5, F4, F3, F2, F1, F0)=(0, 0, 0, 0, 0, 0, 0, 1)の時、秒桁が00, 20, 40の時、カウント値は32768のまま変化しません。

(DEV, F6, F5, F4, F3, F2, F1, F0)=(1, 1, 1, 1, 1, 1, 1, 0)の時、秒桁が00の時、カウント値が $32768 + (-2) \times 2 = 32764$ になります。(時計を進ませる)

20秒に一度クロックを2パルス付加すると $2/(32768 \times 20) = 3.051\text{ppm}$ となり、およそ3ppm時計を遅らせる効果があります。同様に2パルス減らすと3ppm進ませる効果があります。従って、DEV=0の時、時計誤差を約±1.5ppm以内の精度まで調整可能です。同様に、DEV=1の時、時計誤差を約±0.5ppm以内の精度まで調整可能です。但し、時計誤差補正機能により補正されるのは時計自身の計時だけです。詳細は「P.34 ■ 発振回路の構成と時計誤差の調整 ● 時計誤差補正回路」を参照して下さい。

● Alarm_W レジスタ (アドレス 8-Ah)

Alarm_W分レジスタ(アドレス8h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	WM40	WM20	WM10	WM8	WM4	WM2	WM1	(Write 時)
0	WM40	WM20	WM10	WM8	WM4	WM2	WM1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm_W時レジスタ(アドレス9h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	WH20 WP/ \bar{A}	WH10	WH8	WH4	WH2	WH1	(Write 時)
0	0	WH20 WP/ \bar{A}	WH10	WH8	WH4	WH2	WH1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm_W曜日レジスタ(アドレスAh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	WW6	WW5	WW4	WW3	WW2	WW1	WW0	(Write 時)
0	WW6	WW5	WW4	WW3	WW2	WW1	WW0	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

*) Default値：0VからのVDD電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- Alarm_W時レジスタD5は、12時間表示時にWP/ \bar{A} を示します。(AM時0、PM時1)
24時間表示時 にWH20を示します。(時の10位桁)
- アラーム動作させる場合には、有り得ないアラーム時刻設定のままにしないで下さい。
(アラーム一致しなくなるため)
- 時桁表示は、12時間表示の時 午前0時→12、午後0時→32となります。
- (「P.16 ■レジスタの機能 ●制御レジスタ1 (2) 12/24」参照)
- WW0~WW6は、曜日カウンタ (W4,W2,W1) = (0,0,0) ~ (1,1,0) に対応します。
- WW0~WW6が全部0の時、Alarm_Wは出力されません。

以下にアラーム時刻の設定例を示します。

アラーム 設定時刻	曜日							12 時間表示				24 時間表示			
	日	月	火	水	木	金	土	1 0 時	1 時	1 分	1 分	1 時	1 時	1 分	1 分
	W	W	W	W	W	W	W								
毎日 午前 0 時 00 分	1	1	1	1	1	1	1	1	2	0	0	0	0	0	0
毎日 午前 1 時 30 分	1	1	1	1	1	1	1	0	1	3	0	0	1	3	0
毎日 午前 11 時 59 分	1	1	1	1	1	1	1	1	1	5	9	1	1	5	9
月~金 午後 0 時 00 分	0	1	1	1	1	1	0	3	2	0	0	1	2	0	0
日曜 午後 1 時 30 分	1	0	0	0	0	0	0	2	1	3	0	1	3	3	0
月水金 午後 11 時 59 分	0	1	0	1	0	1	0	3	1	5	9	2	3	5	9

上表のWW0~WW6と曜日の対応は一例で必ずしもこの通りである必要はありません。

R2061x

NO.JA-117-160701

● Alarm_D レジスタ (アドレス B-Ch)

Alarm_D分レジスタ(アドレスBh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	DM40	DM20	DM10	DM8	DM4	DM2	DM1	(Write 時)
0	DM40	DM20	DM10	DM8	DM4	DM2	DM1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm_D時レジスタ(アドレスCh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	DH20 DP/ \bar{A}	DH10	DH8	DH4	DH2	DH1	(Write 時)
0	0	DH20 DP/ \bar{A}	DH10	DH8	DH4	DH2	DH1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値*)

*) Default値 : 0Vからの電源オン後、または電源電圧低下等により、PON=1となった時に読み出される値、及び書き込まれる値です。

- ・ Alarm_D時レジスタD5は、12時間表示時にDP/ \bar{A} を示します。(AM時0、PM時1)
24時間表示時 にDH20を示します。(時の10位桁)
- ・ アラーム動作させる場合には、有り得ないアラーム時分設定のままにしないで下さい。
(アラーム一致しなくなるため)
- ・ 時桁表示は、12時間表示の時 午前0時→12、午後0時→32となります。
(「P.16 ■レジスタの機能 ●制御レジスタ1(2) 12/24」参照)

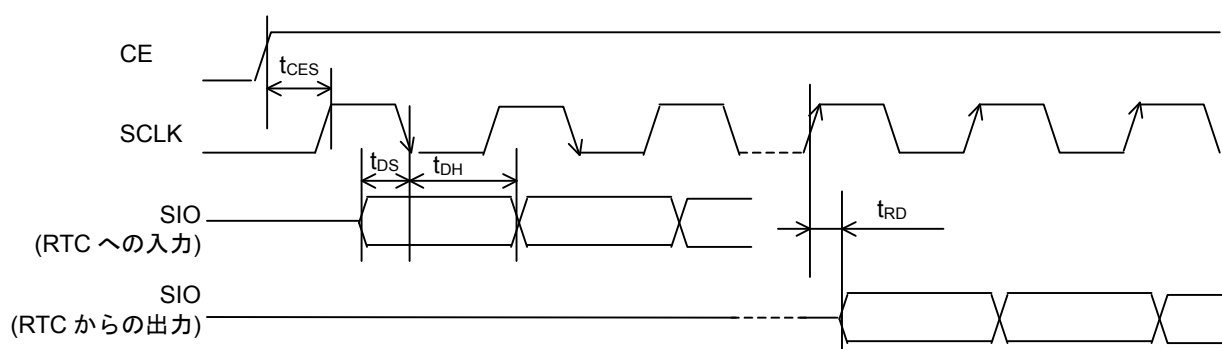
■ CPU とのインターフェース

● データの転送方式

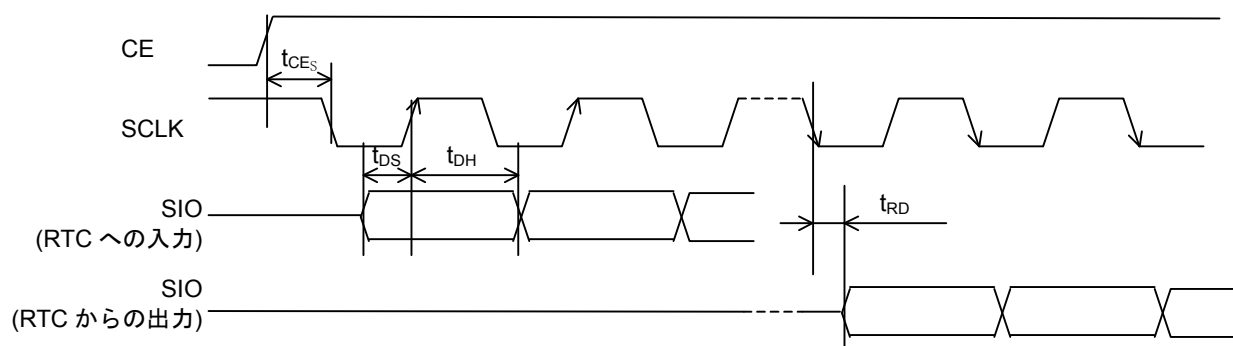
(1) CE とデータの取り込みタイミング

R2061xは、CE (チップイネーブル)、SCLK (シリアルクロック)、SIO (シリアルアイオー) の3つの端子でホストとデータのやり取りを行う3線式シリアルインターフェースを採用しています。3線式シリアルインターフェースの場合、SCLKとSIOの関係で「立ち下がりエッジ出力、立ち上がりエッジ取り込み」と「立ち上がりエッジ出力、立ち下がりエッジ取り込み」と2通りのタイミングがあります。R2061xではこれらのタイミングをCEが立ち上った時のSCLKの状態で決定しています。

CEがLからHに変化した時にSCLKがLであれば、下図のように「立ち上がりエッジ出力、立ち下がりエッジ取り込み」になります。



一方、CEがLからHに変化した時にSCLKがHであれば、下図のように「立ち下がりエッジ出力、立ち上がりエッジ取り込み」になります。

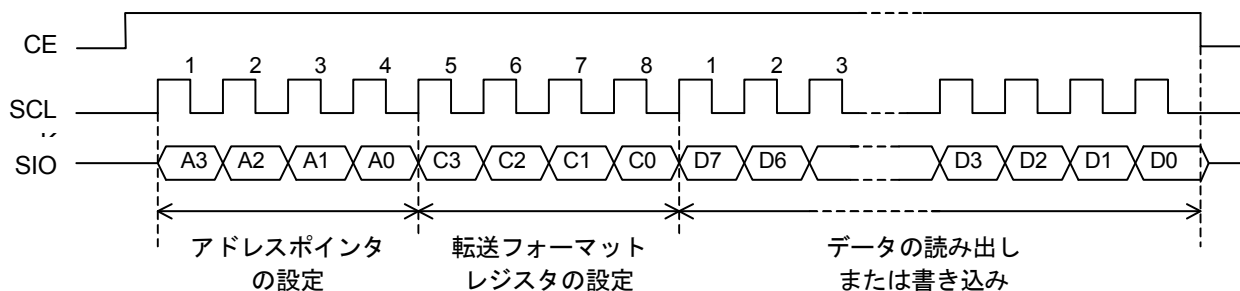


R2061x

NO.JA-117-160701

(2) データ転送のフォーマット

データの転送はCE入力の立ち上がりから開始され、立ち下がりで終了します。1バイト(8ビット)を1単位として行われ、何バイトでも連続して転送可能です。始めの1バイトの前半4ビットでホストより転送を開始する先頭アドレスの指定(アドレスポインタの設定)を行い、後半4ビットでデータの書き込みか読み出しか、転送のフォーマットをどのようにするか(転送フォーマットレジスタの設定)を決めます。全ての転送はMSBファーストで行われます。



転送フォーマットは読み出し用に2種類、書き込み用に2種類あります。

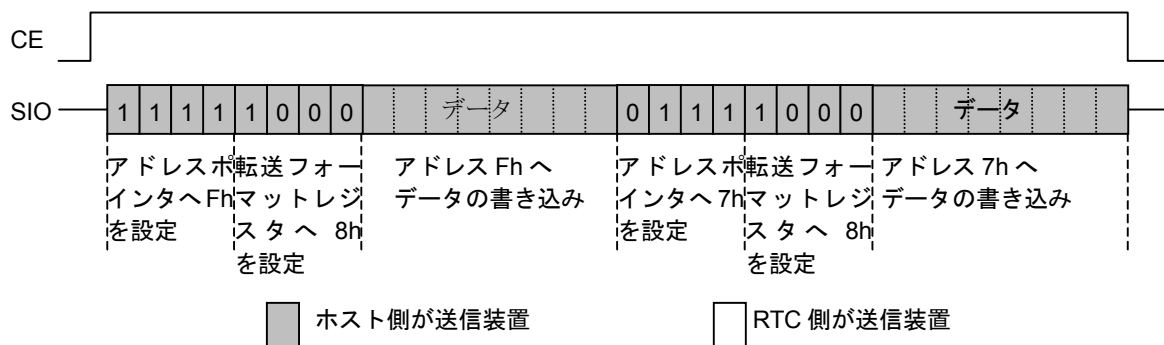
● R2061x のデータ転送書き込みフォーマット

(1) 1バイト書き込み

データ書き込みの第1の方法はデータ転送を1バイトだけ単独に行う方法です。アドレスポインタに書き込みを行いたいアドレスを指定し、転送フォーマットレジスタには8hを書き込みます。

1バイトデータを転送した後CE端子をLにして転送を終了させることもできますし、そのまま新たにアドレスと転送フォーマットを指定して転送を続けることもできます。

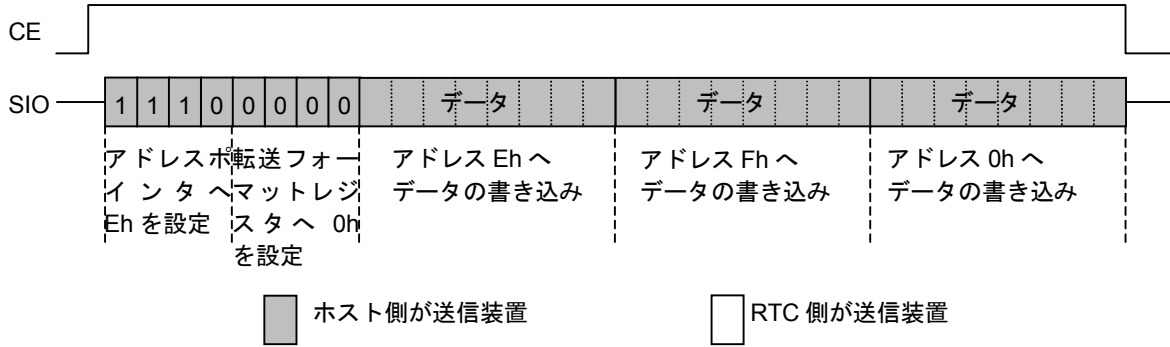
データ書き込み例 (アドレス Fh と 7h に書き込みを行う場合)



(2) バースト書き込み

データ書き込みの第2の方法はデータ転送を連続して行う方法です。アドレスポインタに書き込みを行いたい先頭のアドレスを指定し、転送フォーマットレジスタには0hを書き込みます。アドレスポインタは1バイトのデータを転送するごとにインクリメントされます。アドレスポインタのFhの次は0hになります。最後はCE端子をLにして転送を終了させます。

データ書き込み例 (アドレス Eh, Fh, 0h に書き込みを行う場合)

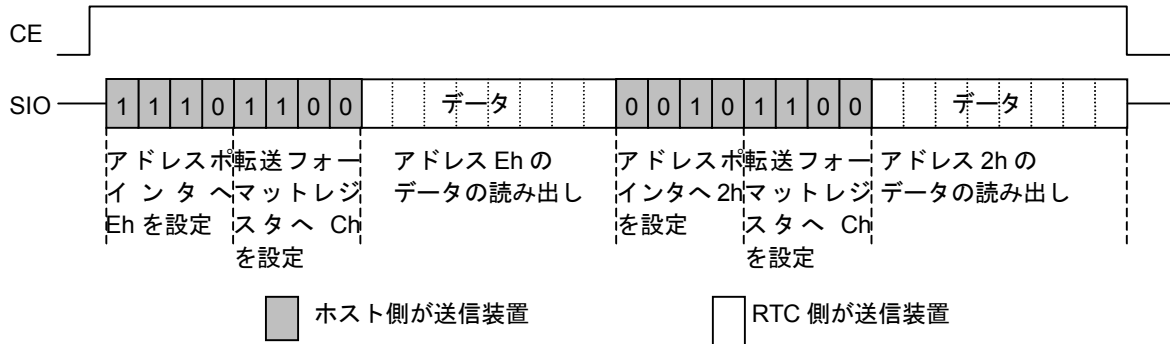


● R2061x のデータ転送読み出しフォーマット

(1) 1 バイト読み出し

データ読み出しの第1の方法はデータ転送を1バイトだけ単独に行う方法です。アドレスポインタに読み出しを行いたいアドレスを指定し、転送フォーマットレジスタにはChを書き込みます。1バイトデータを転送した後CE端子をLにして転送を終了させることもできますし、そのまま新たにアドレスと転送フォーマットを指定して転送を続けることもできます。

データ読み出し例 (アドレス Eh と 2h のデータを読み出す場合)



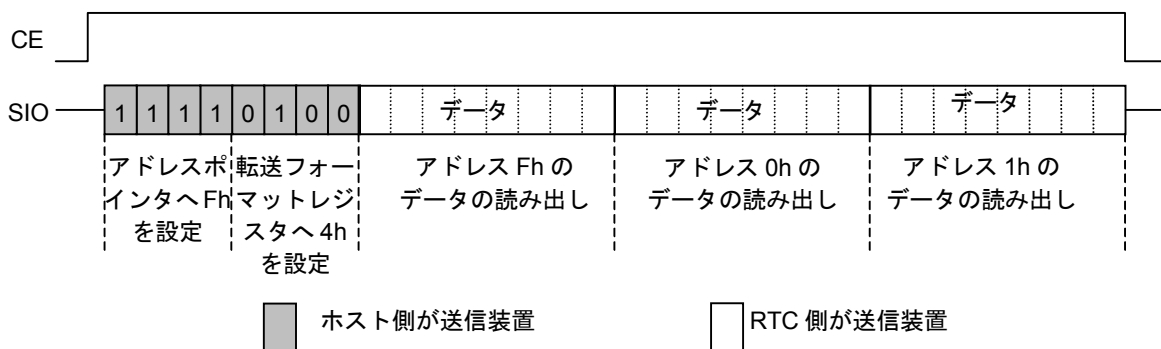
R2061x

NO.JA-117-160701

(2) バースト読み出し

読み出しの第2の方法はデータ転送を連続で行う方法です。アドレスポインタに読み出しを行いたい先頭のアドレスを指定し、転送フォーマットレジスタには4hを書き込みます。アドレスポインタは1バイトのデータを転送するごとにインクリメントされます。アドレスポインタのFhの次は0hになります。最後はCE端子をLにして転送を終了させます。

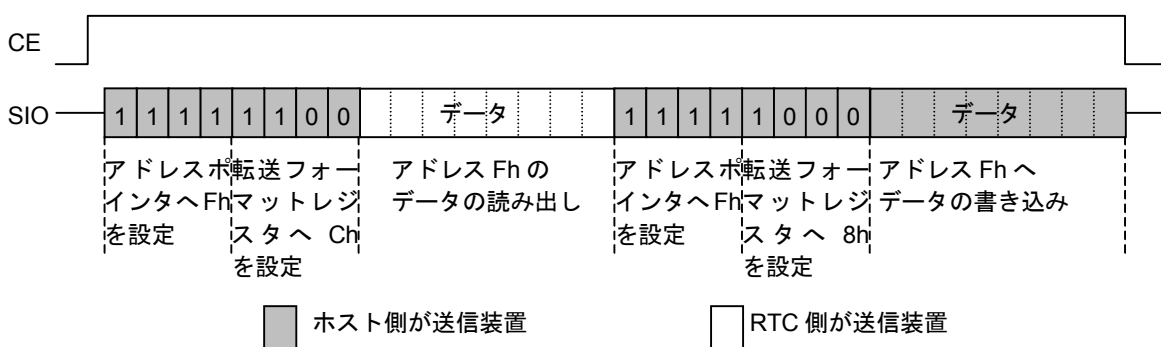
データ読み出し例 (アドレス Fh,0h,1h の読み出しを行う場合)



(3) 読み出し、書き込みを連続で行う方法

1バイト読み出し、1バイト書き込みの後、続けて他の転送方式を行うこともできます。

データ読み出し書き込みを続けて行う例(アドレス Fh のデータを読み出して書き込みを行う場合)

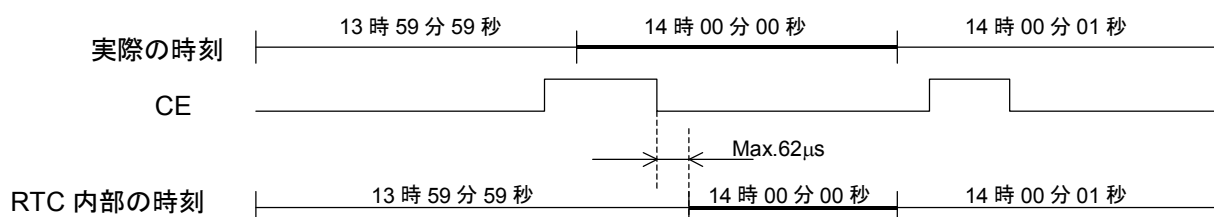


読み出し書き込みのフォーマットと転送フォーマットレジスタの関係をまとめると以下の表のようになります。

	1バイト	バースト(連続)
(RTC への) 書き込み	8h (1,0,0,0)	0h (0,0,0,0)
(RTC からの) 読み出し	Ch (1,1,0,0)	4h (0,1,0,0)

● 時刻データの読み出し書き込みに関する注意

時刻の読み出し書き込みを行っている最中に時刻の桁上げがあった場合、誤った時刻が読み出されたり書き込まれたりする場合があります。例えば13時59分59秒に読み出しを開始し、「秒→分→時」と読み出しを行っている最中の「秒→分」まで読み出しを行った時に14時00分00秒になったとします。読み出される時刻は秒=59秒、分=59分、時=14時となり、14時59分59秒になり、まるまる1時間間違った時刻が読み出されてしまいます。同様の現象は書き込み時にも起ります。R2061xではこれらの誤読み出し誤書き込みを防ぐためCE端子がHの期間は時刻の桁上げを1時的にホールドし、CE端子がLになった時にホールドを解除し桁上げを行う機能が働きます。但し、秒の桁上げのホールドは1秒分しかできないため1秒以内にCEをLに戻す必要があります。



本機能を有効に活用するために、時刻の読み出し書き込み時には以下の注意が必要です。

- ① 1回の時刻の読み出し書き込みの間はCEをHのままにしてください。
- ② CE=Hの期間は1秒以内になるようにしてください。万一、時刻の読み出し中などにホスト側がダウンする可能性がある場合は、ホストがダウンしたと同時にCE=Lまたはオープンになるように周辺回路に配慮してください。
- ③ CEをLからHに立ち上げた後アドレス0h~6hにアクセスが始まるまで、31μs以上の時間を空けて下さい。(R2061xが時刻の桁上げの最中の場合、この間に桁上げ作業を終了させます。) 詳細は、次頁を参照下さい。
- ④ CEをHからLにして次にHにするまでに62μs以上の時間を空けて下さい。(CE=Hの期間に時刻の桁上げがあった場合、R2061xはこの間に桁上げの補正を行います。)

明らかに時刻の桁上げがないタイミングで時刻の読み出し書き込みを行う場合(例えば、レベルモードの定周期割り込みやアラーム割り込みに同期して時刻の読み出し書き込みを行う場合)は、上記①③④に関する配慮の必要はありません。

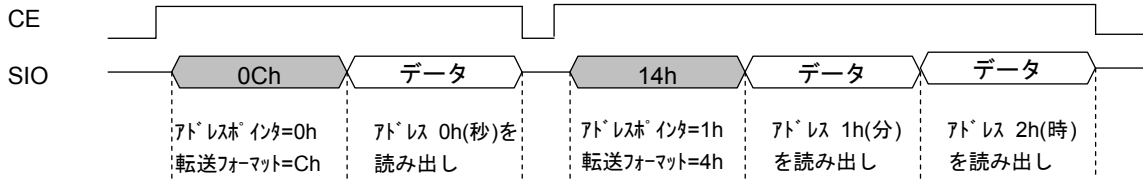
次頁に時刻読み出し書き込みの悪い例を掲げます。

R2061x

NO.JA-117-160701

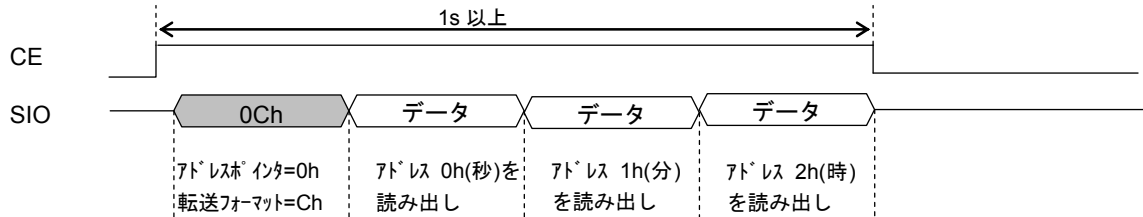
悪い例①：時刻の読み出し中に CE が 1 度 L

下記例の場合、分の読み出し時刻は秒の読み出し時刻の+1 秒後になる可能性があります。



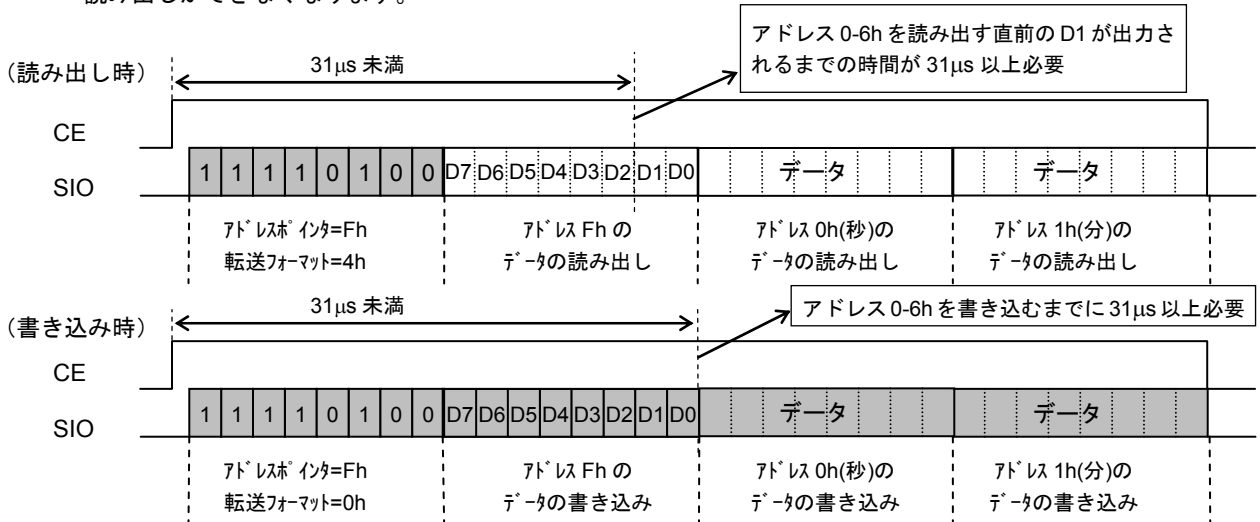
悪い例②：CE 端子 High の期間が 1 秒以上

CE 端子が High の期間が 1 秒以上の場合、CE 端子 Low 後の補正は+1 秒しか行わないため、時計が遅れる可能性があります。



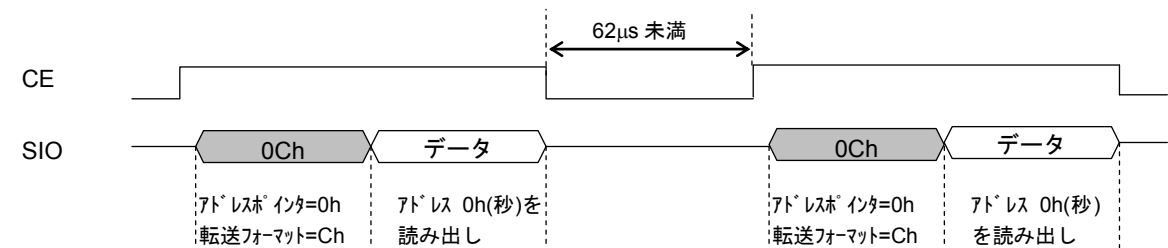
悪い例③：CE 端子 High の後、アドレス 0-6h に書き込み／読み出しするまでの時間が 31μs 未満

CE 端子 High の後、桁上げが終了するのに Max. 31μs 要しますので、下記例の場合、正しい書き込み／読み出しができなくなります。



悪い例④：CE を H から L にして、次に H にするまでが 62μs 未満

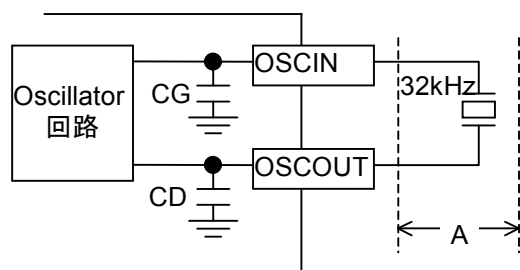
CE 端子が High の期間に時刻の桁上げがあった場合、CE 端子が High→Low の後、Max. 62μs の間に+1 秒補正を行います。62μs 未満の場合、+1 秒補正が行われず時計が遅れる可能性があります。



0Ch ホスト側が送信装置 データ RTC 側が送信装置

■ 発振回路の構成と時計誤差の調整

● 発振回路の構成



外付け素子例

X'tal : 32.768kHz
(R1=30k Ω typ)
(CL=6pF~8pF)

内蔵素子標準値

CG,CD 10pF typ

発振回路はVSSを基準とした、約1.2Vの定電圧回路で駆動しています。

<水晶振動子について>

水晶振動子の基本特性値としてR1値（等価直列抵抗：発振のしやすさの目安）とCL値（負荷容量：中心周波数のランク）がありますが、R2061xでは、R1=TYP.30K Ω 、CL=6~8pFを推奨しています。この値の確認については使用される水晶振動子のメーカーに問い合わせして下さい。

<発振回路まわり 実装上の注意事項>

- ・ 水晶振動子はできるだけICの近くに配置してください。
- ・ 発振回路の近くに(特に図の←A→の区間)信号ライン・電源ラインを通さないで下さい。
- ・ OSCIN, OSCOUT端子とPCB基板間の絶縁抵抗は、できるだけ高くして下さい。
- ・ OSCIN, OSCOUTの配線は長い平行線にしないで下さい。
- ・ 結露は水晶発振停止等のエラーの原因になりますので、充分注意して下さい。

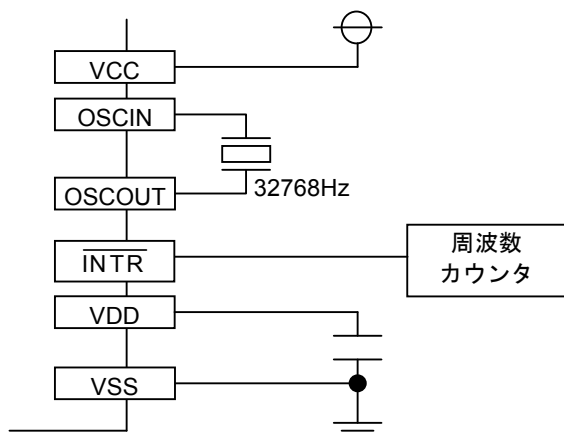
<その他の注意事項>

- ・ 外部よりOSCINIにクロック(32.768kHz)を入力すると、+V_{DET1}/-V_{DET1}/V_{DETH}/V_{DETL}などの電気的特性が保証できなくなりますので、推奨できません。
- ・ 発振出力(OSCOUT出力)で他のICを駆動することは、発振特性の安定化のため、行わないで下さい。

R2061x

NO.JA-117-160701

● 発振周波数の測定



- ・ アドレスEhに(00XX0011)を書き込み、 $\overline{\text{INTR}}$ 出力から1秒クロックを出力させて測定します。
- ・ 周波数カウンタは6桁以上(1ppmオーダー)のものを(推奨7桁以上)ご使用下さい。

● 発振周波数の調整

発振周波数の調整方法はR2061xを組み込むシステムで、時計の誤差はどの程度まで許されるかで変わってきます。時計の精度が、水晶振動子のバラツキ(*1)+ICのバラツキ(*2)程度まで許容できる(*3)場合は(A)コースを、許容できない場合は(B)コースを選択してください。

- *1) 一般的に水晶振動子はCL値(負荷容量)により中心周波数がクラス分けされており、さらにバラツキ精度により $\pm 10, \pm 20, \pm 50$ ppm程度にランク分けされて販売されています。
- *2) ICによる周波数バラツキは基本的に常温で約 $\pm 5 \sim 10$ ppm程度です。
- *3) ここでいう時計の精度は常温時のもので、実際には水晶自身の温度特性なども影響を及ぼします。

(A) コース

時計の精度をIC毎に合わせ込みをしない(無調整)場合で、水晶振動子のCL値は特に選択する必要はなく、どの値でも使用可能です。水晶振動子の精度バラツキは時計の精度が許される範囲で選択を行えます。いくつかの水晶振動子、ICを用いて、前項「● 発振周波数の測定」の方法で中心周波数を求め次項「● 時計誤差補正回路」の補正方法で補正値を定め、常にその値をR2061xに書き込むようにします。

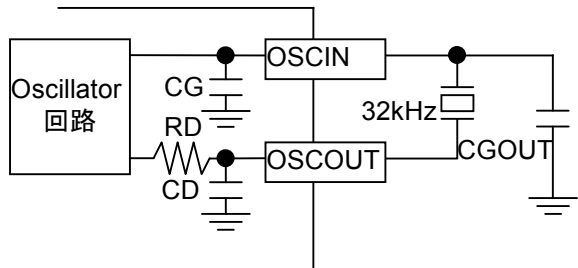
(B) コース

時計の精度を、(水晶振動子のバラツキ+ICのバラツキ)以内に抑えるには、IC毎に時計誤差の補正をする必要が出てきます。時計誤差の補正の方法は次項「● 時計誤差補正回路」を参照下さい。時計誤差の補正をすることにより、水晶振動子は周波数精度バラツキやCL値(負荷容量)の選択許容範囲が広がります。ご使用予定の水晶振動子とICを用いて、前項「発振周波数の測定」の方法で中心周波数を求め、さらに水晶振動子の周波数バラツキとICのバラツキを考慮して、時計誤差補正回路で合わせ込みが可能な範囲か確認をされてから、IC毎に時計誤差補正回路により調整を行って下さい。常温で約 ± 0.5 ppmまで調整可能です。

参考)

CL値の適合性については水晶メーカーにも問い合わせされることを推奨致します。

なお、発振周波数が多い(時計が進む)場合には、外付けに下図のようにCGoutを付加して周波数を調整することも可能です。CGOUTを付けた場合、最低計時動作電源電圧が高くなります。



*1) CGout は 0~15pF 程度まで

R2061x

NO.JA-117-160701

● 時計誤差補正回路

時計誤差補正回路を用いると、20秒または1分に1度、1秒のクロック数を変化させることにより時計の進み遅れを高精度に調整することができます。時計誤差補正レジスタのDEVビットに0を書き込むと補正は20秒に1度行われ、1を書き込むと1分に1度になります。(F6,F5,F4,F3,F2,F1,F0)=(*,0,0,0,0,0,*)を書き込めば、時計誤差補正回路による補正を行いません>(*は0または1) 時計の誤差補正を実施する場合、レジスタへの設定値は以下の式で算出可能です。

(1) 発振周波数(*1)>ターゲット周波数(*2)の時(時計が進んでいる時)

DEV=0の時:

$$\text{補正值}(*3) = \frac{(\text{発振周波数} - \text{ターゲット周波数} + 0.1)}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 10 + 1$$

DEV=1の時:

$$\text{補正值}(*3) = \frac{(\text{発振周波数} - \text{ターゲット周波数} + 0.0333)}{\text{発振周波数} \times 1.017 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 30 + 1$$

*1) 発振周波数: 常温の時「P.32 ● 発振周波数の測定」の方法で $\overline{\text{INTR}}$ 端子から出力される1秒クロックの周波数の32768倍。

*2) ターゲット周波数: 合わせ込みを狙う周波数。

32768Hzの水晶の温度特性は常温で最も高い周波数になるのが一般的なので、通常、このターゲット周波数に32768.00Hz~32768.10(32768Hzに対し+3.05ppm)程度にされることを推奨します。ただし、この値は使用機器の想定される環境/場所などによっても異なってきます。

*3) 補正值: 最終的にF6~F0に書き込む値。この値は7bitの符号化2進数で表されています。

(2) 発振周波数=ターゲット周波数の時(時計に進み遅れがない時)

補正值=0または+1または-64または-63を書けば、補正を行いません。

(3) 発振周波数<ターゲット周波数の時(時計が遅れている時)

DEV=0の時:

$$\text{補正值} = \frac{(\text{発振周波数} - \text{ターゲット周波数})}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 10$$

DEV=1の時

$$\text{補正值} = \frac{(\text{発振周波数} - \text{ターゲット周波数})}{\text{発振周波数} \times 1.017 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 30$$

計算例を以下に示します。

(例1) 発振周波数=32768.80の場合 ターゲット周波数=32768.05の場合

DEV=0にした場合、

$$\text{補正值} = \frac{(32768.80 - 32768.05 + 0.1)}{(32768.80 \times 3.051 \times 10^{-6})} \div (32768.80 - 32768.05) \times 10 + 1 = 8.501 \div 9$$

となり(DEV,F6,F5,F4,F3,F2,F1,F0)=(0,0,0,0,1,0,0,1)を入力します。

この例のように時計が進んでいる時の補正值は01hからの距離になります。

実際には若干の量子化誤差が出ます。

量子化誤差は以下ようになります。

$$\text{量子化誤差} = \frac{((32768 \times 20 + (9-1) \times 2) - (32768.8 \times 20 \times 32768 / 32768.05))}{(32768.8 \times 20)} = 1.5\text{ppm}$$

DEV=1にした場合

$$\text{補正值} = (32768.80 - 32768.05 + 0.03333) / (32768.80 \times 1.017 \times 10^{-6}) \doteq (32768.80 - 32768.05) \times 30 + 1 \\ = 25.00 \doteq 25$$

となり(DEV,F6,F5,F4,F3,F2,F1,F0)=(1,0,0,1,1,0,0,1)を入力します。

この場合の量子化誤差は以下ようになります。

$$\text{量子化誤差} = ((32768 \times 60 + (24 - 1) \times 2) - (32768.8 \times 60 \times 32768 / 32768.05)) / (32768.8 \times 60) = 0.5\text{ppm}$$

(例2) 実際の発振周波数=32762.22 ターゲット周波数=32768.05の場合

DEV=0にした場合

$$\text{補正值} = (32762.22 - 32768.05) / (32762.22 \times 3.051 \times 10^{-6}) \doteq (32762.22 - 32768.05) \times 10 \\ = -58.325 \doteq -58$$

-58を7bitの符号付2進数で表現するには128(80h)から58(3Ah)を引き算します。この場合には、80h-3Ah=46h となり(DEV,F6,F5,F4,F3,F2,F1,F0)=(0,1,0,0,0,1,1,0)を入力します。

この例のように時計が遅れている時の補正值は80hからの距離になります。

$$\text{量子化誤差} = ((32768 \times 20 + (-58 \times 2) - (32762.22 \times 20 \times 32768 / 32768.05)) / (32762.22 \times 20) = 0.92\text{ppm}$$

DEV=1にした場合

$$\text{補正值} = (32762.22 - 32768.05) / (32762.22 \times 1.017 \times 10^{-6}) \doteq (32762.22 - 32768.05) \times 30 \\ = -174.97 \doteq -175$$

補正可能な値は-62から63までですので、DEV=1の時の補正可能な範囲を超えています。

(4) DEV=0の時と=1の時の違い

DEV=0の時と=1の時で、以下の違いが生じます。

	DEV=0	DEV=1
補正可能範囲	-189.2~189.2ppm	-63ppm~63ppm
最大量子化誤差	約±1.5ppm	約±0.5ppm

注意事項)

・以下の3条件が揃う場合には、狙った誤差補正と補正量が若干ズレる場合があります。

- 時計誤差補正回路を用いる
- ランダムに時計にアクセスをするか、RTCとは関係ない外部クロックに同期してアクセスを行うか
定周期割り込みのパルスモードに同期してアクセスを行う。
- アクセス頻度が、平均して一秒間に2回以上ある

詳しくは、弊社にお問い合わせください。

R2061x

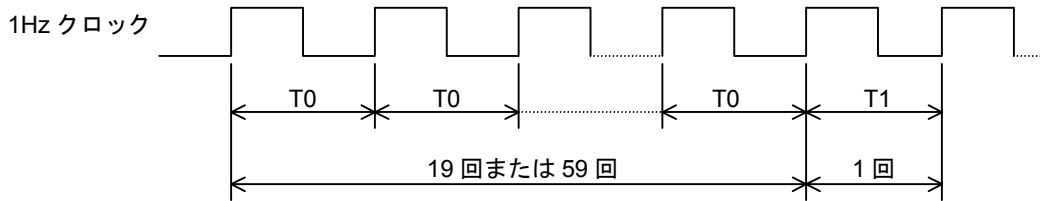
NO.JA-117-160701

● 補正結果の確認方法

評価確認を行う時には、以下の方法を用います。

(1) 割り込み端子よりパルスモード1Hzクロックを出力させる。

アドレスEhに(00XX0011)を書くと、 $\overline{\text{INTR}}$ 端子からDuty50%の1Hzクロックが出力されます。
時計誤差補正回路を使用すると出力される1Hzクロックは下図のように20秒(DEV=0の時)または60秒(DEV=1の時)に1回だけ周期が変わります。



周波数カウンタを利用してT0とT1の周期を測定します。この時、周期は7桁以上の精度で求めることを推奨します。

(2) T0とT1から平均周期を求めます。

DEV=0の時

$$T = (19 \times T0 + 1 \times T1) / 20$$

DEV=1の時

$$T = (59 \times T0 + 1 \times T1) / 60$$

求めた周期から時計の誤差を計算します。

本方法は製品の開発時には使えますが、量産時には時間がかかりすぎて使えません。短時間で確認を行うには、操作が少々複雑になります。しかし、時計誤差補正回路がデジタル的な補正のため、1Hzクロックの周波数と補正值から計算した値で時計の進み遅れは正確に予測可能です。

■ パワーオンリセットと発振停止検出機能と電源電圧監視

● パワーオンリセットと発振停止検出機能と VDD 電源電圧監視の各フラグについて

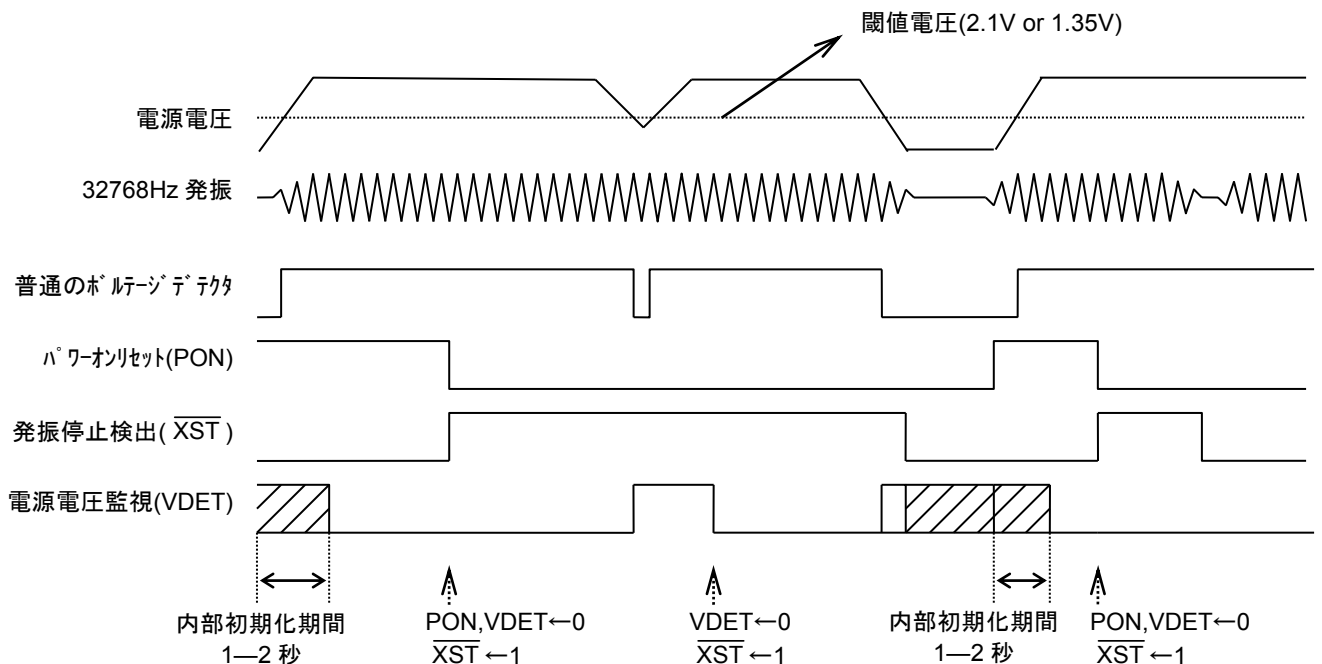
パワーオンリセットは電源が0vから立ち上がった時に内部制御系レジスタをリセットする機能です。発振停止検出は水晶振動子の発振が止まったことを記憶する機能です。VDD電源電圧監視は電源電圧が閾値(2.1Vまたは1.35V)を下回ったことを記憶する機能です。

発振停止検出用のビット(\overline{XST})は、予め1を書き込んでおくと、発振停止時に0になり、1を書き込むまで0が維持されます。このビットは0を書き込むことも可能なので、有効活用するには、通常動作でアドレスFhに書き込みを行う時、その前にアドレスFhの読み出しを行い、 \overline{XST} が0になっていない事を確認する作業が必要になります。

VDD電源電圧監視用のフラグVDETはパワーオンリセットのフラグPONが1になるとリセットされて0になります。

以下は、PON、 \overline{XST} 、VDETの状態とVDD電源および時計データがどのような状態であったか整理したものです。但し、 \overline{XST} は予め1を書き込んでいた場合です。

PON	\overline{XST}	VDET	電源,発振回路の状態	時計/バックアップの状態
0	0	0	VDD 電源電圧は閾値以上だったが、発振が止まった	結露などにより一時的に時計が止まった
0	0	1	VDD 電源電圧が閾値を下回ったが0vまで落ちきらなかった、発振も止まった。	バックアップ電池の電圧低下により時計が止まった
0	1	0	VDD 電源も発振も正常状態	正常状態
0	1	1	VDD 電源が閾値を下回ったが発振は止まらなかった	時計のデータは正常であるが、バックアップ電池が危険な状態まで電圧が下がった
1	0	*	VDD 電源が0vまで落ちた	0vからの立ち上げ
1	1	*	VDD 電源の瞬断の疑いが強い	VDD 電源の瞬断の疑いが強い (時計のデータは信用できない)



R2061x

NO.JA-117-160701

PON=1になると、DEV,F6-F0,WALE,DALE, $\overline{12}/24$,SCRATCH2,TEST,CT2,CT1,CT0,VDSL,VDET,SCRATCH1,CTFG,WAFG,DAFGの各ビット、即ち時計誤差補正レジスタ,制御レジスタ1,2のPONと \overline{XST} を除く各ビットはリセットされて0になります。

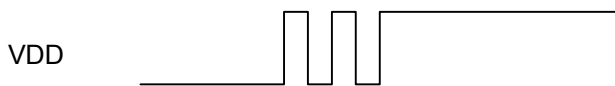
瞬断の場合は、発振停止検出回路が動作しない場合が考えられますので注意が必要です。

<発振停止検出使用上の注意事項>

- ・ VDD瞬断の防止
- ・ 水晶発振部結露の防止
- ・ 発振部への基板上でのノイズ防止
- ・ 各端子へ最大定格以上の電圧印加の防止

により、発振停止検出動作の誤検出防止は、確実に行っておいてください。

特に、バックアップ電池の実装時などに下図のような電源電圧印加があると \overline{XST} が1から0に変化していないにもかかわらず内部データが壊れている場合があります。大きなチャタリングが入らないような配慮をお願いいたします。

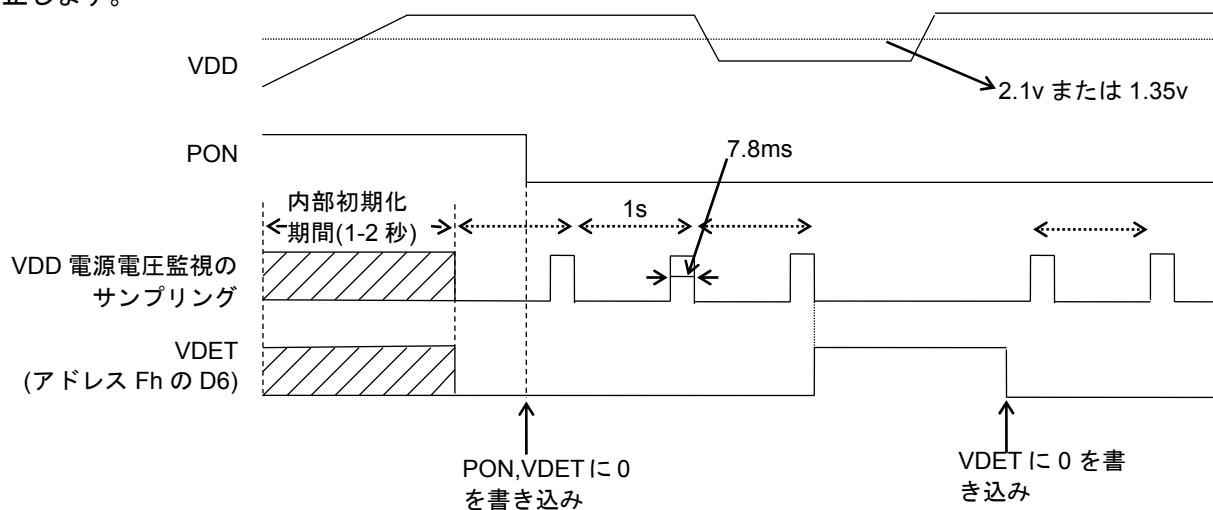


● 2つの電源電圧監視

R2061xには2つの電源電圧監視機能があります。それぞれの違いは下表のようになります。

	VCC 電源電圧監視	VDD 電源電圧監視(VDET)
監視電源	VCC 端子	VDD 端子 (RTC 回路の電源)
監視結果の出力 先およびファンクション	V _{DCC} 端子。閾値以下になると同時に出力をLにし、閾値以上になると、t _{IDEALY} 後に出力を OFF(H)にします。 また、閾値以下で、SW1 を OFF、SW2 を ON に、閾値以上で、SW1 を ON、SW2 を OFF にします。	フラグとして、レジスタに格納 (アドレス Fh の D6)
立下がり時 検出電圧	-V _{DET1}	V _{DETH} または V _{DETL} を レジスタの設定で選択 (アドレス Fh の D7)
立上がり時 解除電圧	+V _{DET1}	立ち下がり時と同じ (ヒステリシスなし)
監視方式	常時監視	1秒に一度のサンプリング

VDD電源電圧監視回路は消費電流を極力抑えるため、下図のように1秒に7.8msだけサンプリング動作します。閾値電圧はVDSL=0(default)の時2.1V、VDSL=1の時1.35Vになります。1度VDETが1になるとサンプリング動作を停止します。



<電源電圧監視使用上の注意事項>

秒カウンタへの書き込みを行った場合は、VDETフラグの値を確定させる為に、一度VDETフラグをリセット(0を書き込み)してください。

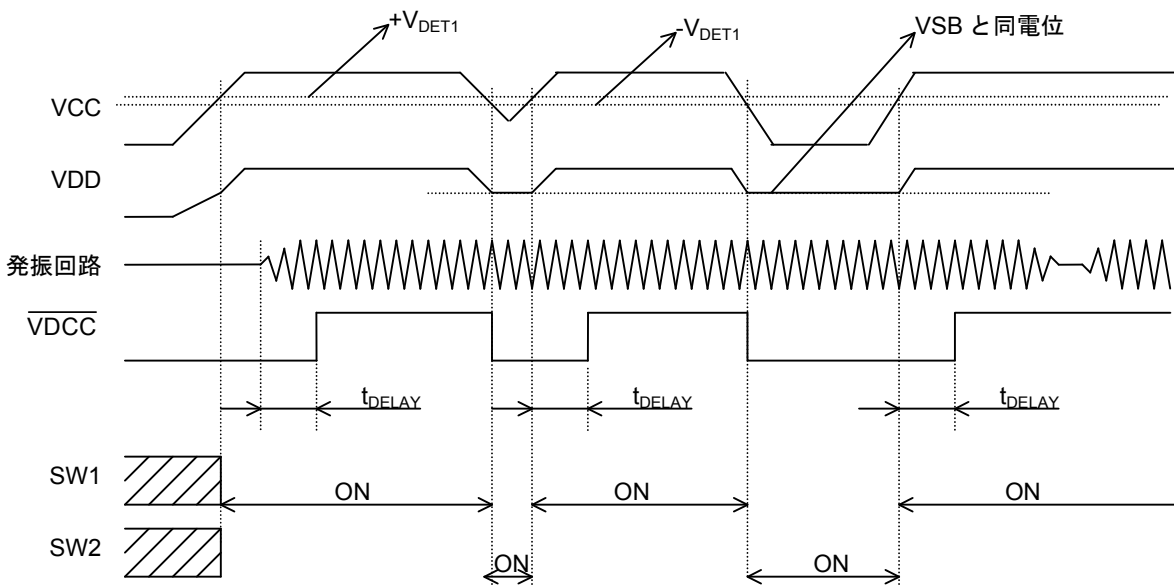
R2061x

NO.JA-117-160701

VCC電源電圧監視回路はVDD電源電圧監視回路と異なり、常時VCC端子を監視しています。VCCが $+V_{DET1}$ を超えると、SW1をONにして、SW2をOFFにします。また、 t_{DELAY} 後に \overline{VDCC} 端子をOFF(H)にしますが、この時RTCの発振が停止していると、RTCの発振が開始されてから t_{DELAY} 後にOFF(H)とします。

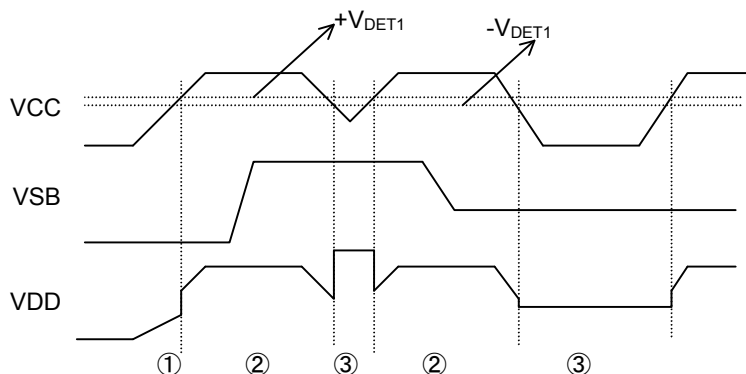
多くの場合、発振が停止しているのは、RTCの電源であるVDDが落ちている時です。RTCの電源が落ちている時には、VCCが立ち上がって、RTCが発振を開始して、 t_{DELAY} 後に \overline{VDCC} がOFF(H)になることとなります。RTCの電源が落ちていない時には、VCCが立ち上がって、 t_{DELAY} 後に \overline{VDCC} がOFF(H)になります。

VCC端子が $-V_{DET1}$ を下回ると、SW1をOFFにし、SW2をONにします。同時に \overline{VDCC} 端子をLにします。VCCと \overline{VDCC} の関係をタイミングチャートで示すと下図のようになります。



■ 電源切換え回路

R2061xは、3つの電源端子 (VDD,VCC,VS_B) を持っています。このうちVDDがRTC内部の電源です。VCC電源の電圧が $-V_{DET1}$ より低い時は、VS_BよりVDDに電源が供給され、 $+V_{DET1}$ より高い時はVCCより供給されます。下図にVCCとVDDとVS_Bの関係をタイミングチャートで示します。



タイミングチャートの説明

- ① VCC,VS_B端子共に0Vの時にVCCを上げていくと、VDDはVCCの半分くらいの電圧で追従します。
VCCが $+V_{DET1}$ を超えると、VDDはVCCと等しい電圧まで上昇し、その後、VCCに追従します。
- ② VCCが $-V_{DET1}$ より高い電圧ではVCC=VDDとなります。
- ③ VCCが $-V_{DET1}$ を割ると、VDDはVS_Bと等しくなります。

VDDおよびVCCが0Vの時、VS_Bに電圧が印加されても、VDDは立ち上がりません。この結果、VCC=0Vであるにも関わらず、 \overline{VDCC} はOFF(H)のままになります。但し、この状態は極めて不安定で、周囲のノイズ、わずかなリークなどでVDDに電圧が加わると、VS_B-VDD間のSW2がONになり、VDDに電源が供給され、 \overline{VDCC} はLになります。

<VS_B 電源投入における注意事項>

内部を初期化するため、VS_B端子に電源(電池)を接続後に一度VCCに $+V_{DET1}$ 以上の電源を供給してください。この初期化を行わない状態では、VS_B端子からリーク電流が流れ込む場合があります。

R2061x

NO.JA-117-160701

■ アラームと定周期割り込み

$\overline{\text{INTR}}$ 端子より、以下の2つの出力波形を出力が可能です。

(1) アラーム一致割り込み

アラームレジスタに設定した時刻(曜日,時,分)と、時計カウンタ(曜日,時,分)が一致した時、出力端子がオン(L)になります。アラーム一致割り込みには、曜日、時、分を設定できるAlarm_Wと時、分の設定出来るAlarm_Dがあります。

(2) 定周期割り込み

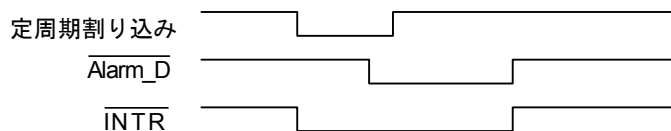
定周期割り込み周期選択ビットで選択した出力波形を出力します。波形にはパルスモードとレベルモードがあります。

この2種類の出力波形には出力の状態をレジスタでモニタするフラグビットと出力波形を有効にするイネーブルビットがあります。

	フラグビット	イネーブルビット
Alarm_W	WAFG (7 ^{bit} 1/3 Fh の D1)	WALE (7 ^{bit} 1/3 Eh の D7)
Alarm_D	DAFG (7 ^{bit} 1/3 Fh の D0)	DALE (7 ^{bit} 1/3 Eh の D6)
定周期割り込み	CTFG (7 ^{bit} 1/3 Fh の D2)	CT2=CT1=CT0=0 でデisable (7 ^{bit} 1/3 Eh の D2-0)

電源ON(PON=1)時、WALE=DALE=CT2=CT1=CT0=0なので、 $\overline{\text{INTR}}$ 端子はOFF(H)になります。また、複数の出力波形が同じ出力端子から出力される時、その出力は両者の負論理のOR波形になります。

例：定周期割り込みとAlarm_Dを $\overline{\text{INTR}}$ 端子から出力させた場合



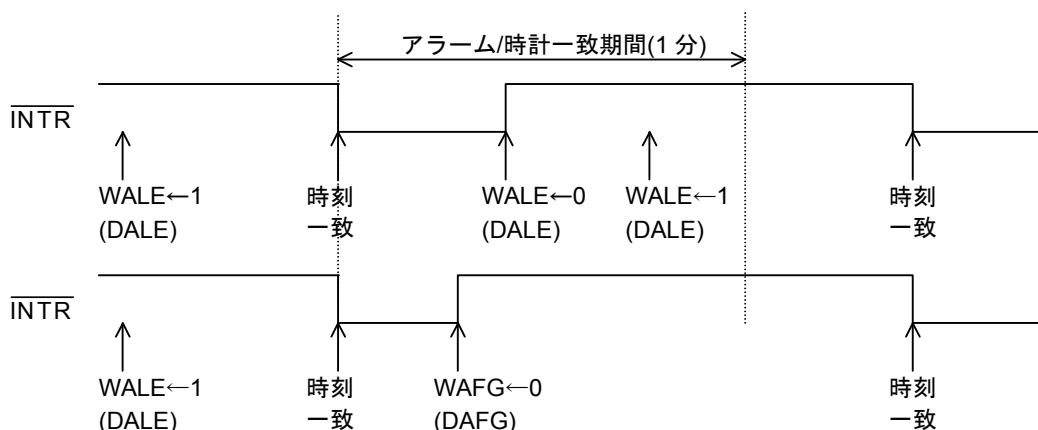
このようなケースでどちらの出力波形が端子から出力されているかはフラグレジスタを読むことにより確認が可能です。

● アラーム一致割り込み

アラームを制御するビットにはイネーブルビット(WALE,DALE)とフラグビット(WAFG,DAFG)があります。イネーブルビットに1を書き込むとアラームが動作し、0を書き込むと停止します。

フラグビットは読み出しの時は各アラーム出力のモニタとなります。即ち、出力がLの時1になり、OFF(H)の時0になります。書き込みの時は1を書き込んで何も動作はしません。0を書き込むと出力をOFF(H)にします。フラグビットを0にしてもイネーブルビットは変化しませんがアラームはそのまま動作し続け、次のアラーム一致時刻に出力はLになります。

アラームの設定を行う時は、WALE(DALE)ビットを0状態でアラームレジスタにアラームを動作させたい曜日(Alarm_W)、時、分を設定した後、WALE(DALE)=1にします。一旦、WALE(DALE)を0にするのはアラーム設定中に、偶然、現在時刻とアラーム時刻が一致した時に出力が出るのを避けるためです。



WALE(DALE)を0にした後、現時刻と同一時分にアラームを設定して、再度WALE(DALE)を1にした場合、 $\overline{\text{INTR}}$ は直ぐには”L”にならず、その次の設定時分に”L”になります。

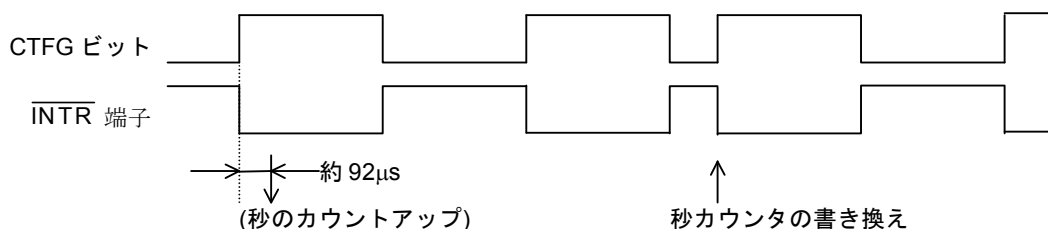
● 定周期割り込み

定周期割り込み選択ビット(CT2-0)を設定することによりCPUに対する一定周期の割り込みを発生出来ます。出力波形にはパルスモードとレベルモードがあります。パルスモードではDutyがほぼ50%の波形が出力され、レベルモードでは出力は一定周期でLになり、CTFGに0を書き込むことによりH(OFF)に戻します。

CT2	CT1	CT0	設定内容	
			波形モード	周期と立ち下がりタイミング
0	0	0	-	OFF(H)
0	0	1	-	L固定
0	1	0	パルスモード *1)	2Hz (Duty50%)
0	1	1	パルスモード *1)	1Hz (Duty50%)
1	0	0	レベルモード *2)	1秒に1度 (秒カウントアップと同時)
1	0	1	レベルモード *2)	1分に1度 (毎分00秒)
1	1	0	レベルモード *2)	1時間に1度 (毎時00分00秒)
1	1	1	レベルモード *2)	1月に1度 (毎月1日午前00時00分00秒)

(Default 値)

*1) パルスモード：2Hz,1Hzのクロックパルスを出力します。秒のカウントアップとの関連は下図を参照下さい。

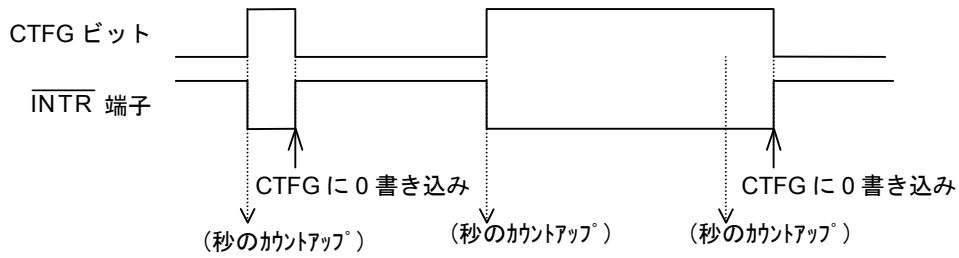


パルスモードにおいて、秒のカウントアップは出力立ち下がりエッジから約92µs遅れます。このため出力の立ち下がり直後に時刻を読み出すと、RTCの計時時刻に比べて、見掛け上約1秒遅れた時刻が読み出される場合があります。秒カウンタの書き換えを行うと秒未満のカウンタもリセットされるため $\overline{\text{INTR}}$ は1度Lになります。

*2) レベルモード：割り込み周期として1秒、1分、1時間、1ヶ月を選択可能。秒のカウントアップは割り込み出力の立ち下がりと同時にです。下図に割り込み周期を1秒に設定した場合のタイミングチャートを示します。

R2061x

NO.JA-117-160701



*1), *2) 時計誤差補正回路使用時は、20秒に1回定周期割り込みの周期が変化します。

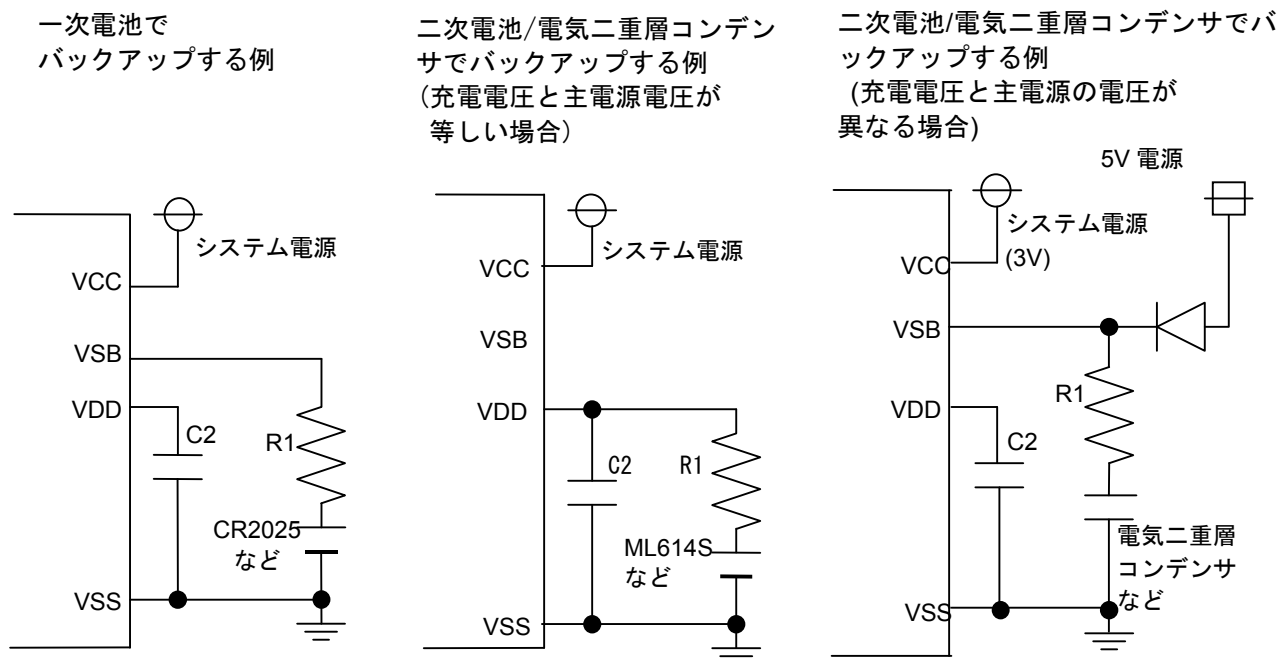
パルスモード：出力パルスのL期間が最大 $\pm 3.784\text{msec}$ 増減します。例えば1Hzの時Dutyが $50 \pm 0.3784\%$ になります。

レベルモード：1秒間の周期が最大 $\pm 3.784\text{msec}$ 増減します。

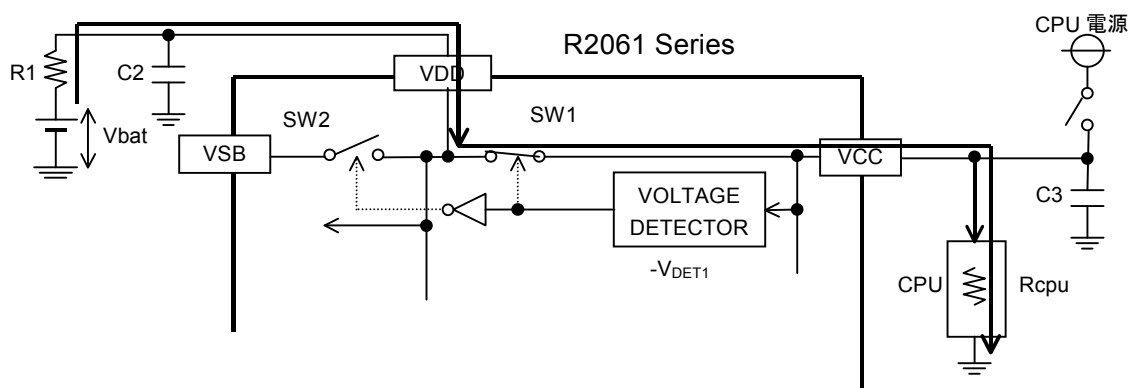
■ 応用回路例

● 電源周辺回路例

電源接続回路は、バックアップに使用するデバイスと充電電圧により以下のように変わります。



VDDにはSRAMなど動作時の負荷が重いデバイスを接続してバックアップ切換えをさせる事はできません。C2には0.1μF以上の容量を接続してください。



VDDに二次電池（電気二重層コンデンサ）を接続した場合、CPU電源のスイッチを切った直後、二次電池の電圧が、→(太い矢印)経由で、放電されます。この時、R1がCPUのインピーダンス(Rcpu)に比べて非常に小さい値ですと、VCC端子の電圧が、-VDET1を上回ってしまい、いつまでもSW1がonのままになる可能性があります。このことから、R1は以下の式で制約されます。

$$R1 > Rcpu \times (Vbat - (-V_{DET1})) / (-V_{DET1})$$

一次電池、二次電池に直列に接続されるR1については、ご使用になる電池の仕様により制限される場合も多いです。詳しくは電池の仕様書を確認下さい。

● CIN 端子の接続

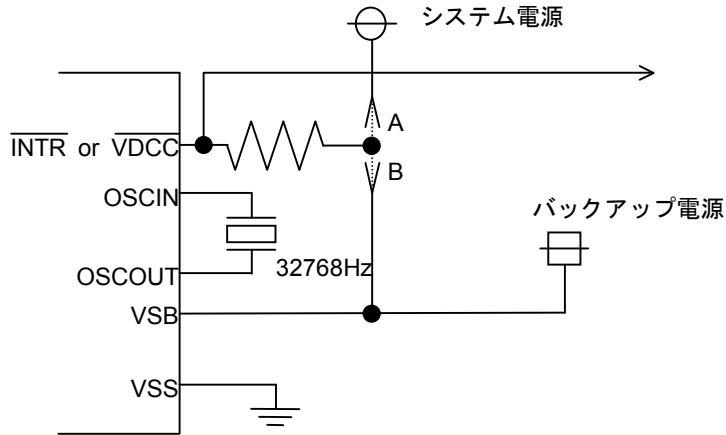
CIN端子とVSS端子の間に0.1μF程度の容量を接続してください。

R2061x

NO.JA-117-160701

● $\overline{\text{INTR}}$, $\overline{\text{VDCC}}$ 端子の接続

$\overline{\text{INTR}}$, $\overline{\text{VDCC}}$ 端子は、Nchオープンドレイン出力で、電源側に保護ダイオードが入っていません。そのため、各電源電圧に関係なく、5.5Vまでのプルアップが可能です。



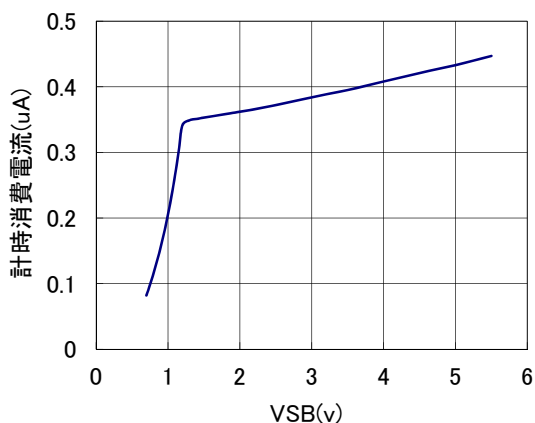
*) $\overline{\text{INTR}}$, $\overline{\text{VDCC}}$ 端子端子のプルアップ抵抗は、バッテリーバックアップ時の使い方により、接続位置に注意して下さい。

- (1) バッテリーバックアップ時、使用しない 上図のAの接続
- (2) バッテリーバックアップ時も、使用する 上図のBの接続

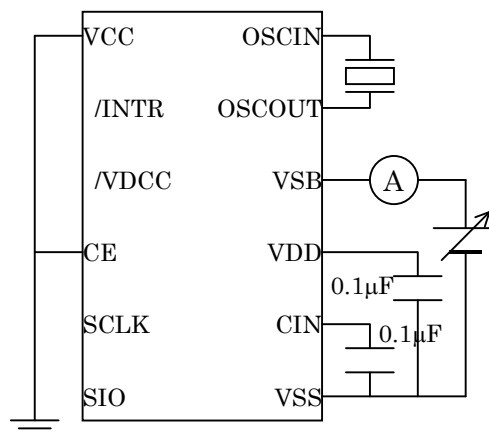
■ 特性例

● 計時消費電流(I_{sb})対電源電圧(V_{sb})特性

($T_{opt}=25^{\circ}\text{C}$)

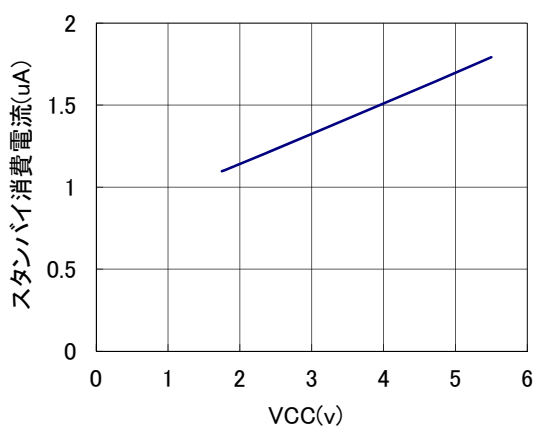


測定回路

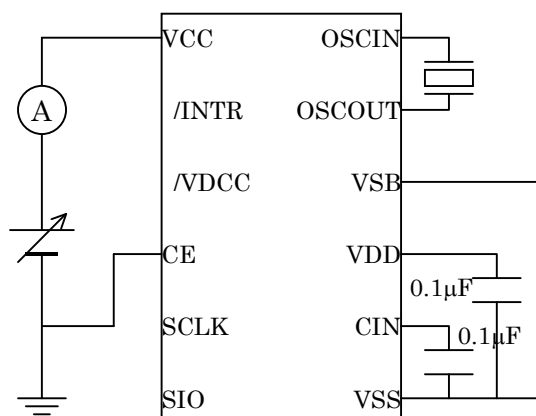


● スタンバイ消費電流(I_{cc})対電源電圧(V_{cc})特性

($T_{opt}=25^{\circ}\text{C}$)

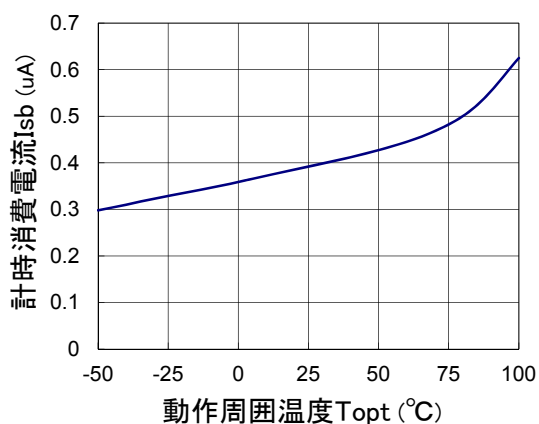


測定回路

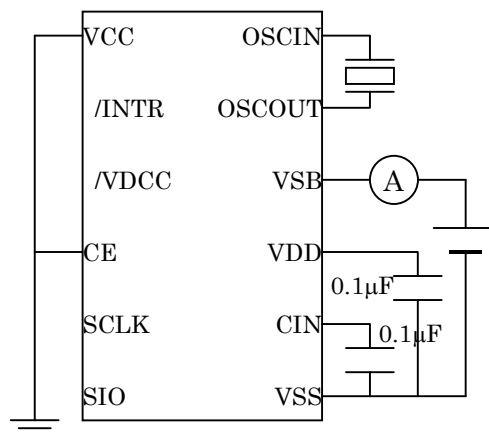


● 計時消費電流(I_{sb})対動作周囲温度(T_{opt})特性

($V_{sb}=3\text{V}$)



測定回路

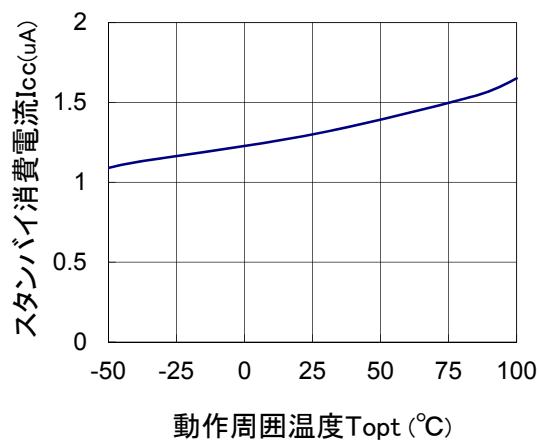


R2061x

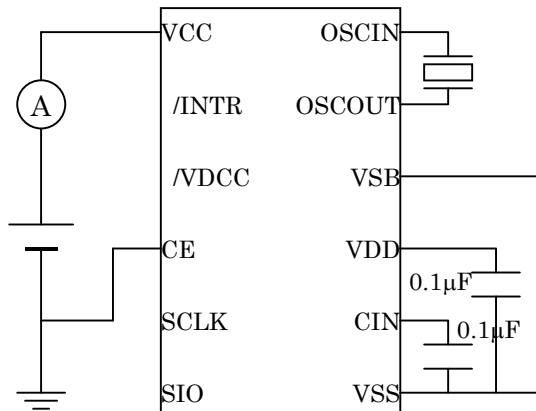
NO.JA-117-160701

● スタンバイ消費電流(I_{cc})対動作周囲温度(T_{opt})特性

(V_{cc}=3V)

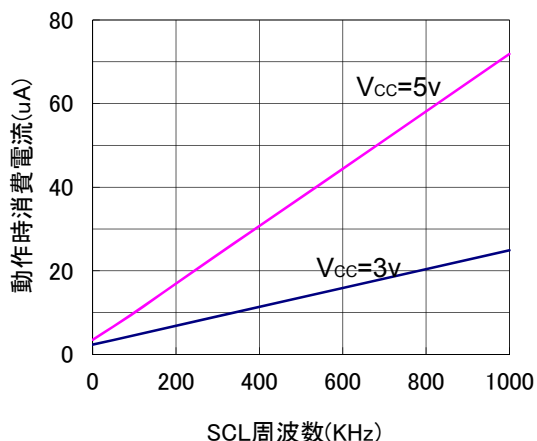


測定回路



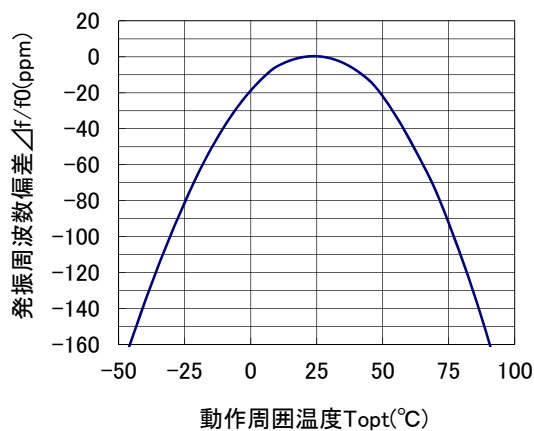
● 動作時消費電流対 SCLK 周波数特性

(T_{opt}=25°C)

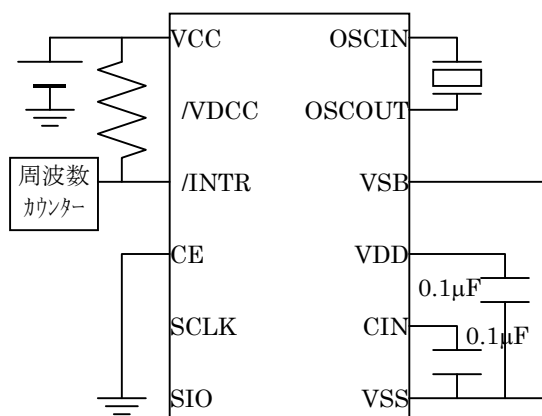


● 発振周波数偏差(Δf/f₀)対動作周囲温度(T_{opt})特性

(V_{cc}=3V) T_{opt}=25°C時を0ppmとする

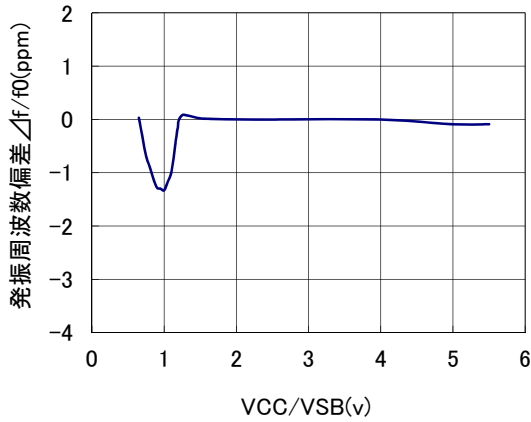


測定回路

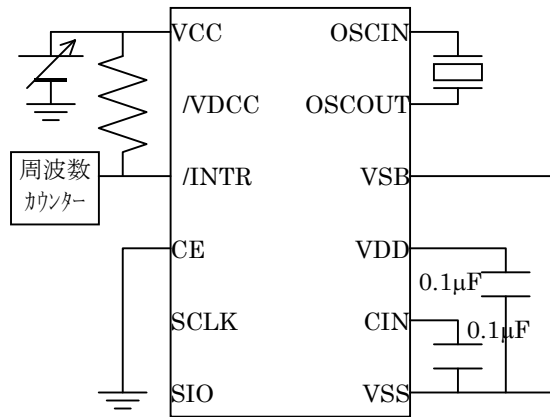


● 発振周波数偏差($\Delta f/f_0$)対電源電圧特性(V_{SB}/V_{CC})特性

($T_{opt}=25^\circ\text{C}$) $V_{CC}/V_{SB}=3\text{V}$ 時を0ppmとする

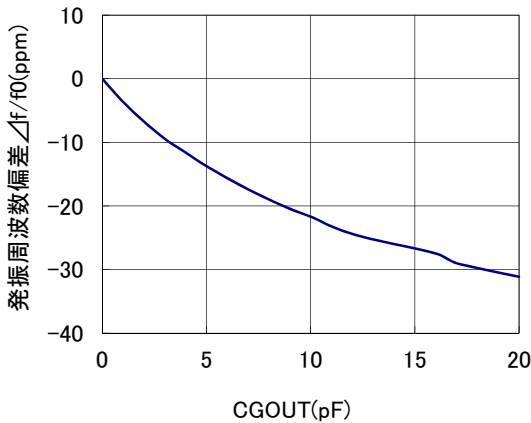


測定回路

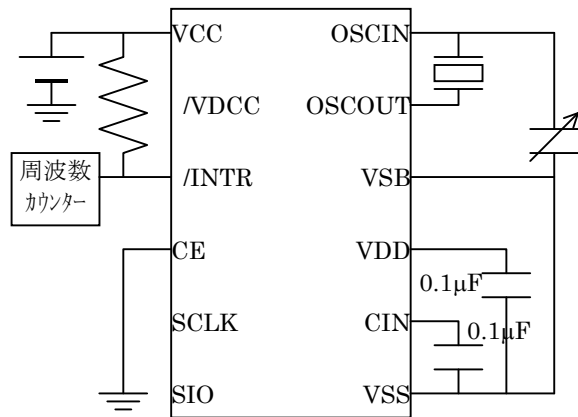


● 発振周波数偏差($\Delta f/f_0$)対 CGOUT 特性

($T_{opt}=25^\circ\text{C}$, $V_{CC}=3\text{V}$) $\text{CGOUT}=0\text{pF}$ 時を0ppmとする

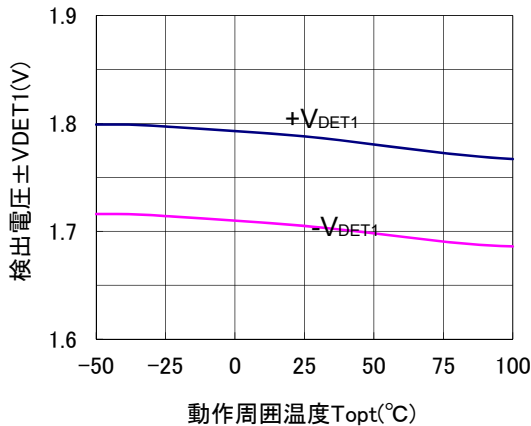


測定回路

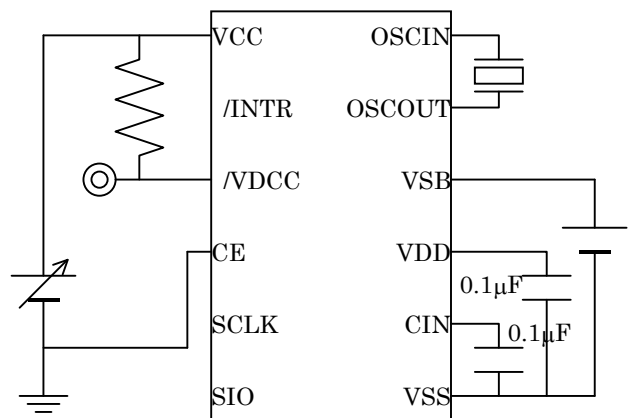


● 検出電圧($+V_{DET1}/-V_{DET1}$)対動作周囲温度(T_{opt})特性(R2061K01,R2061L01)

($V_{SB}=3\text{V}$)



測定回路

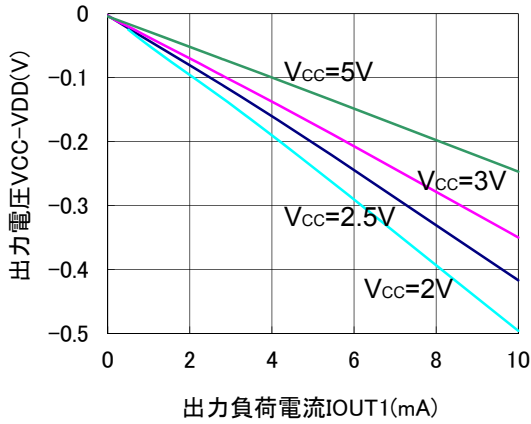


R2061x

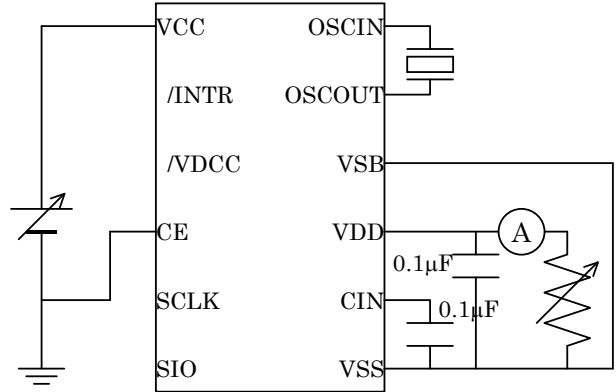
NO.JA-117-160701

● $V_{CC}-V_{DD}(V_{DDOUT1})$ 対出力負荷(I_{OUT1})特性(R2061K01,R2061L01)

($T_{opt}=25^{\circ}C$)

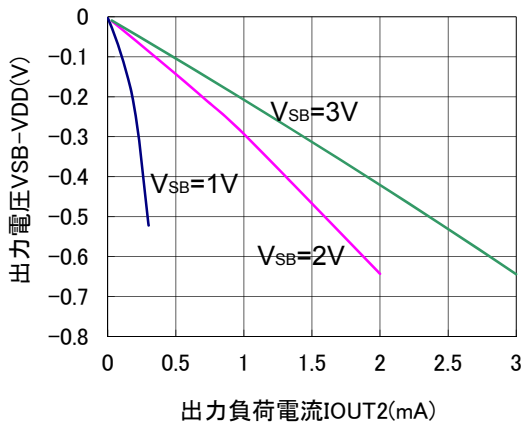


測定回路

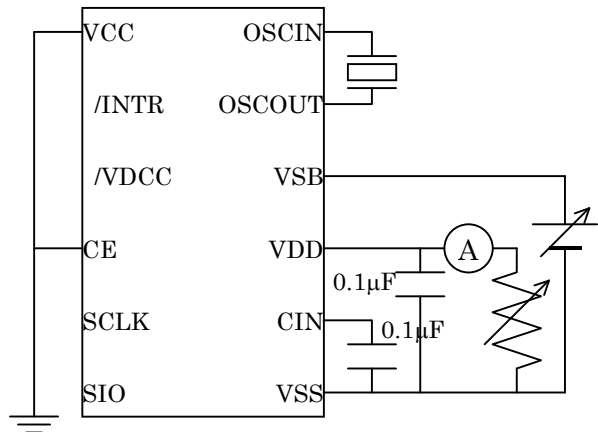


● $V_{SB}-V_{DD}(V_{DDOUT2})$ 対出力負荷(I_{OUT2})特性(R2061K01,R2061L01)

($T_{opt}=25^{\circ}C$)

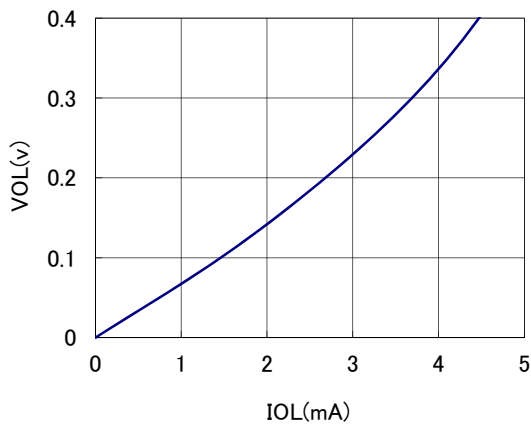


測定回路



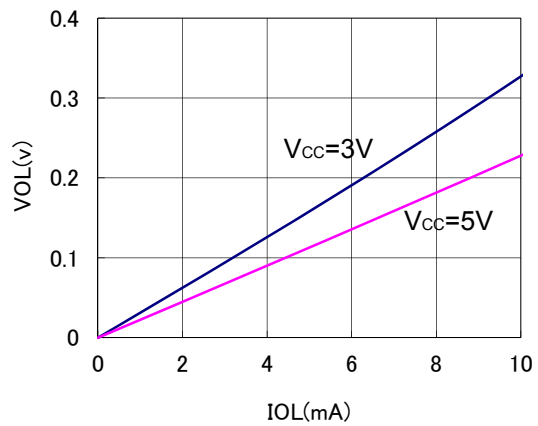
● V_{OL} 対 I_{OL} 特性(\overline{VDCC} 端子)

($T_{opt}=25^{\circ}C, V_{SB}=V_{CC}=1.5V$)



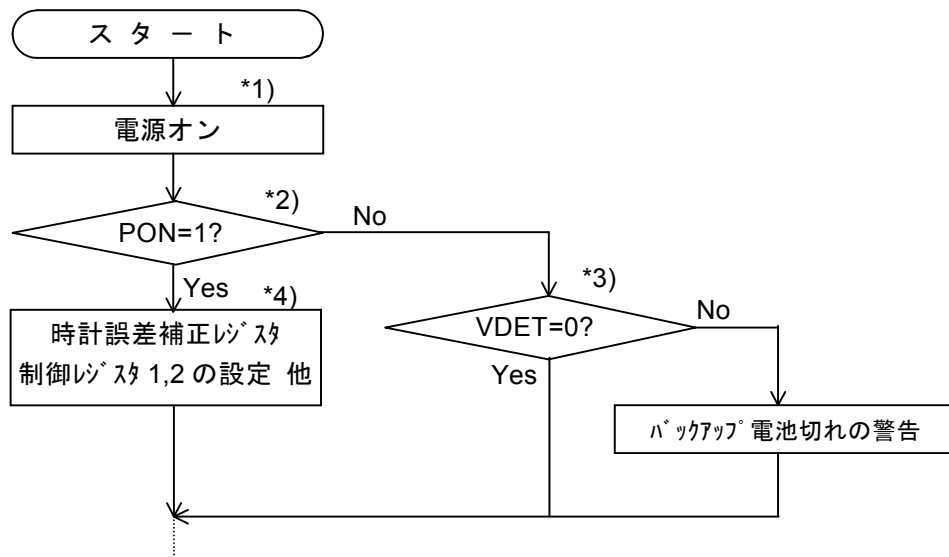
● V_{OL} 対 I_{OL} 特性(\overline{INTR} 端子)

($T_{opt}=25^{\circ}C$)



■ ソフト処理例

● 電源 ON 時の初期化の手続き



*1) 0Vからの電源オン後、発振の立ち上がりと内部の初期化の動作のために1-2秒前後かかるため、アクセスはこの時間以上待ってから行って下さい。

*2) PON=0の時は、電源が0Vから立ち上がったものではなく、バックアップから立ち上がったことを意味します。詳細は「P.37 ■パワーオンリセットと発振停止検出機能と電源電圧監視 ●パワーオンリセットと発振停止検出機能とVSB電源電圧監視の各フラグについて」を参照してください。

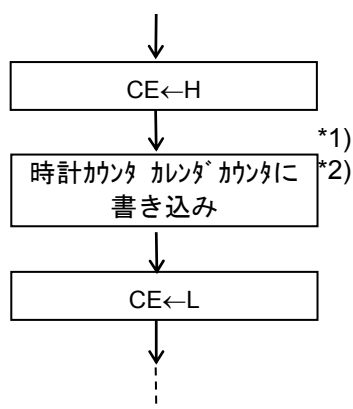
*3) 電源電圧監視機能 (VDET機能) を使用しない場合には、この作業は不要です。

使用する場合は以下に注意してください。

秒カウンタへの書き込みを行った場合、VDETフラグの値を確定させる為に、一度VDETフラグをリセット(0を書き込み)してください。

*4) 時計誤差補正レジスタの設定、割り込み周期の設定など通常の初期設定を行います。

● 時計・カレンダーの書き込み



*1) 秒カウンタに書き込みを行うと秒未満の分周段はリセットされます。

*2) 電源電圧監視使用上の注意事項

秒カウンタへの書き込みを行った場合は、VDETフラグの値を確定させる為に、一度VDETフラグをリセット (0を書き込み) してください。

R2061 Seriesの初期化処理を電源立ち上げの時でなく、時計・カレンダーの書き込み時に行う方法もあります。

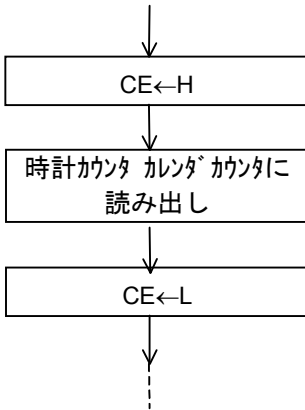
時刻の書き込み時はP.29 ●時刻データの読み出し書き込みに関する注意も参照してください。

R2061x

NO.JA-117-160701

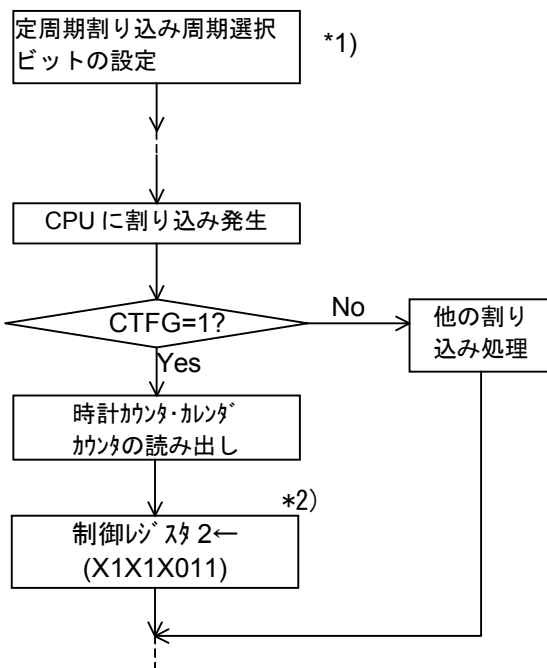
● 時計・カレンダーの読み出し

(1) 通常の読み出し方法



時刻の読み出し時はP. 29 「●時刻データの読み出し書き込みに関する注意」も参照してください。

(2) 定周期割り込みを用いて読み出す場合



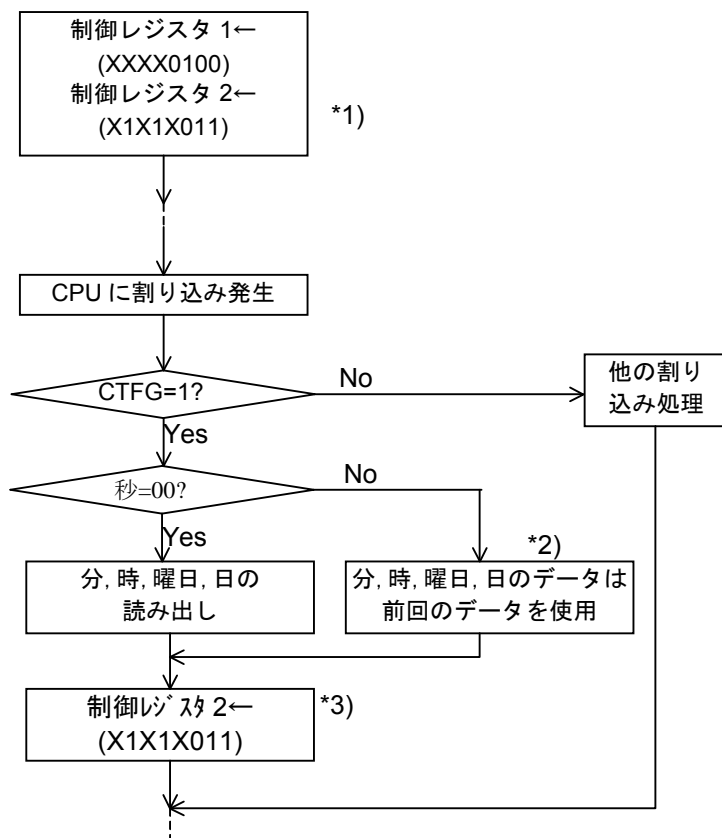
*1) 定周期割り込みの波形はレベルモードを使用します。

*2) CTFG=0にすることによりCPUの割り込みを解除します。

(3) 定周期割り込みを用いて読み出す場合(応用編)

時刻データを普通の時計のように時刻の表示等に用いる場合、全ての時刻データを毎回読み出す必要はありません。以下のような方法で大幅に読み出し負荷を軽減出来ます。

時刻表示、XX日XX曜日XX時XX分XX秒を
行う場合



*1) 定周期割り込みのレベルモード割り込みを使用します。

*2) 時刻書き込み後の1番初めの読み出しだけは表示する全部の時刻データの読み出しが必要です。

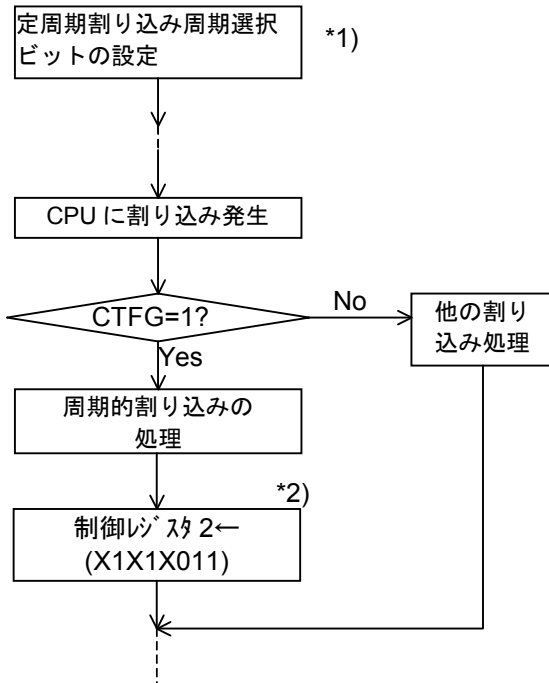
*3) CTFG=0にすることによりCPUの割り込みを解除します。

R2061x

NO.JA-117-160701

● 割り込み処理

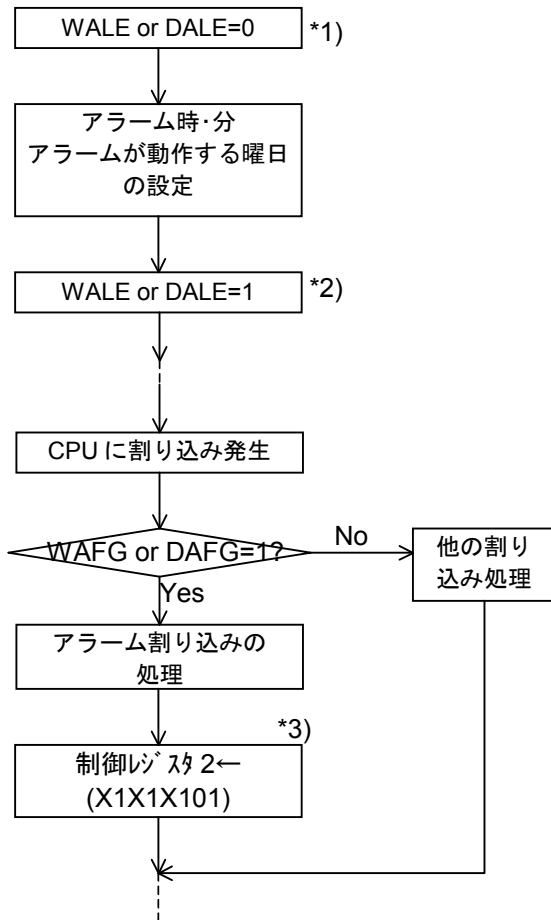
(1) 一定周期割り込み



*1) 定周期割り込みの波形はレベルモードを使用します。

*2) CTFG=0にすることによりCPUの割り込みを解除します。

(2) アラーム一致割り込み



*1) アラームの時刻を設定する前に、設定中のアラーム時刻と現在時刻が一致してしまう場合を想定して、WALEまたはDALE=0とすることにより、アラーム動作を1時停止させます。

*2) アラームの全設定終了後、アラームを有効にします。

*3) アラームを一時解除します。

Alarm_Wを使用している時は(X1X1X101)

Alarm_Dを使用している時は(X1X1X110)

を書き込みます。



本ドキュメント掲載の技術情報及び半導体のご使用につきましては以下の点にご注意ください。

1. 本ドキュメントに記載しております製品及び製品仕様は、改良などのため、予告なく変更することがあります。又、製造を中止する場合がありますので、ご採用にあたりましては当社又は販売店に最新の情報をお問合せください。
2. 文書による当社の承諾なしで、本ドキュメントの一部、又は全部をいかなる形でも転載又は複製されることは、堅くお断り申し上げます。
3. 本ドキュメントに記載しております製品及び技術情報のうち、「外国為替及び外国貿易管理法」に該当するものを輸出される場合、又は国外に持ち出される場合は、同法に基づき日本国政府の輸出許可が必要です。
4. 本ドキュメントに記載しております製品及び技術情報は、製品を理解していただくためのものであり、その使用に関して当社及び第三者の知的財産権その他の権利に対する保証、又は実施権の許諾を意味するものではありません。
5. 本ドキュメントに記載しております製品は、標準用途として一般的電子機器(事務機、通信機器、計測機器、家電製品、ゲーム機など)に使用されることを意図して設計されております。故障や誤動作が人命を脅かしたり、人体に危害を及ぼす恐れのある特別な品質、信頼性が要求される装置(航空宇宙機器、原子力制御システム、交通機器、輸送機器、燃焼機器、各種安全装置、生命維持装置等)に使用される際には、必ず事前に当社にご相談ください。
6. 当社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障の結果として人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。誤った使用又は不適切な使用に起因するいかなる損害等についても、当社は責任を負いかねますのでご了承ください。
7. 本ドキュメントに記載しております製品は、耐放射線設計はなされてございません。
8. X線照射により製品の機能・特性に影響を及ぼす場合があるため、評価段階で機能・特性を確認の上でご利用ください。
9. WLCSPパッケージの製品は、遮光状態でご利用ください。光照射環境下(動作、保管中含む)では、機能・特性に影響を及ぼす場合があるためご注意ください。
10. パッケージ捺印は、画像認識装置の仕様によって文字認識に差が生じることがあります。画像認識装置にて文字認識をする場合は、事前に弊社販売店または弊社営業担当者までお問い合わせください。
11. 本ドキュメント記載製品に関する詳細についてのお問合せ、その他お気付きの点がございましたら当社又は販売店までご照会ください。



当社は地球環境保全の観点から環境負荷物質の低減に取り組んでいます。

2006年4月1日以降、弊社はRoHS指令に適合した製品を提供しています。また、2012年4月1日以降は、ハロゲンフリー製品を提供しています。

RICOH リコー電子デバイス株式会社

弊社デバイスに関する詳しい内容をお知りになりたい方は下記へアクセスしてください。

<http://www.e-devices.ricoh.co.jp/>

本ドキュメント掲載製品に関するお問い合わせは下記宛までお願いします。

- 東日本地区 〒140-8655 東京都品川区東品川3-32-3
03(5479)2854 (直) FAX 03(5479)0502
- 西日本地区 〒563-8501 大阪府池田市姫室町13-1
072(748)6262 (直) FAX 072(753)2120

●お問い合わせ・ご用命は・・・