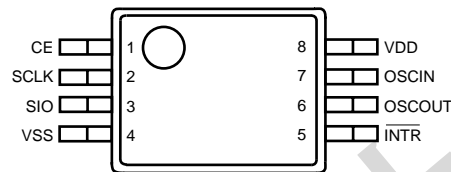


■ アプリケーション

- 通信機器（多機能電話、携帯電話、PHS、ページャー） ● OA機器（FAX、携帯FAX）
- PC（デスクトップ、ノート、ワープロ、PDA、電子手帳、TVゲーム）
- AV機器（ポータブルオーディオ、ビデオカメラ、カメラ、デジタルカメラ、リモコン）
- 家電製品（炊飯器、電子レンジ） ● その他（カーナビゲーション、多機能時計）

■ 端子接続図

● 8ピンSSOP



■ 端子機能

端子No.	端子名	名称	内容
1	CE	チップイネーブル入力	CPUとインターフェイスを行う時に使用し、CEがHの時アクセス可能です。システム電源OFF時および非アクセス時は、Lまたはオープンにしてください。（プルダウン抵抗内蔵。）また、この端子を2.5秒以上Hにすると、強制的に $\overline{\text{INTR}}$ 出力より1Hzが出力されます。（1.5秒以下では出力されません。発振周波数測定用。）
2	SCLK	シフトクロック入力	このクロックに同期して、SIO端子よりデータの入出力を行います。
3	SIO	シリアル入出力	書き込みデータ、または、読み出しデータをSCLKに同期して入出力します。CEがLの時は、ハイインピーダンスになります。CEをLからHにして、SIOよりコントロールビット及びアドレスを入力した後は、コントロールビットに従い、SIOは入力または出力になります。
5	$\overline{\text{INTR}}$	割り込み出力	CPUに対する周期的割り込みを出力します。CEがLの時も動作します。Nch オープンドレイン出力です。
7 6	OSCIN OSCOUT	発振回路入出力	OSCIN - OSCOUT間に32.768kHzの水晶振動子を接続し、OSCIN - VSS間に容量を外付けにして発振回路を構成します。（その他の発振回路構成部品は内蔵しています。）
8 4	VDD VSS	正電源入力 負電源入力	VDDにプラス電源を接続し、VSSを接地します。

■ 絶対最大定格

(V_{SS} = 0V)

記号	項目	条件	定格値	単位
V _{DD}	電源電圧		-0.3 ~ +7.0	V
V _I	入力電圧		-0.3 ~ +V _{DD} + 0.3	V
V _{O1}	出力電圧 1	SIO	-0.3 ~ +V _{DD} + 0.3	V
V _{O2}	出力電圧 2	$\overline{\text{INTR}}$	-0.3 ~ +12	V
P _D	最大消費電力	T _{opt} = 25 °C	300	mW
T _{opt}	動作周囲温度		-30 ~ +80	°C
T _{stg}	保存温度		-40 ~ +125	°C

絶対最大定格

絶対最大定格とは、いかなる条件の下でも、瞬時たりとも超過してはならない限界値で、また、どの2つの項目も同時に達してはならない値を定めており、絶対最大定格値を超えて使用した場合、劣化または破壊する可能性があるというもので、絶対最大定格内全てでの動作を保証するものではありません。

■ 推奨動作条件

(V_{SS} = 0V、T_{opt} = -30 ~ +80 °C)

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
V _{DD}	動作電源電圧		2.7	5.0	6.0	V
V _{CLK}	計時電源電圧		1.6		6.0	V
f _{XT}	水晶発振周波数			32.768		kHz
C _G	発振外付け容量	水晶 C _L 値 = 6 ~ 8pF	5	10	24	pF
V _{PUP}	オフ時印加電圧	$\overline{\text{INTR}}$			10	V

■ DC 電気的特性

指定なき場合: $V_{SS} = 0V$, $V_{DD} = 5V \pm 10\%$, $T_{opt} = -30 \sim +80^\circ C$ 、水晶 = 32.768kHz ($C_L = 6pF$, $R_1 = 30k\Omega$)、 $C_G = 10pF$

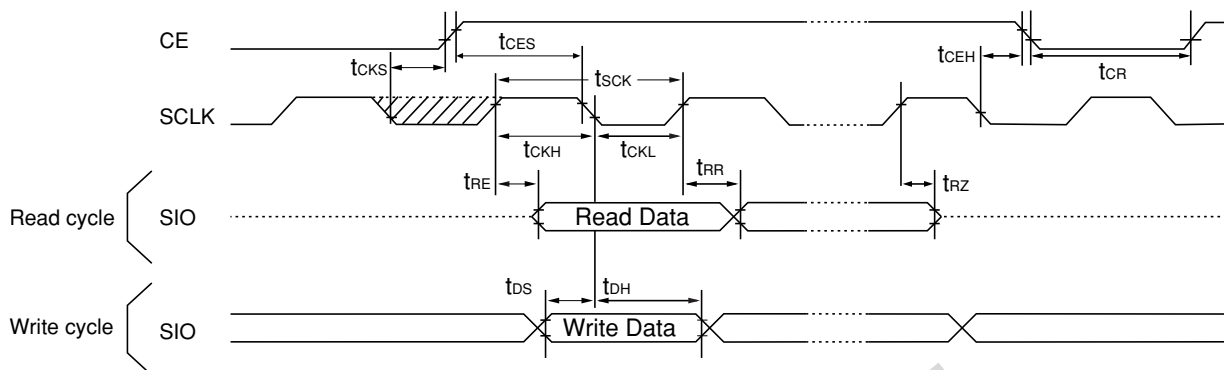
記号	項目	端子名	測定条件	MIN.	TYP.	MAX.	単位
V_{IH}	“H”入力電圧	CE、SCLK、SIO		$0.8V_{DD}$		V_{DD}	V
V_{IL}	“L”入力電圧	CE、SCLK、SIO		0		$0.2V_{DD}$	V
I_{OH}	“H”出力電流	SIO	$V_{OH} = V_{DD} - 0.5V$			-1	mA
I_{OL1}	“L”出力電流	SIO	$V_{OL1} = 0.5V$	1			mA
I_{OL2}		\overline{INTR}	$V_{OL2} = 0.4V$	2			
RDN	プルダウン抵抗	CE		45	130	450	k Ω
I_{ILK}	入力リーク電流	SCLK	$V_i = V_{DD}$ or V_{SS}	-1		1	μA
I_{OZ1}	出力オフリーク電流	SIO	$V_o = V_{DD}$ or V_{SS}	-2		2	μA
I_{OZ2}		\overline{INTR}	$V_o = 10V$	-5		5	
I_{DD1}	スタンバイ消費電流1	V_{DD}	$V_{DD} = 3V$ 入出力 = OPEN		0.7	1.5	μA
I_{DD2}	スタンバイ消費電流2	V_{DD}	$V_{DD} = 5.5V$ 入出力 = OPEN			2	μA
CD	内蔵発振容量	OSCOUT			10		pF

■ AC 電気的特性

($V_{SS} = 0V$, $T_{opt} = -30 \sim +80^\circ C$, $C_L = 50pF$)

記号	項目	$V_{DD} = 5V \pm 10\%$		$V_{DD} = 3V \pm 10\%$		$V_{DD} = 5V \pm 20\%$		単位
		MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
t_{CES}	CEセットアップ時間	175		300		200		ns
t_{CEH}	CEホールド時間	175		300		200		ns
t_{CR}	CEリカバリ時間	350		600		400		ns
t_{SCK}	SCLKクロック周期	350		600		400		ns
t_{CKH}	SCLKクロック“H”時間	175		300		200		ns
t_{CKL}	SCLKクロック“L”時間	175		300		200		ns
t_{CKS}	SCLKクロックセットアップ時間	60		100		80		ns
t_{RE}	データ出力開始時間 (SCLKの \uparrow から)		120		200		135	ns
t_{RR}	データ出力遅延時間 (SCLKの \uparrow から)		120		200		135	ns
t_{RZ}	出力フローティング時間		120		200		135	ns
t_{DS}	入力データセットアップ時間	50		80		60		ns
t_{DH}	入力データホールド時間	50		50		50		ns

■ タイミングチャート



入出力条件

$$V_{IH} = 0.8 \times V_{DD}$$

$$V_{IL} = 0.2 \times V_{DD}$$

$$V_{OH} = 0.8 \times V_{DD}$$

$$V_{OL} = 0.2 \times V_{DD}$$

※) 斜線部は“H”または“L”で可。

■ 機能説明

□ アドレスの割り当て

	アドレス				内 容	デ ー タ ^{※1}			
	A3	A2	A1	A0		D3	D2	D1	D0
0	0	0	0	0	1秒カウンタ	S8	S4	S2	S1
1	0	0	0	1	10秒カウンタ	— ^{※2}	S40	S20	S10
2	0	0	1	0	1分カウンタ	M8	M4	M2	M1
3	0	0	1	1	10分カウンタ	—	M40	M20	M10
4	0	1	0	0	1時カウンタ	H8	H4	H2	H1
5	0	1	0	1	10時カウンタ	—	—	P/ \bar{A} or H20	H10
6	0	1	1	0	曜日カウンタ	—	W4	W2	W1
7	0	1	1	1	割り込み周期レジスタ	CT3	CT2	CT1	CT0
8	1	0	0	0	1日カウンタ	D8	D4	D2	D1
9	1	0	0	1	10日カウンタ	—	—	D20	D10
A	1	0	1	0	1月カウンタ	MO8	MO4	MO2	MO1
B	1	0	1	1	10月カウンタ	—	—	—	MO10
C	1	1	0	0	1年カウンタ	Y8	Y4	Y2	Y1
D	1	1	0	1	10年カウンタ	Y80	Y40	Y20	Y10
E	1	1	1	0	制御レジスタ	CTFG	$\overline{12}/24$	WTEN/XSTP ^{※3}	ADJ/BSY ^{※4}
F	1	1	1	1	テストレジスタ	—	—	—	$\overline{\text{TEST}}$

※1) データは、読み出し/書き込みとも可能。

※2) 一のデータは、書き込みはされません。また、読み出し時は0になります。

※3) 制御レジスタのWTEN/XSTPビットは、書き込み時WTENで、読み出し時XSTPです。

※4) 制御レジスタのADJ/BSYビットは、書き込み時ADJで、読み出し時BSYです。

2 レジスタの機能

2.1 制御レジスタ（アドレス Eh）

D3	D2	D1	D0	
CTFG	$\overline{12}/24$	WTEN	ADJ	(Write時)
CTFG	$\overline{12}/24$	XSTP	BSY	(Read時)

±30秒アジャストビット

ADJ	設定内容
0	通常動作
1	秒桁合わせ

時計・カレンダーカウンタ BUSY表示ビット

BSY	設定内容
0	通常状態（桁上げまたはアジャストなし時）
1	秒桁上げまたはアジャスト時

時刻カウント動作の設定ビット

WTEN	設定内容
0	時計カウンタの1秒桁上げ停止
1	時計カウンタの1秒桁上げ有効

発振停止検出ビット

XSTP	設定内容
0	正常発振状態
1	発振停止検出時

12/24時間制表示選択ビット

$\overline{12}/24$	設定内容
0	午前、午後表示の12時間制
1	24時間制

割込みフラグビット

CTFG	設定内容
0	$\overline{\text{INTR}} = \text{OFF}$ CT3ビットが1の時書き込み可
1	$\overline{\text{INTR}} = \text{L}$ CT3ビットが1の時書き込み可

2.1-1 (ADJ)

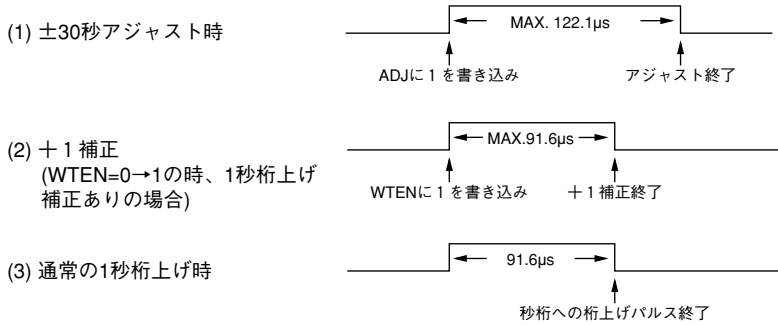
秒桁の補正用ビットで、1を書き込むと、

- 00秒～29秒表示の時 →秒以下のカウンタをリセットし、秒桁を00秒にする。
- 30秒～59秒表示の時 →秒以下のカウンタをリセットし、秒桁を00秒にして、分桁を+1する。1を書き込み後、BSYビットが最大122.1μsだけ1となる。

(WTENビットが0の時は、WTENビットが1となった後からアジャスト動作を開始)

2.1-2 (BSY)

BSY = 1 の時はカウンタが更新中のため、時計・カレンダーカウンタへの書き込みはBSY = 0 の時に行うこと。
 また、通常はBSY = 0 の時に時計・カレンダーを読み出すが、BSYをチェックしないで読み出す場合は、誤読み出しと
 ならないようなソフト処理が必要 (11.3時計・カレンダーの読み出し参照)。BSY = 1 となる場合は、以下の3通り。



2.1-3 (WTEN)

時計・カレンダーの書き込み時、WTEN = 0 にしてBSY = 0 を確認して書き込みを行う。また、同読み出し時は、同様にWTEN = 0 にしBSY = 0 の時に読み出すか、またはWTEN = 1 のままBSYチェックなしで読み出す場合には、2度読みなどの誤読み出し対策が必要 (11.3時計・カレンダーの読み出し参照)。読み書き動作後は、WTEN = 1 に戻るか、CE端子をLにすると、WTENは自動的に1にセットされる。また、WTEN = 0 の時に1秒桁上げがあった場合は、WTENが1になった時点で+1補正される。

注 意

ただし、WTEN=0になる期間が1/1024秒を超える場合は正確な補正がされない場合があります。(11.3時計・カレンダーの読み出し参照)

2.1-4 (XSTP)

水晶発振の動作停止検出用ビット。CE端子がLの時に、最初の電源オン後または電源電圧低下で一度発振が停止すると1になり、発振再開後も維持される。CE端子がHの時は、発振停止検出は行われず、CEがLの時のXSTPビットの内容が保持される。パワーオン後、または電源電圧低下による時計・カレンダーデータの有効無効判定に応用可能。制御レジスタ (アドレスEh) に書き込みを行うと、XSTPビットは0になる。(正常発振時)

2.1-5 (12/24)

時間桁表示表 (BCDコード)

24時間制	12時間制	24時間制	12時間制
00	12(AM12)	12	32(PM12)
01	01(AM 1)	13	21(PM 1)
02	02(AM 2)	14	22(PM 2)
03	03(AM 3)	15	23(PM 3)
04	04(AM 4)	16	24(PM 4)
05	05(AM 5)	17	25(PM 5)
06	06(AM 6)	18	26(PM 6)
07	07(AM 7)	19	27(PM 7)
08	08(AM 8)	20	28(PM 8)
09	09(AM 9)	21	29(PM 9)
10	10(AM10)	22	30(PM10)
11	11(AM11)	23	31(PM11)

12/24時間の設定は、時刻合わせの前に行うこと。(電源オン後の初期設定時などに設定する)

2.1-6 (CTFG)

割り込み出力時 ($\overline{\text{INTR}}=\text{L}$) に1となる。

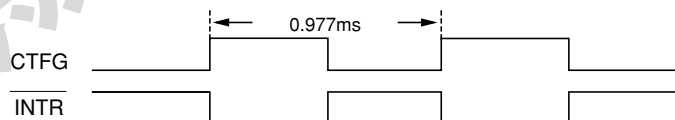
パルスモード割り込み ($\text{CT}_3=0$) と、レベルモード割り込み ($\text{CT}_3=1$) の2種類。

CTFGは、 $\text{CT}_3=1$ の時のみ書き込み可能で、1を書き込むと $\overline{\text{INTR}}=\text{L}$ 、0を書き込むと $\overline{\text{INTR}}=\text{OFF}$ となる。

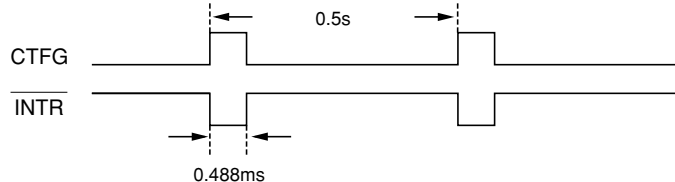
割り込み周期レジスタ				$\overline{\text{INTR}}$ 出力	備 考	注
CT_3	CT_2	CT_1	CT_0			
0	* ^{※1}	0	0	OFF	割り込み停止	
0	*	0	1	ON	$\overline{\text{INTR}}=\text{L}$ 固定	
0	*	1	0	0.977ms	周期0.977ms (1/1024Hz)DUTY50%	※2
0	*	1	1	0.5s	周期0.5s (1/2Hz)	※3
1	0	0	0	1秒	毎秒	※4
1	0	0	1	10秒	毎10秒 (00,10,20,30,40,50秒表示時)	※4
1	0	1	0	1分	毎分 (00秒)	※4
1	0	1	1	10分	毎10分 (00秒) (00,10,20,30,40,50分表示時)	※4
1	1	0	0	1時間	毎時 (00分00秒)	※4
1	1	0	1	1日	毎日 (午前0時00分00秒)	※4
1	1	1	0	1週	毎週 (0週午前0時00分00秒)	※4
1	1	1	1	1月	毎月 (1日午前0時00分00秒)	※4

※1) *は、0または1

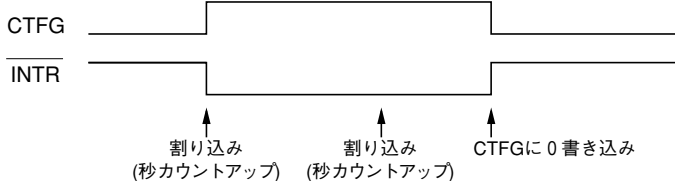
※2)



※3)



※4)



2.2 割り込み周期レジスタ (アドレス 7h)

D3	D2	D1	D0	
CT ₃	CT ₂	CT ₁	CT ₀	(Write時)
CT ₃	CT ₂	CT ₁	CT ₀	(Read時)

INTR出力の割り込み周期および出力モード選択ビット※1

- ※1) (CT₃~CT₀)
INTRの割り込み周期、および出力モードを選択する。
パルスモード割り込み (CT₃=0) と、レベルモード割り込み (CT₃=1) の2種類選択可能。
割り込み周期、および、出力モードは制御レジスタのCTFGビットを参照。

2.3 テストレジスタ (アドレス Fh)

D3	D2	D1	D0	
*	*	*	$\overline{\text{TEST}}$	(Write時)
0	0	0	0	(Read時) ※1

テスト用ビット※2

TEST	設定内容
0	テストモード
1	通常動作モード

- ※1) 書き込み専用ビットのため、読み出し時0となる。
- ※2) ($\overline{\text{TEST}}$)
通常動作時は、1に固定する。
CE端子=Lの時に、 $\overline{\text{TEST}}$ は1に自動的にセットされる。

3 カウンタの機能

3.1 時計用カウンタ（アドレス 0h～5h）

D3	D2	D1	D0	
S8	S4	S2	S1	(Read/Write時) 時刻1秒桁 (アドレス 0h)
*	S40	S20	S10	(Read/Write時) 時刻10秒桁 (アドレス 1h)
M8	M4	M2	M1	(Read/Write時) 時刻1分桁 (アドレス 2h)
*	M40	M20	M10	(Read/Write時) 時刻10分桁 (アドレス 3h)
H8	H4	H2	H1	(Read/Write時) 時刻1時桁 (アドレス 4h)
*	*	P/ \bar{A} or H20	H 10	(Read/Write時) 時刻10時桁 (アドレス 5h)

- 1) *印は、Read時0で、Write時データは書き込みされない。
- 2) WTEN = 0 (制御レジスタ) の時は、秒カウンタからの1秒桁への桁上げは停止される。
- 3) 桁表示

秒	00～59	で 59 → 00 の時、分桁へ桁上げ
(BCD コード) 分	00～59	で 59 → 00 の時、時桁へ桁上げ
時	$\overline{12/24}$ ビットを参照	

 (PM11 → AM12) または (23 → 00) で、日および曜日桁へ桁上げ
- 4) 存在しない時刻が書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直すこと。

3.2 曜日カウンタ（アドレス 6h）

D3	D2	D1	D0	
*	W4	W2	W1	(Read/Write時) 曜日カウンタ

- 1) *印は、Read時0で、Write時データは書き込みされない。
- 2) 1日桁への桁上げ時に+1される。
- 3) 曜日表示 (7進アップカウント)

(W4W2W1) = (000) → (001) → …… → (110) → (000)

 曜日とカウント値の対応は、ユーザーにて設定可能 (例: 日曜日 = 000 など)
- 4) (W4W2W1) = (111) は、書き込まないこと。

3.3 カレンダーカウンタ（アドレス 8h～Dh）

D3	D2	D1	D0	
D8	D4	D2	D1	(Read/Write時) カレンダー1日桁 (アドレス 8h)
*	*	D20	D10	(Read/Write時) カレンダー10日桁 (アドレス 9h)
MO8	MO4	MO2	MO1	(Read/Write時) カレンダー1月桁 (アドレス Ah)
*	*	*	MO10	(Read/Write時) カレンダー10月桁 (アドレス Bh)
Y8	Y4	Y2	Y1	(Read/Write時) カレンダー1年桁 (アドレス Ch)
Y80	Y40	Y20	Y10	(Read/Write時) カレンダー10年桁 (アドレス Dh)

- 1) *印は、Read時0で、Write時データは書き込みされない。
- 2) オートカレンダー機能により、桁表示 (BCDコード) は、
 - 日桁 1～31 (1、3、5、7、8、10、12月)
 - 1～30 (4、6、9、11月)
 - 1～29 (2月 うるう年)
 - 1～28 (2月 通常年)
 - カウント値が1に戻る時に月桁へ桁上げ
 - 月桁 1～12で、カウント値が1に戻る時に年桁へ桁上げ
 - 年桁 00～99で、00、04、08、……、92、96がうるう年となる。
- 3) 存在しない年月日を書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直すこと。

■ 使用方法

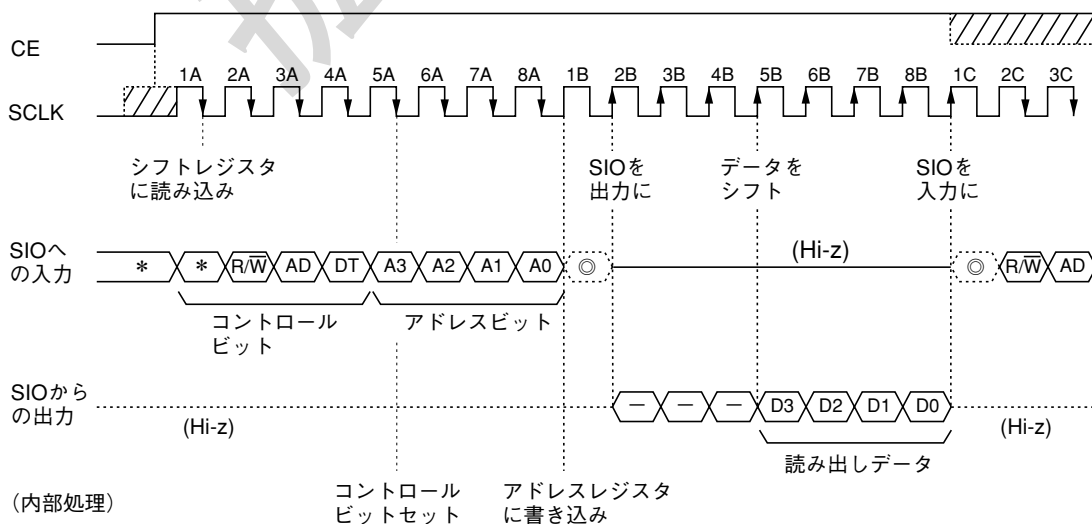
① データの読み出し

リアルタイムクロックにアクセスする場合、CEをLからHにしてCPUインターフェイスを有効にした後、SCLKに同期してSIOに設定データ（コントロールビット、アドレスビット）を入力します。入力されるデータは、SCLKの立ち下がり同期して内部に取り込まれます。データを読み出す場合は、コントロールビットにより、読み出しモードに設定します。

- コントロールビット
 - R/ \overline{W} ：1の時読み出しモード、0の時書き込みモードとなる。
 - AD：DT=0でAD=1の時、次に続くデータをアドレスレジスタに書き込む。上記以外の時は、アドレスの書き込みは行われない。
 - DT：R/ \overline{W} =AD=0でDT=1の時は、直前に設定されているアドレスレジスタの指定アドレスにデータを書き込む。上記以外の場合は、書き込みは行われない。
- アドレスビット
 - A3～A0：機能説明のアドレス表のアドレスをMSB→LSBの順に入力する。

1.1 読み出しフロー

1. CEをLからHにする。
2. SIOより、4ビットのコントロールビット（最初のビットは無視される）と、4ビットの読み出しアドレスを入力。この時コントロールビットは、R/ \overline{W} =AD=1、DT=0を指定する（SCLKのクロック1A～8A）。
3. 下図のSCLKのクロック2Bの立ち上がりより、SIOは出力モードとなり、クロック5Bの立ち上がりから指定したアドレスのデータが、MSBより4ビット分送出される（SCLKのクロック1B～8B）。
4. その後、クロック1Cの立ち上がりでSIOは入力モードに戻り、クロック1C以降は、クロック1Aと同様にコントロールビット、アドレスビットを書き込む。
5. 読み出し終了時は、CEをHからLにする。（8番目のクロックの立ち下がりから t_{CEH} 後）
（読み出し後、引き続き書き込みを行う場合は、CEをHのまま下図のクロックの1C以降でコントロールビットを書き込みモードにして書き込み可能。）



■ * は Don't care、- はデータ不明、○ は H、L または Hi-z で可。斜線部は H または L

2 データの書き込み

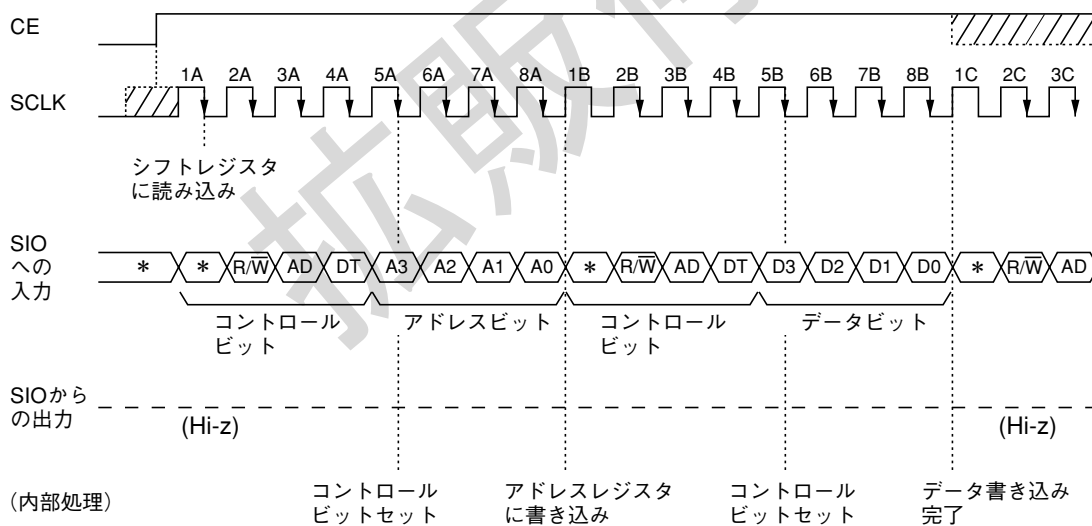
リアルタイムクロックにデータを書き込む場合、前項のデータの読み出しと同様にして、SIOより設定データ（コントロールビット、アドレスビット※）を入力し、コントロールビットにより書き込みモードに設定します。

※）コントロールビット,アドレスビットは、前項データの読み出しを参照

●データビット D3～D0：機能説明のカウンタ・レジスタへの書き込みデータをMSB→LSBの順に入力する。

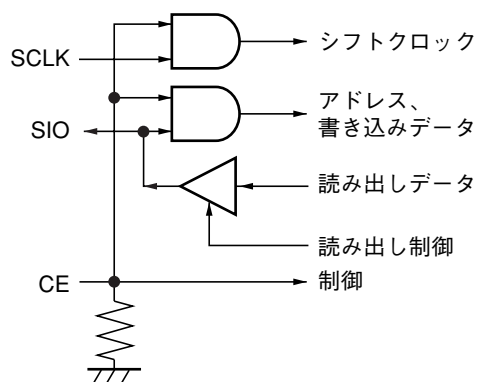
2.1 書き込みフロー

1. CEをLからHにする。
2. SIOより、4ビットのコントロールビット（最初のビットは無視される）と、4ビットの書き込みアドレスを入力。
この時コントロールビットは、 $R/\overline{W}=DT=0$ 、 $AD=1$ を指定する。（SCLKのクロック1A～8A）
3. 次に書き込みデータを入力するため、コントロールビットと4ビットの書き込みデータ（MSB→LSBの順）を入力。
この時コントロールビットは $R/\overline{W}=AD=0$ 、 $DT=1$ を指定する。（SCLKのクロック1B～8B）
4. 続けてデータを書き込む場合、クロック1C以降はクロック1Aと同様にコントロールビット,アドレスビットを書き込む。
5. 書き込み終了時は、 $R/\overline{W}=AD=DT=0$ のコントロールビットをセット後（SCLKの5番目のクロックの立ち下がり以降）か、データ書き込み完了後に、CEをHからLにする。（8番目のクロックの立ち下がりから t_{CEH} 後）



※はDon't care。斜線部はHまたはL

3 CE 端子

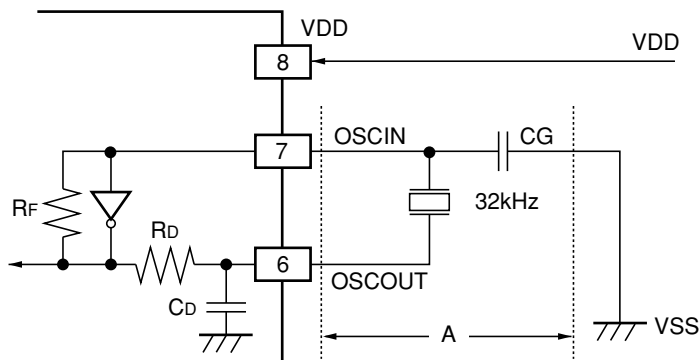


- 1) CE 入力が高レベルの時、SCLK、SIO 端子がイネーブル状態となり、SCLK のクロック入力に同期して、SIO よりデータの読み出し/書き込みをシリアルに行います。
- 2) CE 入力が高レベルまたはオープン時は、SCLK、SIO 端子はディスエーブル状態でハイインピーダンスとなり、また、内部のシフトレジスタなどのインターフェイス用回路が、リセットされます。
- 3) 本 IC にアクセスしない時は、CE 端子は低レベルまたはオープンにしておいて下さい。CE 端子はプルダウン抵抗内蔵です。
- 4) システム電源のパワーダウン時（バッテリーバックアップ時）には、バッテリーの消費を抑えるために、CE 入力の低レベルは極力 V_{SS} レベルとなっている必要があります。
- 5) 主に発振周波数の測定用として、CE 入力を 2.5 秒以上高レベルにすると、強制的に $\overline{\text{INTR}}$ 出力より 1Hz が出力されます。1.5 秒未満の高レベルでは出力されません。
- 6) 発振停止検出動作は、CE 端子が低レベルの時に行われます。CE 端子が高レベルの時は発振停止検出は行わずに、CE が高レベルとなる直前の XSTP（発振停止検出ビット）の内容が保持されます。

注 意

0V からの電源オン時には、CE 端子は必ず一度低レベルまたはオープンの状態となるようにして下さい。

4 発振回路の構成



外付け素子例

X'tal : 32.768kHz
 (R₁ = 30kΩ)
 (C_L = 6pF ~ 8pF)
 C_G = 8pF ~ 20pF

内蔵素子の値

R_F = 15MΩ (TYP.)
 R_D = 60kΩ (TYP.)
 C_D = 10pF (TYP.)

発振回路はV_{SS}を基準とした、約1.5Vの定電圧回路で駆動しています。
 そのため、発振波形はV_{SS}よりプラス側で約1.5V_{P-P}前後の波形です。

発振回路まわりの実装上の注意事項

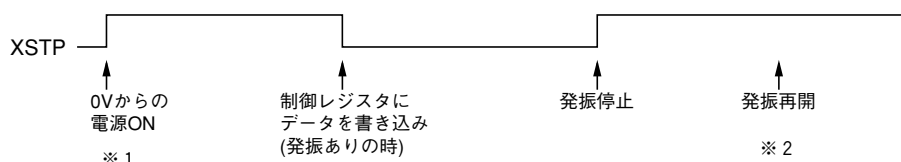
- 1) 水晶振動子CGはできるだけICの近くに配置してください。
- 2) 発振回路の近くに（特に図の←A→の区間）信号ライン・電源ラインを通さないで下さい。
- 3) OSCIN, OSCOUT端子とPCB基板間の絶縁抵抗は、できるだけ高くして下さい。
- 4) OSCIN, OSCOUTの配線は長い平行線にしないで下さい。
- 5) 結露は水晶発振停止などのエラーの原因になりますので、充分注意して下さい。

その他の注意事項

- 1) 外部よりOSCINにクロック（32.768kHz）を入力する場合
 DC結合 …… 入力レベルが合わないため禁止です。
 AC結合 …… 可能ですが、ノイズなどにより発振停止検出動作で誤検出する可能性が考えられますので、発振停止検出機能の動作保証はできません。
- 2) RS5C313の発振出力（OSCOUT）で他のICを駆動することは、発振特性の安定化のため、行わないで下さい。

5 発振停止検出

XSTPビットを0にした後（制御レジスタにデータ書き込み後）、XSTPビットをモニターすることにより、発振停止の検出が可能です。発振停止を検出した時、XSTPビットは0から1にセットされます。これにより、時計データが有効か無効かの判定に応用可能です。

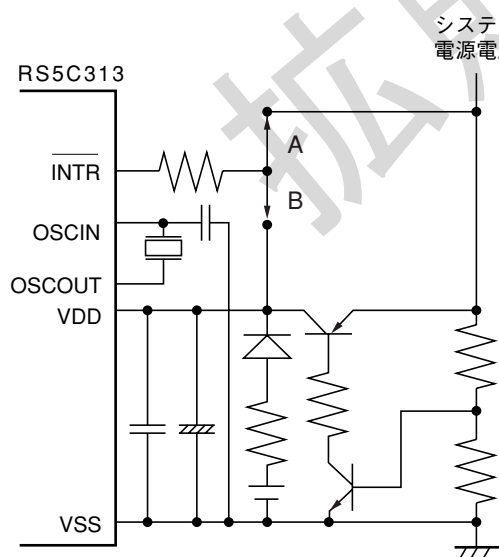


- ※1) CE端子がLの時、0Vからの電源ONでXSTPビットは1にセットされます。ただし、瞬断の場合は動作しない場合が考えられますので注意が必要です。CE端子がHの時は発振停止検出は行わずにCEがLの時のXSTPビットの内容が保持されます。
- ※2) 一度発振停止を検出すると、発振が再開しても1を維持します。

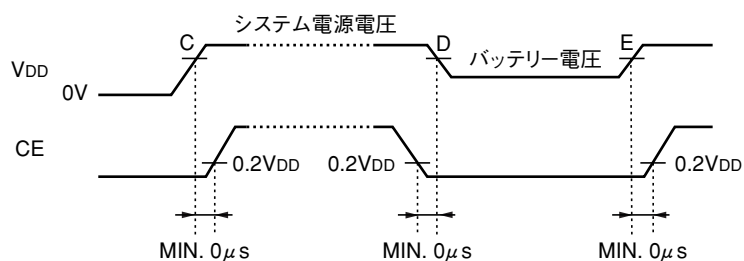
XSTPビット使用上の注意事項

- 1) V_{DD}瞬断の防止
 - 2) 水晶発振部結露の防止
 - 3) 発振部への基板上でのノイズ防止
 - 4) 各端子へ最大定格以上の電圧印加の防止
- により、発振停止検出動作の誤検出防止は、確実に行っておいて下さい。

6 電源回路例



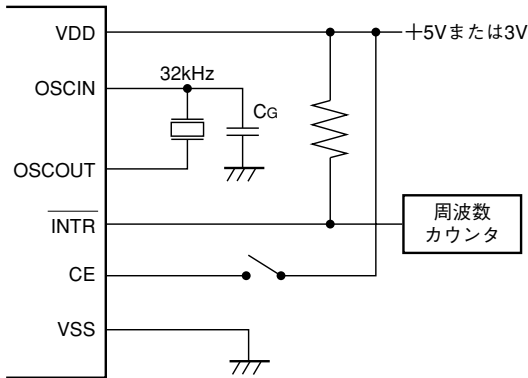
- 1) 発振回路の容量はVSSに接続して下さい。
- 2) パソコンはICの真近に設置し、高周波数用と低周波数用を並列に入れて下さい。
- 3) INTR端子のプルアップ抵抗は、バッテリーバックアップ時の使い方により、接続位置に注意して下さい。
 - バッテリーバックアップ時、使用しない
……左図のAの接続
 - バッテリーバックアップ時も、使用する
……左図のBの接続
- 4) 電源オン/オフとCE端子のタイミングは下図を参照して下さい。



C、D、E：CPUの動作電圧の下限の電圧

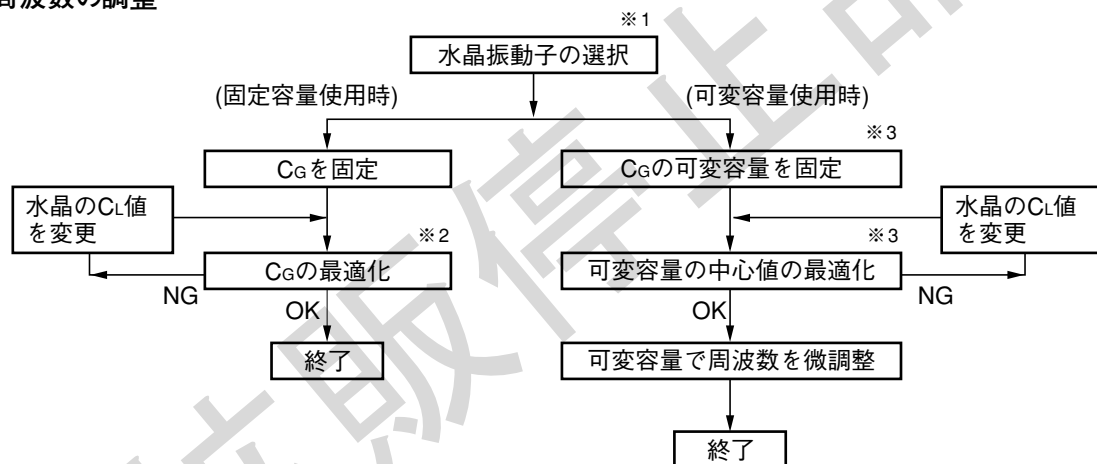
7 発振周波数の調整

7.1 発振周波数の測定



- 1) CE入力を一度L、またはオープンの状態にしてからHにすると、約2.5秒以降に $\overline{\text{INTR}}$ 出力から1Hz信号が出力されます。その信号を周波数カウンタで測定します。
- 2) 周波数カウンタは6桁以上（1ppmオーダー）のものをご使用下さい。
- 3) OSCIN - VSS間に C_G を、また、 $\overline{\text{INTR}}$ 出力はVDDにプルアップして下さい。

7.2 発振周波数の調整



- ※1) ICと水晶のマッチング調整を行うため、水晶メーカーにお問い合わせのうえ、水晶のCL値（負荷容量）、R1値（等価直列抵抗）を決定して下さい。
水晶の特性値は、CL値＝6～8pF、R1値＝30kΩ（TYP.）が推奨値です。
- ※2) 浮遊容量の影響も考えて、実PCB基板にて、最適となるCGの容量値を選定します。
CG値は、5pF～24pF程度（8～20pF推奨）が目安です。もし、周波数が合わない時は、水晶のCL値を変更して下さい。
- ※3) 可変容量の回転角を、中心より容量値がやや小さくなるようにして、発振周波数と可変容量のセンター値の確認をします。（容量値が小さい時の方が周波数変化量が大きいため、可変容量の中心値容量は、実際の容量値の1/2の値より小さめにすることを推奨します。）
周波数が極端にズレている場合には、水晶のCL値を変更して下さい。

発振周波数調整後、周囲温度・電源電圧変動により発振周波数は変動しますので、特性測定例を参照して下さい。

参 考

32kHz水晶振動子は、周囲温度20～25℃を中心にして、それより上がっても下がっても時計が遅れますので、常温において発振周波数を若干速くなるように調整、または設定されることを推奨します。

8 割り込み

$\overline{\text{INTR}}$ 出力と割り込み周期レジスタ、CTFGビットにより、CPUに対する一定周期の割り込みを使用することが出来ます。 $\overline{\text{INTR}}$ は、N_{ch}オープンドレイン出力)

8.1 割り込み周期の選択

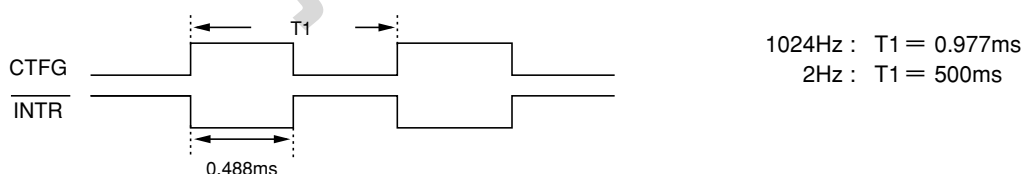
割り込み周期レジスタにより、パルスモード割り込み (CT₃=0) とレベルモード割り込み (CT₃=1) を選択します。

割り込み周期レジスタ				$\overline{\text{INTR}}$ 出力	備 考
CT ₃	CT ₂	CT ₁	CT ₀		
0	* ^{※1}	0	0	OFF	割り込み停止
0	*	0	1	ON	$\overline{\text{INTR}} = \text{L}$ 固定
0	*	1	0	0.977ms	周期0.977ms (1/1024Hz) DUTY50%
0	*	1	1	0.5s	周期0.5s (1/2Hz)
1	0	0	0	1秒	毎秒
1	0	0	1	10秒	毎10秒 (00,10,20,30,40,50秒表示時)
1	0	1	0	1分	毎分 (00秒)
1	0	1	1	10分	毎10分 (00秒) (00,10,20,30,40,50分表示時)
1	1	0	0	1時間	毎時 (00分00秒)
1	1	0	1	1日	毎日 (午前0時00分00秒)
1	1	1	0	1週	毎週 (0週午前0時00分00秒)
1	1	1	1	1月	毎月 (1日午前0時00分00秒)

※1) *は、0または1

8.2 パルスモード割り込み

CT₃ビット=0の場合で、OFF,ON,1024Hz,2Hzを選択できます。CTFGビットは出力モニタ用で、書き込みは出来ません。



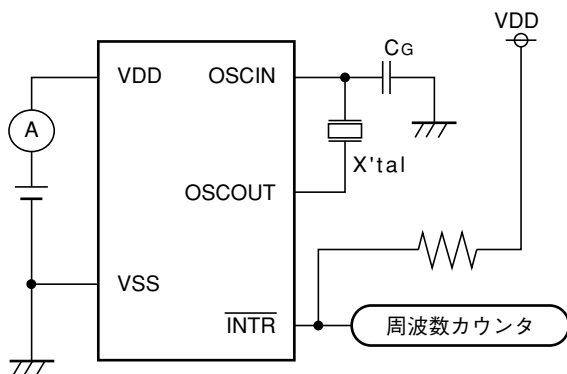
8.3 レベルモード割り込み

CT₃ビット=1の場合で、時計に連動して1秒毎~1月毎までの周期を選択出来ます。

CTFGビットは、書き込み可能で、1を書き込むと $\overline{\text{INTR}} = \text{L}$ 、0を書き込むと $\overline{\text{INTR}} = \text{OFF}$ となります。

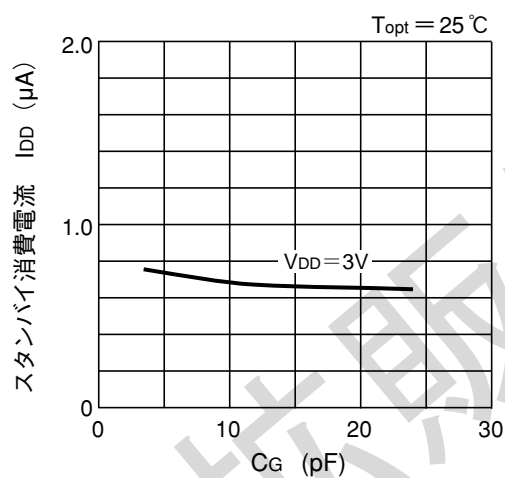


10 特性例 (TYP.品)

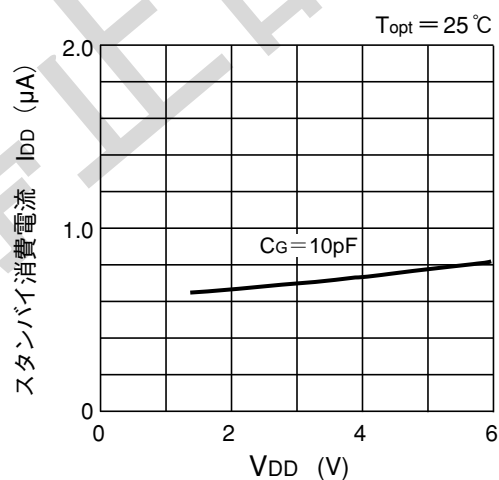


$C_G = 10\text{pF}$
 $X'tal : R_1 = 30\text{k}\Omega, C_L = 6\text{pF}$
 $T_{opt} = 25^\circ\text{C}$
 入力端子: VDD or VSS
 出力端子: オープン

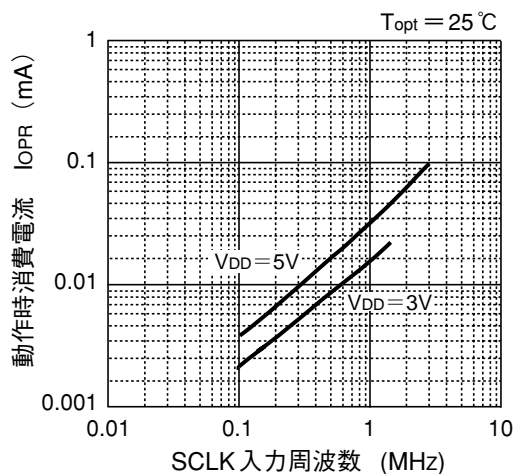
10.1 スタンバイ消費電流対 C_G 特性例



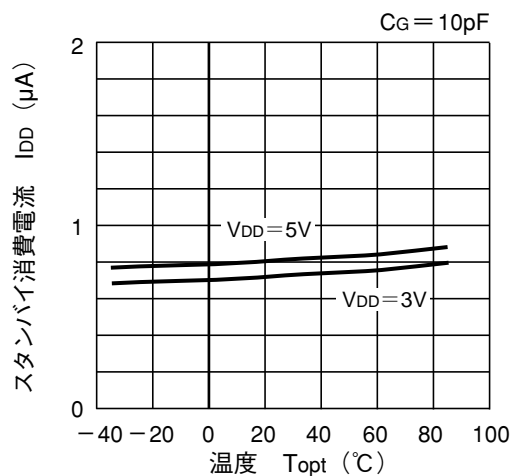
10.2 スタンバイ消費電流対 V_{DD} 特性例



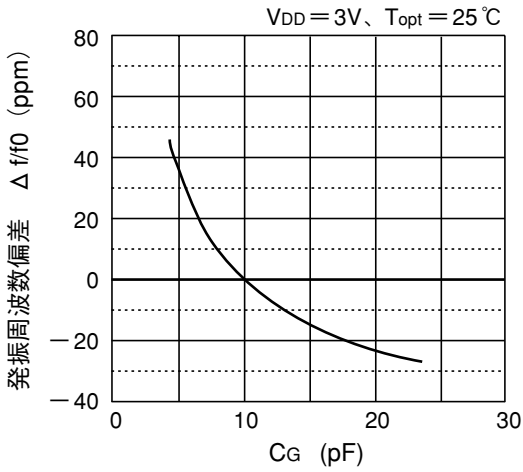
10.3 動作時消費電流対 SCLK 入力周波数特性例



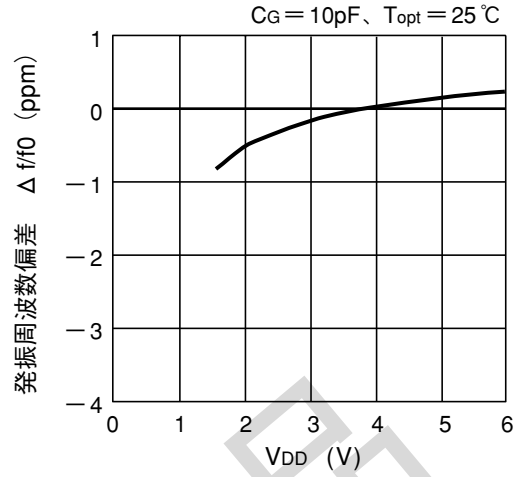
10.4 スタンバイ消費電流対温度特性



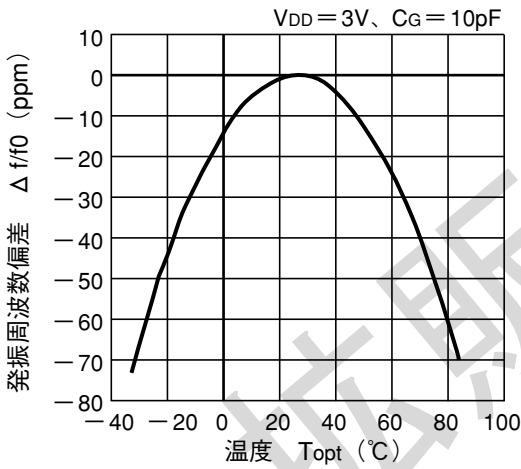
10.5 発振周波数偏差対CG特性例 (CG = 10pF基準)



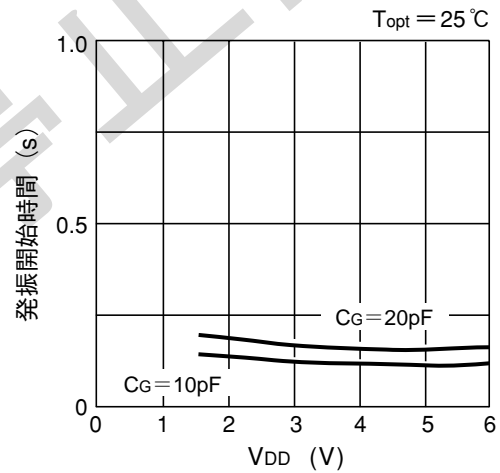
10.6 発振周波数偏差対VDD特性例 (VDD = 4V基準)



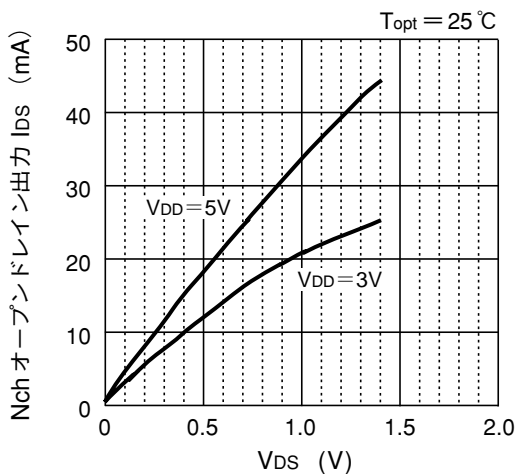
10.7 発振周波数偏差対温度特性例 (T_opt = 25°C基準)



10.8 発振開始時間対VDD特性例

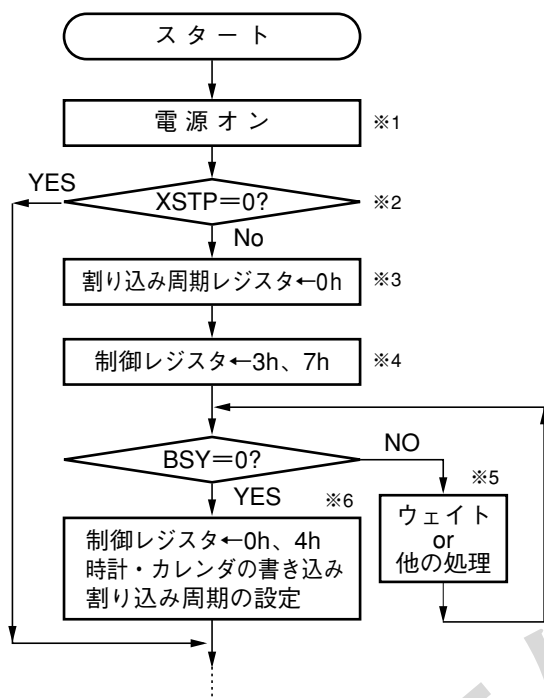


10.9 Nch オープンドレイン出力 I_{DS} 対 V_{DS} 特性例



11 ソフト処理例

11.1 電源オン時の初期化手続き



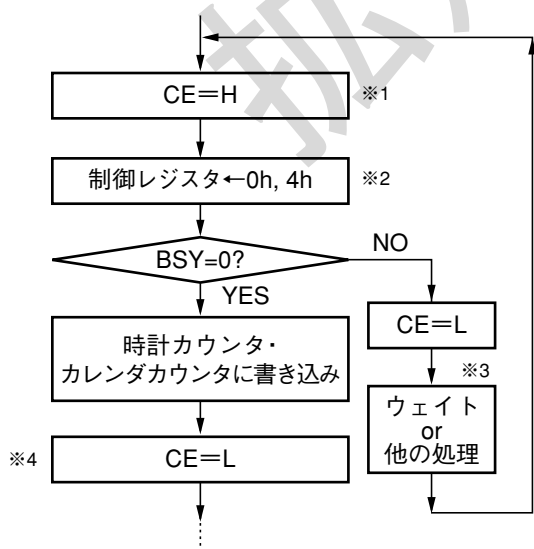
- ※1) 電源オン直後はCE=Lにして下さい。
- ※2) 発振検出（データ有効判定）をしない時は、XSTPビットのチェックは不要です。
- ※3) $\overline{\text{INTR}}$ 出力は電源オン時不定のため、 $\overline{\text{INTR}}$ をOFFにします。
- ※4) 12時間表示の時 3h
24時間表示の時 7h
ADJ←1で発振チェックを行います。
- ※5) 0Vからの電源オン時には、発振開始してからBSYビットが0になるまでおよそ0.1～2秒位かかります。また、発振動作が異常となった時にこのループから抜け出せるような処理を入れて下さい。
- ※6) 12時間表示の時 0h
24時間表示の時 4h
制御レジスタに書き込みを行なうと、XSTP=0となります。

XSTPビット使用上の注意事項

XSTPビット使用時は、

- 1) 発振部の結露防止
 - 2) 電源の瞬断防止
 - 3) 発振部へのクロックノイズなどの飛び込み防止
 - 4) ICの各端子への定格以上の電圧印加防止
- により、発振動作の安定化を確実に行って下さい。

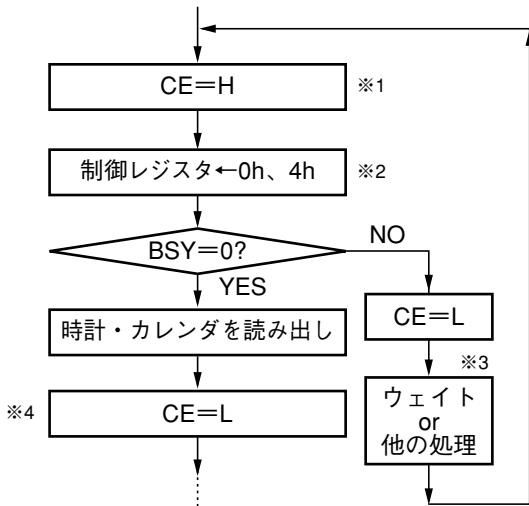
11.2 時計・カレンダーの書き込み



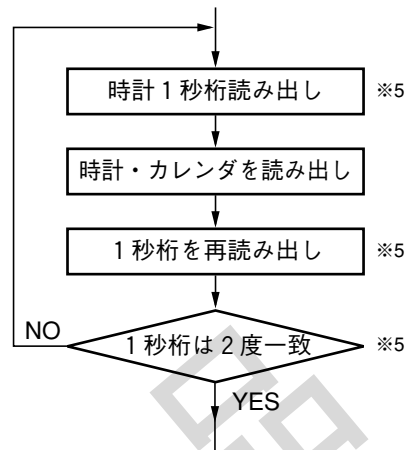
- ※1) CE=Hの後には、CE=Lの処理が来るまではHのままにしてください。(CE=LでWTENビットが1になるため)
- ※2) 12時間表示の時 0h
24時間表示の時 4h
- ※3) BSY=1の期間は最大122.1μsです。
- ※4) CE=LでWTENビットが1となり、時計・カレンダーに書き込み中に1秒桁上げがあった場合は、+1秒補正されます。1秒桁上げが2回あった場合は、+1秒補正のみのため、時計が遅れます。

11.3 時計・カレンダーの読み出し

11.3-1



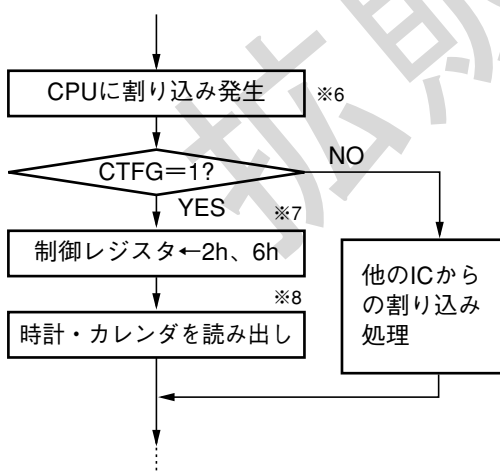
11.3-2



注 意

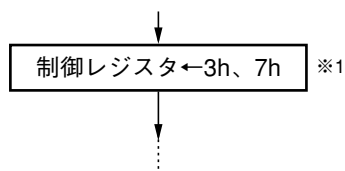
11.3-1の方法で読み出す場合、WTENが0となつてから1となるまでの時間は1/1024秒（約1ms）以下にして下さい。また、CE=Lとすると、WTENビットが1になるので同様の注意が必要です。1/1024秒より多くかかる場合には11.3-2、または、11-3-3の方法で読み出して下さい。

11.3-3



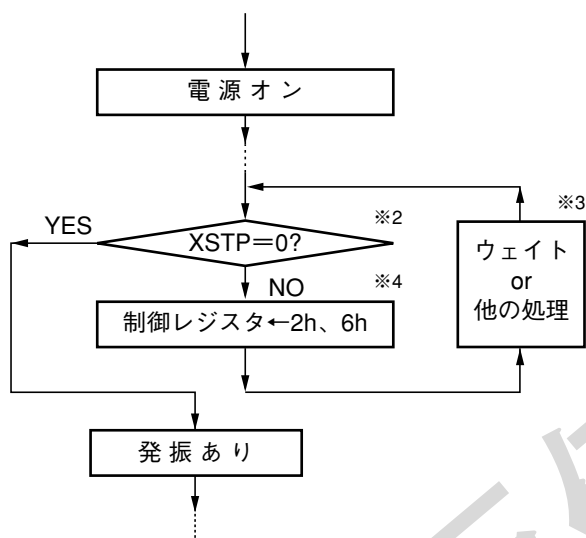
- ※1) CE = Hの後には、CE = Lの処理が来るまではHのままにして下さい。（CE = LでWTENビットが1になるため）
- ※2) 12時間表示の時 0h
24時間表示の時 4h
- ※3) BSY = 1の期間は最大 122.1μs です。
- ※4) CE = LでWTENビットが1となり、時計・カレンダーに書き込み中に1秒桁上げがあった場合は、+1秒補正されます。1秒桁上げが2回あった場合は、+1秒補正のみのため、時計が遅れます。
- ※5) 分析以上が必要な場合は、1秒桁を分析に置き換えて下さい。（必要桁の最下位桁を2度読みする方法）
- ※6) RS5C313の割り込みをレベルモード（CT₃ = 1）に設定して下さい。
- ※7) 12時間表示の時 2h
24時間表示の時 6h
- ※8) 割り込み発生後より、割り込み周期以内に読み出しを完了させて下さい。（例：1秒以内）

11.4 ±30秒補正（時報合わせ）



- ※1) 12時間表示の時 3h
24時間表示の時 7h
ADJに1を書き込みます。(ADJに1を書き込み後、最大122.1μsの間はBSYが1になります。)

11.5 発振開始の判定



- ※2) 0Vからの電源オン時、XSTPビットは、1にセットされます。
※3) 発振立上がり時間は、およそ0.1～2秒前後かかります。発振動作異常時に、ループから抜け出せる処理を入れて下さい。
※4) 12時間表示の時 2h
24時間表示の時 6h

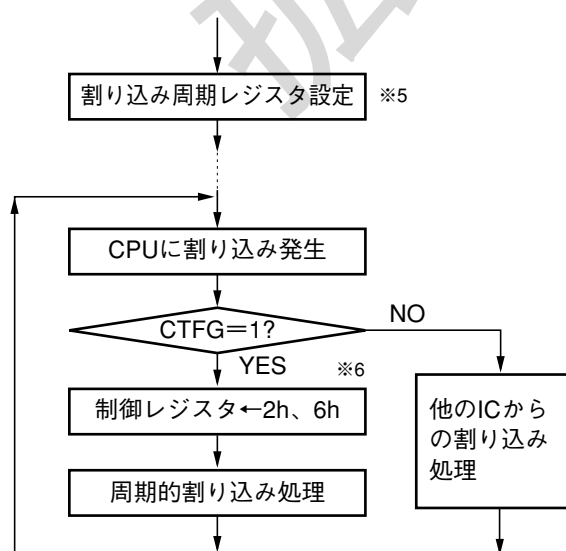
XSTPビット使用上の注意事項

XSTPビット使用時は、

- 1) 発振部の結露防止
 - 2) 電源の瞬断防止
 - 3) 発振部へのクロックノイズなどの飛び込み防止
 - 4) ICの各端子への定格以上の電圧印加防止
- により、発振動作の安定化を確実に行って下さい。

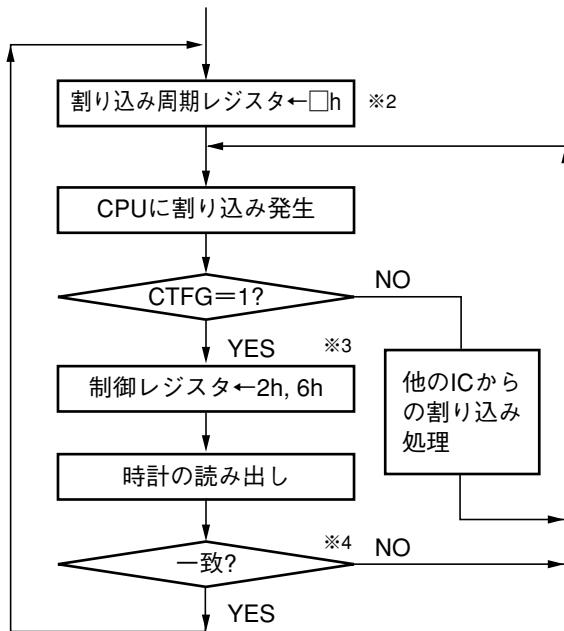
11.6 割り込み処理

(a) 周期的（1秒毎～1ヶ月毎）割り込み



- ※5) 割り込み周期レジスタは、レベルモード（CT3=1）に、設定します。
※6) 12時間表示の時 2h
24時間表示の時 6h

(b) デイリーアラーム時刻（時分）処理 ※1



※1) この方法例は、CPUにアラーム時刻を記憶しておき、割り込みにより時計とアラーム時刻の一致と調べる方法です。

※2) □hは、最初Ch（1時間毎）に設定し、※4の一致する度に
Ch → Bh → Ah （→ 9h → 8h）
1時間毎 10分毎 1分毎（10秒毎 1秒毎）
のように、割り込み周期レジスタの設定を変更します。

※3) 12時間表示の時 2h
24時間表示の時 6h

※4) 時計とアラーム時刻の一致を判定します。

割り込み設定	一致判定の桁
Ch	10時、1時桁
Bh	10分桁、(10時、1時)
Ah	1分桁、(10時、1時、10分)
(9h)	10秒桁、(10時～1分)
(8h)	1秒桁、(10時～10秒)

参 考

上記方法の場合、アラーム時刻（時分）との一致判定のために、1日当りでは最大で、23（時桁）+5（10分桁）+9（1分桁）=37回の割り込みとなります。ここで参考に、割り込み処理による消費電流の増加を計算してみます。例として、CPUの割り込み処理時間50ms、割り込み処理時の消費電流10mAと考えると、平均電流の増加は、
 $(50\text{ms} \times 10\text{mA} \times 37\text{回}) / (60\text{秒} \times 60\text{分} \times 24\text{時間}) = 0.21\mu\text{A}$
 RS5C313の3V時の消費電流の標準値 約0.7μAを加えると、消費電流の合計は、約0.91μAと考えられます。



本ドキュメント掲載の技術情報及び半導体のご使用につきましては以下の点にご注意ください。

1. 本ドキュメントに記載しております製品及び製品仕様は、改良などのため、予告なく変更することがあります。又、製造を中止する場合がありますので、ご採用にあたりましては当社又は販売店に最新の情報をお問合せください。
2. 文書による当社の承諾なしで、本ドキュメントの一部、又は全部をいかなる形でも転載又は複製されることは、堅くお断り申し上げます。
3. 本ドキュメントに記載しております製品及び技術情報のうち、「外国為替及び外国貿易管理法」に該当するものを輸出される場合、又は国外に持ち出される場合は、同法に基づき日本国政府の輸出許可が必要です。
4. 本ドキュメントに記載しております製品及び技術情報は、製品を理解していただくためのものであり、その使用に関して当社及び第三者の知的財産権その他の権利に対する保証、又は実施権の許諾を意味するものではありません。
5. 本ドキュメントに記載しております製品は、標準用途として一般的電子機器(事務機、通信機器、計測機器、家電製品、ゲーム機など)に使用されることを意図して設計されております。故障や誤動作が人命を脅かしたり、人体に危害を及ぼす恐れのある特別な品質、信頼性が要求される装置(航空宇宙機器、原子力制御システム、交通機器、輸送機器、燃焼機器、各種安全装置、生命維持装置等)に使用される際には、必ず事前に当社にご相談ください。
6. 当社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障の結果として人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。誤った使用又は不適切な使用に起因するいかなる損害等についても、当社は責任を負いかねますのでご了承ください。
7. 本ドキュメントに記載しております製品は、耐放射線設計はなされてございません。
8. X線照射により製品の機能・特性に影響を及ぼす場合があるため、評価段階で機能・特性を確認の上でご利用ください。
9. WLCSPパッケージの製品は、遮光状態でご利用ください。光照射環境下(動作、保管中含む)では、機能・特性に影響を及ぼす場合があるためご注意ください。
10. パッケージ捺印は、画像認識装置の仕様によって文字認識に差が生じることがあります。画像認識装置にて文字認識をする場合は、事前に弊社販売店または弊社営業担当者までお問い合わせください。
11. 本ドキュメント記載製品に関する詳細についてのお問合せ、その他お気付きの点がございましたら当社又は販売店までご照会ください。



当社は地球環境保全の観点から環境負荷物質の低減に取り組んでいます。

2006年4月1日以降、弊社はRoHS指令に適合した製品を提供しています。また、2012年4月1日以降は、ハロゲンフリー製品を提供しています。

RICOH リコー電子デバイス株式会社

弊社デバイスに関する詳しい内容をお知りになりたい方は下記へアクセスしてください。

<http://www.e-devices.ricoh.co.jp/>

本ドキュメント掲載製品に関するお問い合わせは下記宛までお願いします。

- 東日本地区 〒140-8655 東京都品川区東品川3-32-3
03(5479)2854 (直) FAX 03(5479)0502
- 西日本地区 〒563-8501 大阪府池田市姫室町13-1
072(748)6262 (直) FAX 072(753)2120

●お問い合わせ・ご用命は・・・