

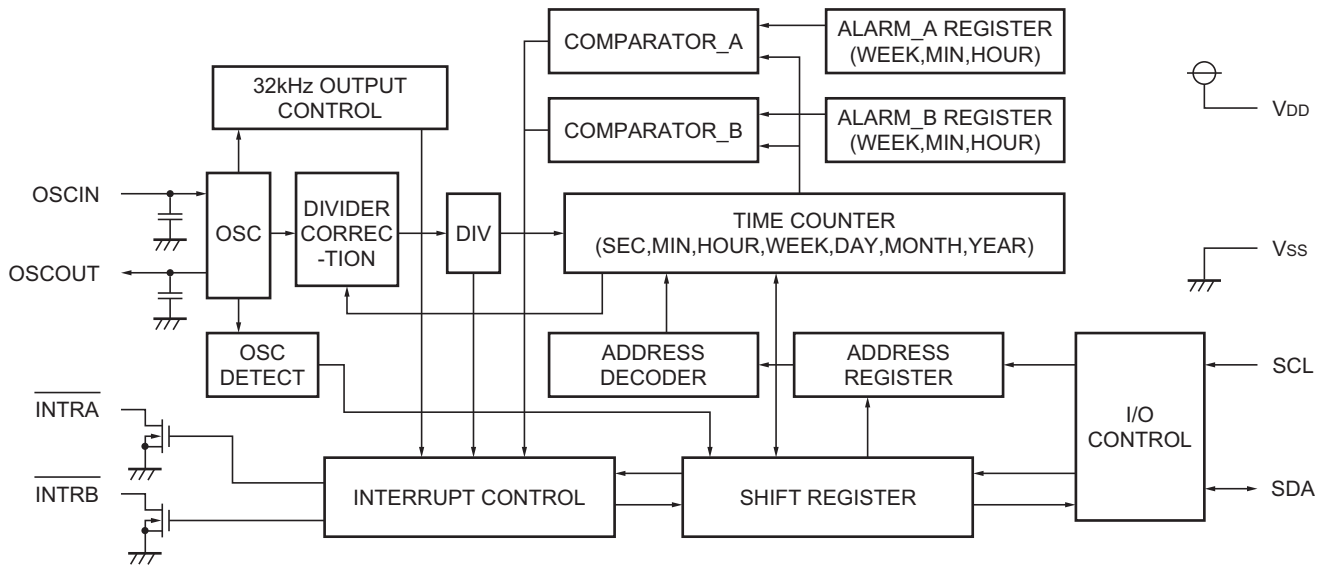
■ 概 要

RS5C372Aは、シリアル転送により時刻・カレンダーの各データをCPUに送出するCMOSリアルタイムクロックです。CPUとの接続は2本の信号線で行い、割り込み発生機能として長時間（1ヶ月）を含む、各種割り込みクロックが選択できます。また、設定した時刻にアラーム割り込みを発生するアラーム（曜日・時・分）機能を2系統内蔵しています。発振回路は定電圧駆動されているため、電圧変動が少なく、低消費電流（TYP.0.5 μ A：3V時）を実現しています。また、パワーオン時等でデータの有効判定に応用可能な発振停止検出機能、外部マイコン用の32kHzクロック出力を持っています。（Nchオープンドレイン出力）さらに、CPUからの信号により、水晶発振周波数の誤差を補正して、時計を高精度に合わせ込む時計誤差補正回路を内蔵しています。32.768kHzまたは、32.000kHzのどちらかの水晶振動子を使用できます。パッケージは、超小型・薄型の8ピンSSOPで、小型化、低消費電力化が要求される機器に最適です。

■ 特 長

- 時計動作電源電圧 1.3V～6.0V
- 低消費電流 TYP. 0.5 μ A (MAX. 0.9 μ A) : $V_{DD}=3V$ (25 $^{\circ}C$)
(MAX. 1.0 μ A) : $V_{DD}=3V$ (-40～+85 $^{\circ}C$)
- CPUとの接続は、2本の信号線のみ (I²C Busインターフェース、MAX. 400kHz、アドレス7ビット)
- 時計（時・分・秒）、カレンダー（うるう年・年・月・日・曜日）のカウンタ機能（BCDコード）
- CPUに対する割り込み発生機能（周期1ヶ月～1秒、割り込みフラグ、割り込み停止機能）（ \overline{INTRA} 、 \overline{INTRB} 出力）
- 2系統のアラーム（曜日・時・分）機能（ \overline{INTRA} 、 \overline{INTRB} 出力）
- 内部データの有効無効判定のための発振停止検出機能
- 32.768kHz（32.000kHz）クロック出力（出力制御可能） …… Nchオープンドレイン出力
- ± 30 秒アジャスト機能
- 2099年までのうるう年の自動判別
- 12/24時間制の選択可能
- 発振安定化容量（ C_G 、 C_D ）内蔵
- 高精度の時計誤差補正回路内蔵
- 水晶振動子に32.768kHzまたは32.000kHzを使用可能
- CMOS構造
- パッケージ : 8ピンSSOP

■ ブロック図



■ セレクションガイド

RS5C372A - E2 - F

↓ ↓ ↓
R a 5C372A - bb - c

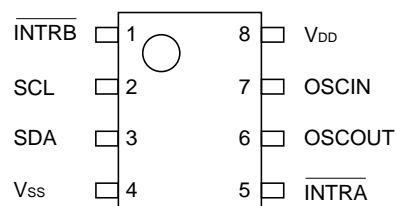
番号	内容
a	パッケージを表します。 S : SSOP8
bb	テーピングの選択指定に用います。本シリーズはE2のみです。
c	リードメッキを表します。 F : 鉛フリーメッキ FB : Sn-Biメッキ

■ アプリケーション

- 通信機器（多機能電話、携帯電話、PHS、ページャー）
- OA機器（FAX、携帯FAX）
- PC（デスクトップ、ノート、ワープロ、PDA、電子手帳、TVゲーム）
- AV機器（ポータブルオーディオ、ビデオカメラ、カメラ、デジタルカメラ、リモコン）
- 家電製品（炊飯器、電子レンジ）
- その他（カーナビゲーション、多機能時計）

■ 端子接続図

● 8ピンSSOP



■ 端子説明

端子 No.	端子名	名 称	機 能
2	SCL	シリアルクロック入力	このクロックに同期して、SDA 端子よりデータの入出力を行います。V _{DD} を超えて 6V まで入力可能です。
3	SDA	シリアル入出力	書き込みデータまたは、読み出しデータを SCL に同期して入出力します。V _{DD} を超えて 6V まで入力可能です。出力時は、Nch オープンドレイン出力です。
5	$\overline{\text{INTRA}}$	割り込み出力 A	CPU に対する周期的割り込み、またはアラーム割り込み (Alarm_A、Alarm_B) を出力します。電源を 0V から立ち上げた時はオフ状態になっています。Nch オープンドレイン出力です。
1	$\overline{\text{INTRB}}$	割り込み出力 B	32.768kHz (32.768kHz 水晶使用時) の出力、CPU に対する周期的割り込み、またはアラーム割り込み (Alarm_B) を出力します。電源を 0V から立ち上げた時は 32.768kHz を出力します。Nch オープンドレイン出力です。
7 6	OSCIN OSCOUT	発振回路入力 発振回路出力	OSCIN-OSCOUT 間に 32.768kHz または 32.000kHz の水晶振動子を接続して発振回路を構成します。 (水晶振動子以外の発振回路構成部品は内蔵しています。)
8 4	V _{DD} V _{SS}	正電源入力 負電源入力	V _{DD} にプラス電源を接続し、V _{SS} を接地します。

■ 絶対最大定格

(V_{SS}=0V)

記 号	項 目	条 件	定 格 値	単 位
V _{DD}	電源電圧		-0.3~+7.0	V
V _I	入力電圧	SCL、SDA	-0.3~+7.0	V
V _{O1}	出力電圧 1	SDA	-0.3~+7.0	V
V _{O2}	出力電圧 2	$\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$	-0.3~+12.0	
P _D	最大消費電力	T _{opt} =25°C	300	mW
T _{OPT}	動作周囲温度		-40~+85	°C
T _{STG}	保存温度		-55~+125	°C

絶対最大定格

絶対最大定格とは、いかなる条件の下でも、瞬時たりとも超過してはならない限界値で、また、どの2つの項目も同時に達してはならない値を定めており、絶対最大定格値を超えて使用した場合、劣化または破壊する可能性があるというもので、絶対最大定格内全てでの動作を保証するものではありません。

■ 推奨動作条件

(V_{SS}=0V、T_{opt}=-40~+85°C)

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
V _{DD}	動作電源電圧		1.7		6.0	V
V _{CLK}	計時電源電圧		1.3		6.0	V
F _{XT}	水晶発振周波数			32.768 または 32.000		kHz
V _{PUP1}	オフ時印加電圧 1	SCL、SDA			6.0	V
V _{PUP2}	オフ時印加電圧 2	$\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$			10.0	V

■ DC 電気的特性

指定なき場合：V_{SS}=0V、V_{DD}=3V、T_{opt}=-40~+85°C、水晶=32.768kHz または 32.000kHz (R₁=30kΩ)

記号	項目	端子名	測定条件	MIN.	TYP.	MAX.	単位
V _{IH}	“H” 入力電圧	SCL、SDA		0.8V _{DD}		6.0	V
V _{IL}	“L” 入力電圧	SCL、SDA		-0.3		0.2V _{DD}	V
I _{OL1}	出力電流	$\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$	V _{OL1} =0.4V	1			mA
I _{OL2}		SDA	V _{OL2} =0.6V	6			
I _{ILK}	入力リーク電流	SCL	V _I =6V or V _{SS} V _{DD} =6V	-1		1	μA
I _{OZ}	オフ状態出力リーク電流	SDA、 $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$	V _O =6V or V _{SS} V _{DD} =6V	-1		1	μA
I _{DD1}	スタンバイ消費電流	V _{DD}	V _{DD} =3V、T _{opt} =25°C SCL、SDA=3V 出力=オープン*1		0.5	0.9	μA
I _{DD2}		V _{DD}	V _{DD} =3V、 T _{opt} =-40~+85°C SCL、SDA=3V 出力=オープン*1			1.0	μA
I _{DD3}		V _{DD}	V _{DD} =6V SCL、SDA=6V 出力=オープン*1		0.8	2.0	μA
C _G	内蔵発振容量 1	OSCIN			10		pF
C _D	内蔵発振容量 2	OSCOUT			10		pF

* 1) 出力はオープンでクロックを出力していないモード（出力オフ状態）

 $\overline{\text{INTRB}}$ より32kHz出力を行っている時の消費電流（出力無負荷）は、● 6.特性例を参照のこと。

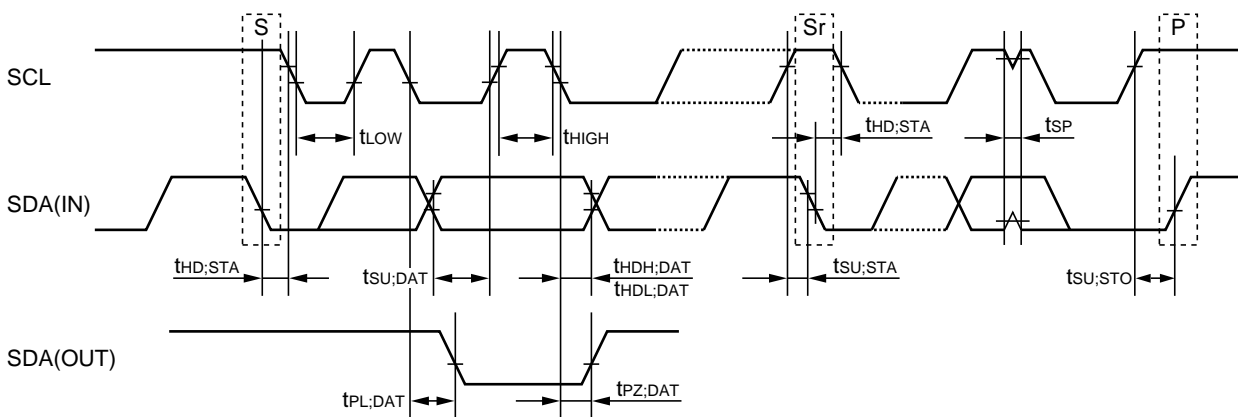
■ AC 電気的特性

● $V_{DD} \geq 1.7V$ (標準モード I²C バス対応)

指定なき場合 : $V_{SS} = 0V$ 、 $T_{opt} = -40 \sim +85^{\circ}C$ 、水晶 = 32.768kHz または 32.000kHz

入出力条件 : $V_{IH} = 0.8 \times V_{DD}$ 、 $V_{IL} = 0.2 \times V_{DD}$ 、 $V_{OL} = 0.2 \times V_{DD}$ 、 $C_L = 50pF$

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
f _{SCL}	SCL クロック周波数		0		100	kHz
t _{LOW}	SCL クロック “L” 時間		4.7			μs
t _{HIGH}	SCL クロック “H” 時間		4.0			μs
t _{HD;STA}	スタートコンディションホールド時間		4.0			μs
t _{SU;STO}	ストップコンディション セットアップ時間		4.0			μs
t _{SU;STA}	スタートコンディション セットアップ時間		4.7			μs
t _{SU;DAT}	データセットアップ時間		250			ns
t _{HDH;DAT}	データ “H” ホールド時間		0			ns
t _{HDL;DAT}	データ “L” ホールド時間	$V_{DD} \geq 2.0V$	35			ns
t _{HDL;DAT}	データ “L” ホールド時間	$V_{DD} \geq 1.7V$	150			ns
t _{PL;DAT}	SCL 立ち下がり後、SDA の “L” 確定時間				2.0	μs
t _{PZ;DAT}	SCL 立ち下がり後、SDA の オフ確定時間				2.0	μs
t _r	SCL、SDA (入力) 立ち上がり時間				1000	ns
t _f	SCL、SDA (入力) 立ち下がり時間				300	ns
t _{SP}	入力フィルタにより 取り除けるスパイク幅				50	ns



S スタートコンディション P ストップコンディション
Sr 再送開始条件

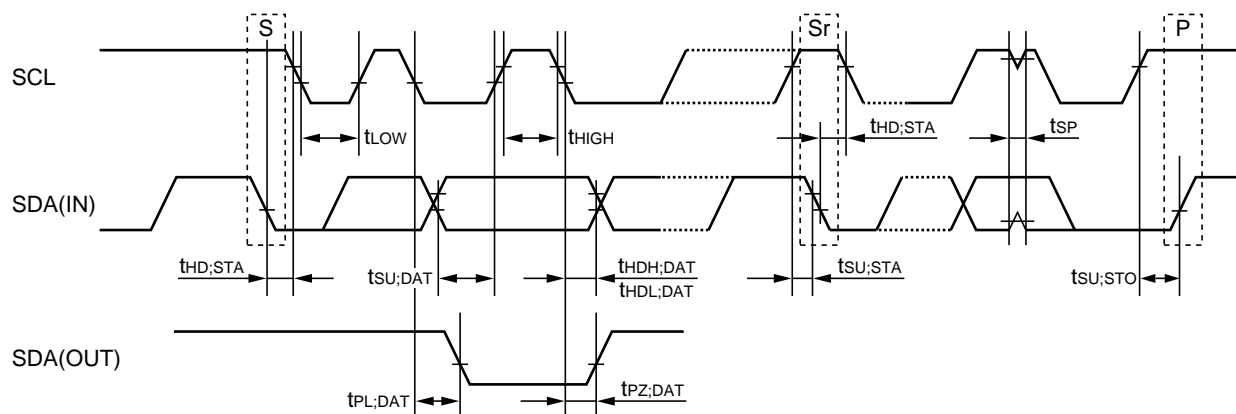
*) 詳しくは「■ 使用方法1.2 I²Cバスの転送方式」参照のこと。

● $V_{DD} \geq 2.5V$ (高速モード I²C バス対応)

指定なき場合 : $V_{SS}=0V$ 、 $T_{opt}=-40 \sim +85^{\circ}C$ 、水晶=32.768kHz または 32.000kHz

入出力条件 : $V_{IH}=0.8 \times V_{DD}$ 、 $V_{IL}=0.2 \times V_{DD}$ 、 $V_{OL}=0.2 \times V_{DD}$ 、 $C_L=50pF$

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
f _{SCL}	SCL クロック周波数		0		400	kHz
t _{LOW}	SCL クロック “L” 時間		1.3			μs
t _{HIGH}	SCL クロック “H” 時間		0.6			μs
t _{HD;STA}	スタートコンディションホールド時間		0.6			μs
t _{SU;STO}	ストップコンディション セットアップ時間		0.6			μs
t _{SU;STA}	スタートコンディション セットアップ時間		0.6			μs
t _{SU;DAT}	データセットアップ時間		100			ns
t _{HDH;DAT}	データ “H” ホールド時間		0			ns
t _{HDL;DAT}	データ “L” ホールド時間		35			ns
t _{PL;DAT}	SCL 立ち下がり後、SDA の “L” 確定時間				0.9	μs
t _{PZ;DAT}	SCL 立ち下がり後、SDA の オフ確定時間				0.9	μs
t _r	SCL、SDA (入力) 立ち上がり時間				300	ns
t _f	SCL、SDA (入力) 立ち下がり時間				300	ns
t _{SP}	入力フィルタにより 取り除けるスパイク幅				50	ns



S スタートコンディション **P** ストップコンディション

Sr 再送開始条件

*) 詳しくは「■ 使用方法1.2 I²Cバスの転送方式」参照のこと。

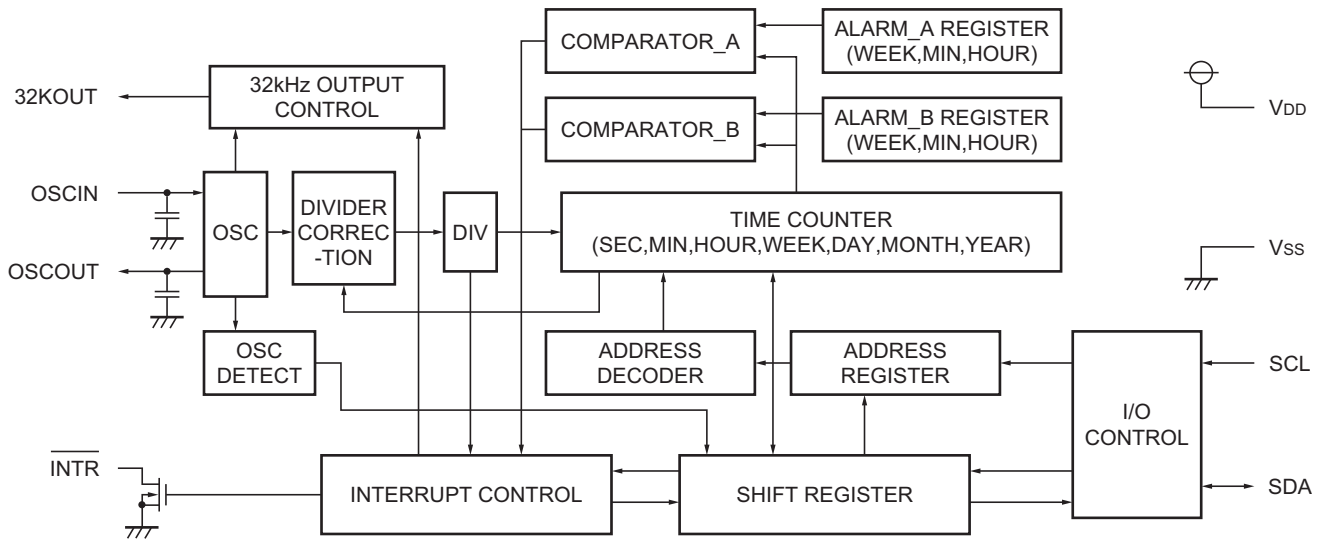
■ 概 要

RS5C372Bは、シリアル転送により時刻・カレンダーの各データをCPUに送出するCMOSリアルタイムクロックです。CPUとの接続は2本の信号線で行い、割り込み発生機能として長時間（1ヶ月）を含む、各種割り込みクロックが選択できます。また、設定した時刻にアラーム割り込みを発生するアラーム（曜日・時・分）機能を2系統内蔵しています。発振回路は定電圧駆動されているため、電圧変動が少なく、低消費電流（TYP.0.5 μ A：3V時）を実現しています。また、パワーオン時等でデータの有効判定に応用可能な発振停止検出機能、外部マイコン用の32kHzクロック出力を持っています。（CMOS出力）さらに、CPUからの信号により、水晶発振周波数の誤差を補正して、時計を高精度に合わせ込む時計誤差補正回路を内蔵しています。32.768kHzまたは、32.000kHzのどちらかの水晶振動子を使用できます。パッケージは、超小型・薄型の8ピンSSOPで、小型化、低消費電力化が要求される機器に最適です。

■ 特 長

- 時計動作電源電圧 1.45V～6.0V
- 低消費電流 TYP. 0.5 μ A (MAX. 0.9 μ A) : $V_{DD}=3V$ (25 $^{\circ}$ C)
(MAX. 1.0 μ A) : $V_{DD}=3V$ (-40～+85 $^{\circ}$ C)
- CPUとの接続は、2本の信号線のみ (I²C Busインターフェース、MAX.400kHz、アドレス7ビット)
- 時計（時・分・秒）、カレンダー（うるう年・年・月・日・曜日）のカウンタ機能（BCDコード）
- CPUに対する割り込み発生機能（周期1ヶ月～1秒、割り込みフラグ、割り込み停止機能）（ \overline{INTR} 出力）
- 2系統のアラーム（曜日・時・分）機能（ \overline{INTR} 出力）
- 内部データの有効無効判定のための発振停止検出機能
- 32.768kHz（32.000kHz）クロック出力（出力制御可能） …… CMOS出力
- ± 30 秒アジャスト機能
- 2099年までのうるう年の自動判別
- 12/24時間制の選択可能
- 発振安定化容量（ C_G 、 C_D ）内蔵
- 高精度の時計誤差補正回路内蔵
- 水晶振動子に32.768kHzまたは32.000kHzを使用可能
- CMOS構造
- パッケージ : 8ピンSSOP

■ ブロック図



■ セレクションガイド

RS5C372B - E2 - F

↓ ↓ ↓
R a 5C372B - bb - c

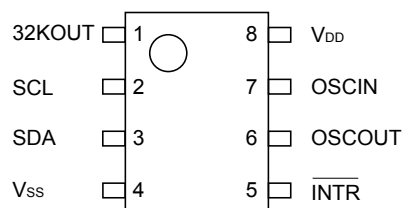
番号	内容
a	パッケージを表します。 S : SSOP8
bb	テーピングの選択指定に用います。本シリーズは E2 のみです。
c	リードメッキを表します。 F : 鉛フリーメッキ FB : Sn-Bi メッキ

■ アプリケーション

- 通信機器（多機能電話、携帯電話、PHS、ページャー）
- OA機器（FAX、携帯FAX）
- PC（デスクトップ、ノート、ワープロ、PDA、電子手帳、TVゲーム）
- AV機器（ポータブルオーディオ、ビデオカメラ、カメラ、デジタルカメラ、リモコン）
- 家電製品（炊飯器、電子レンジ）
- その他（カーナビゲーション、多機能時計）

■ 端子接続図

● 8ピンSSOP



■ 端子説明

端子 No.	端子名	名 称	機 能
2	SCL	シリアルクロック入力	このクロックに同期して、SDA 端子よりデータの入出力を行います。V _{DD} を超えて 6V まで入力可能です。
3	SDA	シリアル入出力	書き込みデータまたは、読み出しデータを SCL に同期して入出力します。V _{DD} を超えて 6V まで入力可能です。出力時は、Nch オープンドレイン出力です。
5	$\overline{\text{INTR}}$	割り込み出力	CPU に対する周期的割り込み、またはアラーム割り込み (Alarm_A、Alarm_B) を出力します。電源を 0V から立ち上げた時はオフ状態になっています。Nch オープンドレイン出力です。
1	32KOUT	32K クロック出力	32.768kHz (32.768kHz 水晶使用時) のクロックを出力します。レジスタの設定によりオン・オフ制御可能ですが、電源を 0V から立ち上げた時には出力するようになっています。CMOS 出力です。
7 6	OSCIN OSCOUT	発振回路入力 発振回路出力	OSCIN—OSCOUT 間に 32.768kHz または 32.000kHz の水晶振動子を接続して発振回路を構成します。(水晶振動子以外の発振回路構成部品は内蔵しています。)
8 4	V _{DD} V _{SS}	正電源入力 負電源入力	V _{DD} にプラス電源を接続し、V _{SS} を接地します。

■ 絶対最大定格

(V_{SS}=0V)

記 号	項 目	条 件	定 格 値	単 位
V _{DD}	電源電圧		-0.3~+7.0	V
V _I	入力電圧	SCL、SDA	-0.3~+7.0	V
V _O	出力電圧 1	SDA	-0.3~+7.0	V
	出力電圧 2	$\overline{\text{INTR}}$	-0.3~+12.0	
	出力電圧 3	32KOUT	-0.3~V _{DD} +0.3	
P _D	最大消費電力	T _{opt} =25°C	300	mW
T _{OPT}	動作周囲温度		-40~+85	°C
T _{STG}	保存温度		-55~+125	°C

絶対最大定格

絶対最大定格とは、いかなる条件の下でも、瞬時たりとも超過してはならない限界値で、また、どの2つの項目も同時に達してはならない値を定めており、絶対最大定格値を超えて使用した場合、劣化または破壊する可能性があるというもので、絶対最大定格内全てでの動作を保証するものではありません。

■ 推奨動作条件

(V_{SS}=0V、T_{opt}=-40~+85°C)

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
V _{DD}	動作電源電圧		2.0		6.0	V
V _{CLK}	計時電源電圧		1.45		6.0	V
F _{XT}	水晶発振周波数			32.768 または 32.000		kHz
V _{PUP1}	オフ時印加電圧 1	SCL、SDA			6.0	V
V _{PUP2}	オフ時印加電圧 2	$\overline{\text{INTR}}$			10.0	V

■ DC 電気的特性

指定なき場合：V_{SS}=0V、V_{DD}=3V、T_{opt}=-40~+85°C、水晶=32.768kHz または 32.000kHz (R₁=30KΩ)

記号	項目	端子名	測定条件	MIN.	TYP.	MAX.	単位
V _{IH}	“H” 入力電圧	SCL、SDA		0.8V _{DD}		6.0	V
V _{IL}	“L” 入力電圧	SCL、SDA		-0.3		0.2V _{DD}	V
I _{OH}	“H” 出力電流	32KOUT	V _{OH} =V _{DD} -0.5V			-0.5	mA
I _{OL1}	“L” 出力電流	$\overline{\text{INTR}}$ 、32KOUT	V _{OL1} =0.4V	1			mA
I _{OL2}		SDA	V _{OL2} =0.6V	6			
I _{ILK}	入力リーク電流	SCL	V _I =6V or V _{SS} V _{DD} =6V	-1		1	μA
I _{oz}	オフ状態出力リーク電流	SDA、 $\overline{\text{INTR}}$ 、32KOUT	V _O =6V or V _{SS} V _{DD} =6V	-1		1	μA
I _{DD1}	スタンバイ消費電流	V _{DD}	V _{DD} =3V、T _{opt} =25°C SCL、SDA=3V 出力=オープン*1		0.5	0.9	μA
I _{DD2}		V _{DD}	V _{DD} =3V、 T _{opt} =-40~+85°C SCL、SDA=3V 出力=オープン*1			1.0	μA
I _{DD3}		V _{DD}	V _{DD} =6V SCL、SDA=6V 出力=オープン*1		0.8	2.0	μA
C _G	内蔵発振容量 1	OSCIN			10		pF
C _D	内蔵発振容量 2	OSCOUT			10		pF

*1) 出力はオープンでクロックを出力していないモード（出力オフ状態）

32KOUTより32kHz出力を行っている時の消費電流（出力無負荷）は、● 6.特性例を参照のこと。

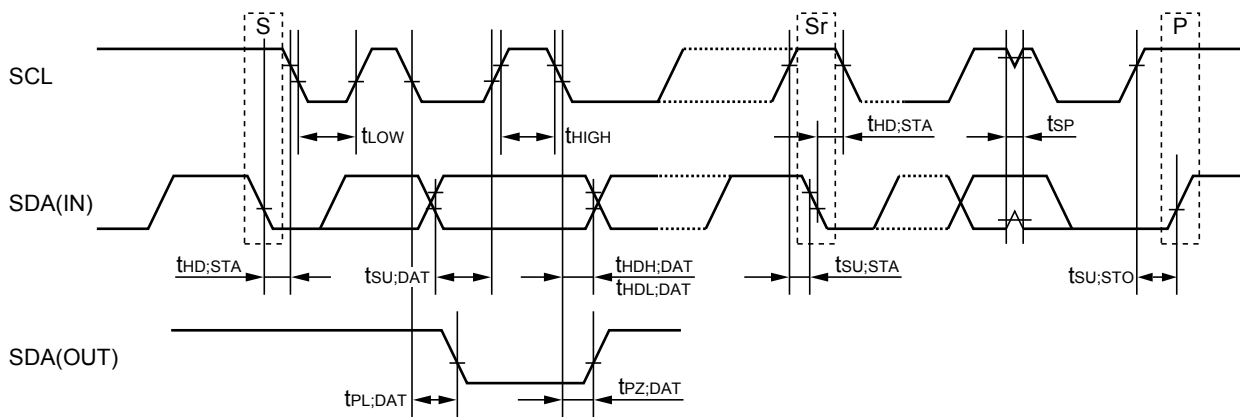
■ AC 電気的特性

● $V_{DD} \geq 2.0V$ (標準モード I²C バス対応)

指定なき場合 : $V_{SS} = 0V$ 、 $T_{opt} = -40 \sim +85^{\circ}C$ 、水晶 = 32.768kHz または 32.000kHz

入出力条件 : $V_{IH} = 0.8 \times V_{DD}$ 、 $V_{IL} = 0.2 \times V_{DD}$ 、 $V_{OL} = 0.2 \times V_{DD}$ 、 $C_L = 50pF$

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
f_{SCL}	SCL クロック周波数		0		100	kHz
t_{LOW}	SCL クロック “L” 時間		4.7			μs
t_{HIGH}	SCL クロック “H” 時間		4.0			μs
$t_{HD;STA}$	スタートコンディションホールド時間		4.0			μs
$t_{SU;STO}$	ストップコンディション セットアップ時間		4.0			μs
$t_{SU;STA}$	スタートコンディション セットアップ時間		4.7			μs
$t_{SU;DAT}$	データセットアップ時間		250			ns
$t_{HDH;DAT}$	データ “H” ホールド時間		0			ns
$t_{HDL;DAT}$	データ “L” ホールド時間		35			ns
$t_{PL;DAT}$	SCL 立ち下がり後、SDA の “L” 確定時間				2.0	μs
$t_{PZ;DAT}$	SCL 立ち下がり後、SDA の オフ確定時間				2.0	μs
t_r	SCL、SDA (入力) 立ち上がり時間				1000	ns
t_f	SCL、SDA (入力) 立ち下がり時間				300	ns
t_{SP}	入力フィルタにより 取り除けるスパイク幅				50	ns



- S スタートコンディション P ストップコンディション
Sr 再送開始条件

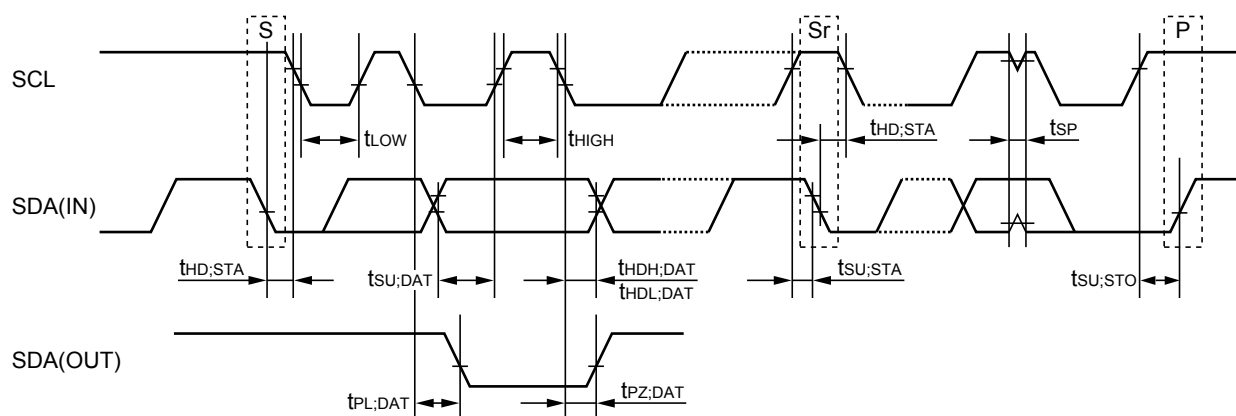
*) 詳しくは「■ 使用方法1.2 I²Cバスの転送方式」参照のこと。

● $V_{DD} \geq 2.5V$ (高速モード I²C バス対応)

指定なき場合 : $V_{SS}=0V$ 、 $T_{opt}=-40 \sim +85^{\circ}C$ 、水晶=32.768kHz または 32.000kHz

入出力条件 : $V_{IH}=0.8 \times V_{DD}$ 、 $V_{IL}=0.2 \times V_{DD}$ 、 $V_{OL}=0.2 \times V_{DD}$ 、 $C_L=50pF$

記号	項目	測定条件	MIN.	TYP.	MAX.	単位
f_{SCL}	SCL クロック周波数		0		400	kHz
t_{LOW}	SCL クロック “L” 時間		1.3			μs
t_{HIGH}	SCL クロック “H” 時間		0.6			μs
$t_{HD;STA}$	スタートコンディションホールド時間		0.6			μs
$t_{SU;STO}$	ストップコンディション セットアップ時間		0.6			μs
$t_{SU;STA}$	スタートコンディション セットアップ時間		0.6			μs
$t_{SU;DAT}$	データセットアップ時間		100			ns
$t_{HDH;DAT}$	データ “H” ホールド時間		0			ns
$t_{HDL;DAT}$	データ “L” ホールド時間		35			ns
$t_{PL;DAT}$	SCL 立ち下がり後、SDA の “L” 確定時間				0.9	μs
$t_{PZ;DAT}$	SCL 立ち下がり後、SDA の オフ確定時間				0.9	μs
t_r	SCL、SDA (入力) 立ち上がり時間				300	ns
t_f	SCL、SDA (入力) 立ち下がり時間				300	ns
t_{SP}	入力フィルタにより 取り除けるスパイク幅				50	ns



S スタートコンディション **P** ストップコンディション

Sr 再送開始条件

*) 詳しくは「■ 使用方法 1.2 I²C バスの転送方式」参照のこと。

■ 概要説明

1. CPU とのインターフェース

RS5C372A/Bは、SDA（データ）とSCL（クロック）の2つの信号線により、I²Cバスインターフェースでデータのリード、ライトを行います。SDAのI/O端子の出力部はオープンドレインになっているため、回路基板上でプルアップ抵抗を付加することにより、電源電圧の異なるCPUとのデータのインターフェースが可能です。SCLの最大クロック周波数は400kHzと、I²Cバスの高速モードでのデータ転送が可能です。

2. 時計機能

RS5C372A/Bの時計機能は西暦の下二桁から秒の単位までのデータでCPUから読み書き可能です。西暦の下二桁が4の倍数の時、自動的にうるう年と認識されます。この結果、2099年までのうるう年が自動判別可能です。

*) 西暦2000年はうるう年、2100年はうるう年ではありません。

3. アラーム機能

・RS5C372A

RS5C372Aは曜日、時、分が一致した時、 $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ 出力からCPUに割り込み信号を出力するアラーム機能を持っています。このアラームは2系統（Alarm_A、Alarm_B）あり、別個に所望の時刻に割り込み信号を出すことができます。曜日の設定は、各曜日毎にアラームのオン、オフが可能になっており、毎日でも特定の曜日でもアラームを出すことが可能です。

Alarm_Aは $\overline{\text{INTRA}}$ 端子から出力され、Alarm_Bは $\overline{\text{INTRB}}$ または $\overline{\text{INTRB}}$ 端子から出力できます。CPUとのインターフェースを考慮して、各々のアラームの系統毎にレジスタでモニターするポーリングが可能です。

・RS5C372B

RS5C372Bは曜日、時、分が一致した時、 $\overline{\text{INTR}}$ 出力からCPUに割り込み信号を出力するアラーム機能を持っています。このアラームは2系統（Alarm_A、Alarm_B）あり、別個に所望の時刻に割り込み信号を出すことができます。

曜日の設定は、各曜日毎にアラームのオン、オフが可能になっており、毎日でも特定の曜日でもアラームを出すことが可能です。

CPUとのインターフェースを考慮して、各々のアラームの系統毎にレジスタでモニターするポーリングが可能です。

4. 高精度の時計誤差補正機能

RS5C372A/Bでは発振回路容量C_G、C_Dを内蔵しており、外付けで水晶を接続するだけで発振回路を構成できます。

水晶振動子として、32.768kHzと32.000kHzを選択可能で、内部レジスタの設定により両者を使い分けることができます。発振周波数のズレを補正するため約3ppmステップで最大約±189ppm（32.000kHz水晶使用時は±194ppm）までの範囲でCPUから時計の進み遅れを補正できる時計誤差補正回路を内蔵しています。

（補正後の誤差±1.5ppm：25℃）

このため、システム個々に周波数を補正することにより、

- ・精度バラツキ範囲の広い水晶を使用しながら、今までのリアルタイムクロックをはるかに上回る精度の時刻表示が可能です。
- ・季節毎に時計誤差を補正することにより、季節の周波数偏差も補正可能です。
- ・温度を検知できる機能を持っているシステムでは、温度の変動に合わせて、時計誤差を補正することにより、より高精度の時計機能を実現可能です。

5. 発振停止検知機能

発振停止検知機能は、発振が停止していたことを記憶するレジスタを持った機能です。この機能により、RS5C372A/Bの電源が0Vから立ち上がったか、バックアップされていたかが判別可能です。計時データの有効無効判別に有効です。

6. 定周期割り込み発生機能

・RS5C372A

RS5C372Aではアラーム機能以外に定周期の割り込みを $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$ 端子から出力できます。その周波数は2Hz（0.5秒に1度）、1Hz（1秒に1度）、1/60Hz（毎分）、1/3.6kHz（毎時）、毎月（各月の1日）の5通りから選択できます。

定周期割り込みの出力波形は、通常のパルス状の波形（2Hz、1Hz）と、CPU割り込みにも対応できるCPUのレベル割り込みを考慮した波形（毎秒、毎分、毎時、毎月）の2つから選択できます。

出力は $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ のいずれかを選択できます。レジスタで端子の状態をモニタできるポーリング機能付きです。

・RS5C372B

RS5C372Bではアラーム機能以外に定周期の割り込みを $\overline{\text{INTR}}$ 端子から出力できます。その周波数は2Hz（0.5秒に1度）、1Hz（1秒に1度）、1/60Hz（毎分）、1/3.6kHz（毎時）、毎月（各月の1日）の5通りから選択できます。

定周期割り込みの出力波形は、通常のパルス状の波形（2Hz、1Hz）と、CPU割り込みにも対応できるCPUのレベル割り込みを考慮した波形（毎秒、毎分、毎時、毎月）の2つから選択できます。

レジスタで端子の状態をモニタできるポーリング機能付きです。

7. 32kHz クロックアウト

・RS5C372A

RS5C372Aでは発振周波数を $\overline{\text{INTRB}}$ から出力する機能を持っています。このクロック出力は、デフォルトでは出力されるモードに設定されていますが、レジスタによりオン、オフも可能です。

・RS5C372B

RS5C372Bでは発振周波数を32KOUTから出力する機能を持っています。このクロック出力は、デフォルトでは出力されるモードに設定されていますが、レジスタによりオン、オフも可能です。出力はCMOSのPush-pullになっています。オフの時、出力はハイインピーダンスになります。

注 意

RS5C372A/Bの年桁カウンタは西暦の下2桁となっており、上位2桁のカウンタを持っておりません。西暦2000年対応を考慮する必要があるシステムでご使用の際は、ソフトでの対応をお願いします。

■ 機能説明

● 1. 内部アドレスの割り当て

	内部アドレス				内 容	データ*1							
	A ₃	A ₂	A ₁	A ₀		D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	秒カウンタ	—*2	S ₄₀	S ₂₀	S ₁₀	S ₈	S ₄	S ₂	S ₁
1	0	0	0	1	分カウンタ	—	M ₄₀	M ₂₀	M ₁₀	M ₈	M ₄	M ₂	M ₁
2	0	0	1	0	時カウンタ	—	—	H ₂₀ P/ \bar{A}	H ₁₀	H ₈	H ₄	H ₂	H ₁
3	0	0	1	1	曜日カウンタ	—	—	—	—	—	W ₄	W ₂	W ₁
4	0	1	0	0	日カウンタ	—	—	D ₂₀	D ₁₀	D ₈	D ₄	D ₂	D ₁
5	0	1	0	1	月カウンタ	—	—	—	MO ₁₀	MO ₈	MO ₄	MO ₂	MO ₁
6	0	1	1	0	年カウンタ	Y ₈₀	Y ₄₀	Y ₂₀	Y ₁₀	Y ₈	Y ₄	Y ₂	Y ₁
7	0	1	1	1	時計誤差補正レジスタ	\overline{XSL}	F ₆	F ₅	F ₄	F ₃	F ₂	F ₁	F ₀
8	1	0	0	0	Alarm_A (分レジスタ)	—	AM ₄₀	AM ₂₀	AM ₁₀	AM ₈	AM ₄	AM ₂	AM ₁
9	1	0	0	1	Alarm_A (時レジスタ)	—	—	AH ₂₀ AP/ \bar{A}	AH ₁₀	AH ₈	AH ₄	AH ₂	AH ₁
A	1	0	1	0	Alarm_A (曜日レジスタ)	—	AW ₆	AW ₅	AW ₄	AW ₃	AW ₂	AW ₁	AW ₀
B	1	0	1	1	Alarm_B (分レジスタ)	—	BM ₄₀	BM ₂₀	BM ₁₀	BM ₈	BM ₄	BM ₂	BM ₁
C	1	1	0	0	Alarm_B (時レジスタ)	—	—	BH ₂₀ BP/ \bar{A}	BH ₁₀	BH ₈	BH ₄	BH ₂	BH ₁
D	1	1	0	1	Alarm_B (曜日レジスタ)	—	BW ₆	BW ₅	BW ₄	BW ₃	BW ₂	BW ₁	BW ₀
E	1	1	1	0	制御レジスタ 1	AALE	BALE	SL ₂ *5	SL ₁ *5	TEST	CT ₂	CT ₁	CT ₀
F	1	1	1	1	制御レジスタ 2	—	—	$\overline{12/24}$	ADJ*3 XSTP*4	\overline{CLEN}	CTFG	AAFG	BAFG

*1) データは、ADJ/XSTPを除いて読み出し、書き込みとも可能です。

*2) —のデータは、書き込みは無効で、また読み出し時は0になります。

*3) ADJ/XSTPビットは、書き込み時ADJビット、読み出し時XSTPビット。XSTPビットは正常発振の時、制御レジスタ2にデータを書き込むことで0となります。

*4) XSTP=1の時、 \overline{XSL} 、F₆~F₀、CT₂~CT₀、AALE、BALE、SL₂、SL₁、 \overline{CLEN} 、TESTはリセットされて0になります。

*5) SL₂、SL₁はRS5C372Aの時の名称です。RS5C372Bでは必ず0を書き込んでください。読み出し時は0になります。

● 2. レジスタの機能

2.1 制御レジスタ 1 (内部アドレス Eh)

D7	D6	D5	D4	D3	D2	D1	D0	
AALE	BALE	SL ₂ *2	SL ₁ *2	TEST	CT ₂	CT ₁	CT ₀	(Write 時)
AALE	BALE	SL ₂ *2	SL ₁ *2	TEST	CT ₂	CT ₁	CT ₀	(Read 時)
0	0	0	0	0	0	0	0	(デフォルト値) *1

*1) デフォルト値:0Vからの電源オン後、または電源電圧低下等により、XSTP=1となった時読み出される値。

*2) SL₁、SL₂はRS5C372Aの時の名称です。RS5C372Bでは必ず0を書き込んでください。

読み出し時は0になります。

2.1-1 AALE、BALE

Alarm_A, Alarm_Bネーブルビット

AALE, BALE	設定内容	
0	Alarm_A (Alarm_B 一致動作無効)	(デフォルト値)
1	Alarm_A (Alarm_B) 一致動作有効	

2.1-2 SL₂、SL₁ (RS5C372A のみ)

割り込み出力選択ビット

SL ₂	SL ₁	設定内容	
0	0	$\overline{\text{INTRA}}$ に Alarm_A、Alarm_B、INT を出力。 $\overline{\text{INTRB}}$ に 32.768kHz を出力。	(デフォルト値)
0	1	$\overline{\text{INTRA}}$ に Alarm_A、INT を出力。 $\overline{\text{INTRB}}$ に 32.768kHz、Alarm_B を出力。	
1	0	$\overline{\text{INTRA}}$ に Alarm_A、Alarm_B を出力。 $\overline{\text{INTRB}}$ に 32.768kHz、INT を出力。	
1	1	$\overline{\text{INTRA}}$ に Alarm_A を出力。 $\overline{\text{INTRB}}$ に 32.768kHz、Alarm_B、INT を出力。	

SL₁、SL₂ビットにより、2つのアラーム(Alarm_AとAlarm_B)、定周期割り込み出力 (INT)、32.768kHzのクロック出力を $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$ 端子に選択出力させることが可能。

2.1-3 TEST

テスト用ビット

TEST	設定内容	
0	通常動作モード	(デフォルト値)
1	テストモード	

テスト用ビットは、ICのテスト用のビット。通常は0にして下さい。

2.1-4 CT₂、CT₁、CT₀

定周期割り込み周期選択ビット

CT ₂	CT ₁	CT ₀	設定内容	
			波形モード	周期と立ち下がりタイミング
0	0	0	—	オフ (“H”)
0	0	1	—	“L” 固定
0	1	0	パルスモード	2Hz (Duty50%)
0	1	1	パルスモード	1Hz (Duty50%)
1	0	0	レベルモード	1秒に1度 (秒カウントアップと同時)
1	0	1	レベルモード	1分に1度 (毎分 00 秒)
1	1	0	レベルモード	1時間に1度 (毎時 00 分 00 秒)
1	1	1	レベルモード	1月に1度 (毎月 1 日午前 00 時 00 分 00 秒)

(デフォルト値)

1) パルスモード：2Hz、1Hzのクロックパルスを出力します。

秒のカウントアップとの関連は下図を参照して下さい。

*) 32.000kHz水晶使用時、2Hzのクロックは0.496sのクロックと0.504sのクロックが交互に出力します。
1HzのクロックはDutyが50.4% (“L” 期間が0.496s、“H” 期間が0.504s) になります。

2) レベルモード：割り込み周期として1秒、1分、1時間、1ヶ月を選択可能です。秒のカウントアップは割り込み出力の立ち下がりと同時に発生します。

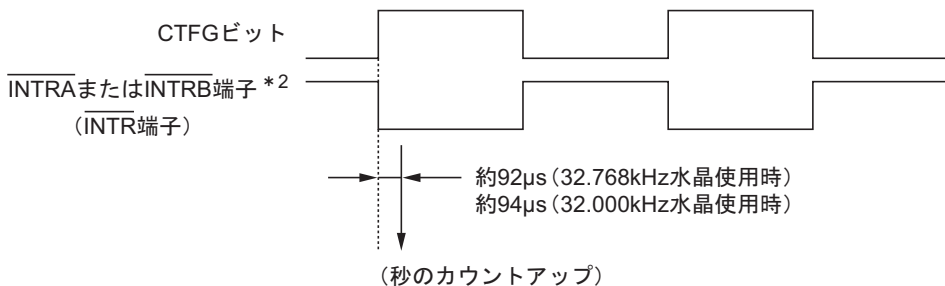
3) 時計誤差補正回路使用時は、20秒に1回定周期割り込みの周期が変化します。

パルスモード：出力パルスの“L” 期間が最大±3.784ms (32.000kHz水晶使用時は±3.875ms) 増減します。
例えば1Hzの時Dutyが50±0.3784% (32.000kHz水晶使用時は50±0.3875%) になります。

レベルモード：1秒間の周期が最大±3.784ms (32.000kHz水晶使用時は±3.875ms) 増減します。

モードの波形と CTFG ビットの関係

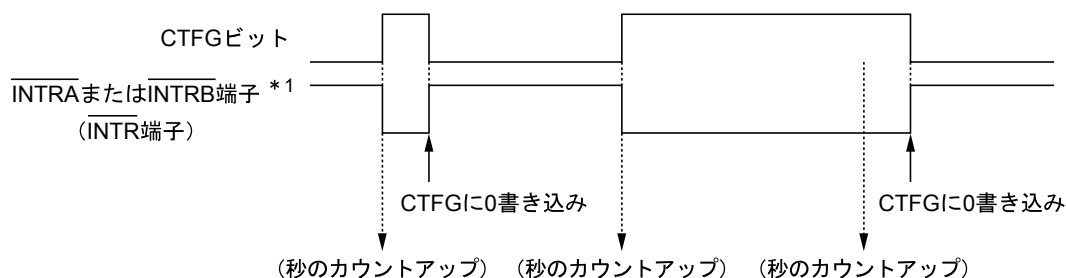
● パルスモード



* 1) パルスモードにおいて、秒のカウントアップと出力立ち下がりエッジは約92µs (32.768kHz時)、約94µs (32.000kHz時) ずれているため、出力の立ち下がりに同期して時刻を読み出すと、リアルタイムクロックの計時時刻に比べて、見かけ上約1秒遅れた時刻が読み出される場合があります。

* 2) RS5C372Aは INTRA または INTRB 端子、RS5C372Bは INTR 端子です。

● レベルモード



* 1) RS5C372Aは $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ 端子、RS5C372Bは $\overline{\text{INTR}}$ 端子です。

2.2 制御レジスタ 2 (内部アドレス Fh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	$\overline{12/24}$	ADJ	$\overline{\text{CLEN}}$	CTFG	AAFG	BAFG	(Write 時)
0	0	$\overline{12/24}$	XSTP	$\overline{\text{CLEN}}$	CTFG	AAFG	BAFG	(Read 時)
0	0	不定	1	0	0	0	0	デフォルト値*

*) デフォルト値: 0Vからの電源オン後、または電源電圧低下等により、XSTP=1となった時読み出される値。

2.2-1 $\overline{12/24}$

$\overline{12/24}$ 12時間計・24時間計選択ビット

$\overline{12/24}$	設定内容
0	午前、午後を表示する 12 時間計
1	24 時間計

このビットが0の時、12時間表示、1の時、24時間表示になります。

時間桁表示表

24 時間制	12 時間制	24 時間制	12 時間制
00	12 (AM12)	12	32 (PM12)
01	01 (AM 1)	13	21 (PM 1)
02	02 (AM 2)	14	22 (PM 2)
03	03 (AM 3)	15	23 (PM 3)
04	04 (AM 4)	16	24 (PM 4)
05	05 (AM 5)	17	25 (PM 5)
06	06 (AM 6)	18	26 (PM 6)
07	07 (AM 7)	19	27 (PM 7)
08	08 (AM 8)	20	28 (PM 8)
09	09 (AM 9)	21	29 (PM 9)
10	10 (AM10)	22	30 (PM10)
11	11 (AM11)	23	31 (PM11)

*) 12時間計・24時間計の設定は時刻データの書き込み前に行ってください。

2.2-2 ADJ

±30秒アジャストビット

ADJ	設定内容
0	通常動作
1	秒桁合わせ

- ・ 秒桁の補正用ビットで、1を書き込むと、
 - 1) 00秒～29秒表示の時→ 秒以下のカウンタリセットし、秒桁を00秒にします。
 - 2) 30秒～59秒表示の時→ 秒以下のカウンタリセットし、秒桁を00秒にして、分析を+1します。
- ・ 秒桁の補正は、ADJ書き込み後、約122μs以内（32.000kHz水晶使用時：125μs以内）に行われます。
- ・ ADJは書き込みのみ、読み出しはできません。

2.2-3 XSTP

発振停止検出ビット

XSTP	設定内容
0	正常発振状態
1	発振停止検出時

(デフォルト値)

水晶発振の動作停止検出用ビット。

- ・ 0Vからの電源オン後または電源電圧低下などで一度発振が停止すると1になり、発振再開後も維持されます。パワーオン後、または電源電圧低下による時計・カレンダーデータの有効無効判定に応用可能です。
- ・ このビットが1になった時、 \overline{XSL} 、 $F_6 \sim F_0$ 、 CT_2 、 CT_1 、 CT_0 、AALE、BALE、 SL_2 、 SL_1 、 \overline{CLEN} 、TESTの各ビットはリセットされて0になります。この結果、 \overline{INTRA} (\overline{INTR}) *は出力を停止し、 \overline{INTRB} (32KOUT) *は32kHzクロックを出力します。
- ・ 正常発振時に制御レジスタ 2 (アドレス Fh) に書き込みを行うと、XSTP は 0 になります。

*) RS5C372Aは \overline{INTRA} と \overline{INTRB} 、RS5C372Bは \overline{INTR} と 32KOUT です。

2.2-4 \overline{CLEN}

32kHzクロック出力ビット

\overline{CLEN}	設定内容
0	32kHz クロック出力有効
1	32kHz クロック出力無効

(デフォルト値)

このビットを0にすると水晶振動子と同じ周波数のクロックが出力可能な状態になります。

2.2-5 CTFG

定周期割り込みフラグビット

CTFG	設定内容	(デフォルト値)
0	定周期割り込み出力オフ (“H”)。	
1	定周期割り込み出力オン (“L”)。	

一定周期（クロック）割り込み出力時（ $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}} = \text{“L”}$ ）*1 に1となります。

CTFGは、定周期割り込みがレベルモードの時に0のみ書き込みが可能で、0を書き込むと $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}} = \text{オフ (“H”)}$ *2 となります。1の書き込みの時は何も起こりません。

*1) RS5C372Bは $\overline{\text{INTR}} = \text{“L”}$ です。

*2) RS5C372Bは $\overline{\text{INTR}} = \text{オフ (“H”)}$ です。

2.2-6 AAFG, BAFG

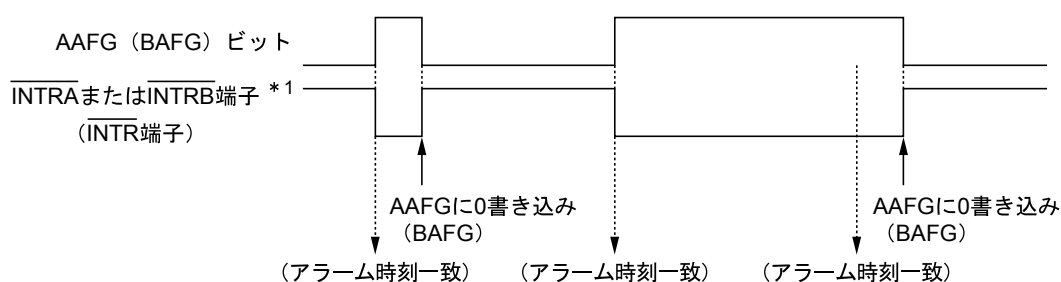
Alarm_A (Alarm_B) フラグビット

AAFG, BAFG	設定内容	(デフォルト値)
0	アラーム一致でない時。	
1	アラーム一致検出。	

- ・ AALE、BALEビットが1の時のみ有効で、各アラームの時刻の一致を検出すると1になります。
- ・ 0の書き込みのみ有効で、0を書き込むと $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}} = \text{オフ (“H”)}$ *1となります。1の書き込みの時は何も起こりません。
- ・ AALE、BALE が0の時はアラーム動作は無効で AAFG、BAFG ビットの読み出しは0となります。

*1) RS5C372Bは $\overline{\text{INTR}} = \text{オフ (“H”)}$ です。

ALFG と $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ *1 の出力関係



*1) RS5C372Aは $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ 端子、RS5C372Bは $\overline{\text{INTR}}$ 端子です。

2.3 時計用カウンタ（内部アドレス 0~2h）

- ・ 桁表示（BCDコード） 秒 00~59で59 → 00の時、分桁へ桁上げ
分 00~59で59 → 00の時、時桁へ桁上げ
時 $\overline{12}$ /24ビット（2.2-1項）を参照
(PM11 → AM12) または (23 → 00) で、日および曜日桁へ桁上げ
- ・ 存在しない時刻が書き込まれた状態で下位により桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

2.3-1 秒桁レジスタ（内部アドレス 0h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	S ₄₀	S ₂₀	S ₁₀	S ₈	S ₄	S ₂	S ₁	(Write 時)
0	S ₄₀	S ₂₀	S ₁₀	S ₈	S ₄	S ₂	S ₁	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	デフォルト値*

2.3-2 分桁レジスタ（内部アドレス 1h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	M ₄₀	M ₂₀	M ₁₀	M ₈	M ₄	M ₂	M ₁	(Write 時)
0	M ₄₀	M ₂₀	M ₁₀	M ₈	M ₄	M ₂	M ₁	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	デフォルト値*

2.3-3 時桁レジスタ（内部アドレス 2h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	P/ \overline{A} or H ₂₀	H ₁₀	H ₈	H ₄	H ₂	H ₁	(Write 時)
0	0	P/ \overline{A} or H ₂₀	H ₁₀	H ₈	H ₄	H ₂	H ₁	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	デフォルト値*

*) デフォルト値: 0Vからの電源オン後、または電源電圧低下等により、XSTP=1となった時読み出される値。

2.4 曜日カウンタ（内部アドレス 3h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	—	—	W ₄	W ₂	W ₁	(Write 時)
0	0	0	0	0	W ₄	W ₂	W ₁	(Read 時)
0	0	0	0	0	不定	不定	不定	デフォルト値*

*) デフォルト値 : 0Vからの電源オン後、または電源電圧低下等により、XSTP=1となった時読み出される値。

- ・ 日桁への桁上げ時に+1されます。
- ・ 曜日表示（7進アップカウント） $(W_4, W_2, W_1) = (0, 0, 0) \rightarrow (0, 0, 1) \rightarrow \dots \rightarrow (1, 1, 0) \rightarrow (0, 0, 0)$
- ・ 曜日とカウント値の対応は、ユーザーにて自由に設定（例：日曜日=0,0,0など）
- ・ $(W_4, W_2, W_1) = (1, 1, 1)$ は、書き込まないで下さい。

2.5 カレンダーカウンタ（内部アドレス 4~6h）

- ・ オートカレンダー機能により、桁表示（BCDコード）は、
 - 日桁 1~31（1、3、5、7、8、10、12月）
 - 1~30（4、6、9、11月）
 - 1~29（2月 うるう年）
 - 1~28（2月 通常年）
 - カウント値が1に戻る時に月桁へ桁上げ
 - 月桁 1~12で、カウント値が1に戻る時に年桁へ桁上げ
 - 年桁 00~99で、00、04、08、…、92、96がうるう年となります。
- ・ 存在しない年月日を書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

2.5-1 日桁レジスタ（内部アドレス 4h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	D ₂₀	D ₁₀	D ₈	D ₄	D ₂	D ₁	(Write 時)
0	0	D ₂₀	D ₁₀	D ₈	D ₄	D ₂	D ₁	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	デフォルト値*

2.5-2 月桁レジスタ（内部アドレス 5h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	MO ₁₀	MO ₈	MO ₄	MO ₂	MO ₁	(Write 時)
0	0	0	MO ₁₀	MO ₈	MO ₄	MO ₂	MO ₁	(Read 時)
0	0	0	不定	不定	不定	不定	不定	デフォルト値*

2.5-3 年桁レジスタ（内部アドレス 6h）

D7	D6	D5	D4	D3	D2	D1	D0	
Y ₈₀	Y ₄₀	Y ₂₀	Y ₁₀	Y ₈	Y ₄	Y ₂	Y ₁	(Write 時)
Y ₈₀	Y ₄₀	Y ₂₀	Y ₁₀	Y ₈	Y ₄	Y ₂	Y ₁	(Read 時)
不定	不定	不定	不定	不定	不定	不定	不定	デフォルト値*

*) デフォルト値: 0Vからの電源オン後、または電源電圧低下等により、XSTP=1となった時読み出される値。

2.6 時計誤差補正レジスタ（内部アドレス 7h）

D7	D6	D5	D4	D3	D2	D1	D0	
\overline{XSL}	F ₆	F ₅	F ₄	F ₃	F ₂	F ₁	F ₀	(Write 時)
\overline{XSL}	F ₆	F ₅	F ₄	F ₃	F ₂	F ₁	F ₀	(Read 時)
0	0	0	0	0	0	0	0	デフォルト値*

*) デフォルト値: 0Vからの電源オン後、または電源電圧低下等により、XSTP=1となった時読み出される値。

2.6-1 \overline{XSL}

水晶振動子の選択ビット

$\overline{XSL} = 0$ (デフォルト値) の時、32.768kHzを使用

$\overline{XSL} = 1$ (デフォルト値) の時、32.000kHzを使用

2.6-2 F₆~F₀

時計誤差補正回路の補正動作は秒桁が00、20、40秒となった時、このレジスタの値により1秒のカウント値を変更します。通常、発振器で生成されたクロックパルス32,768回（32.000kHz水晶使用時は32,000回）で1度、秒へのカウントアップが行われますが、このレジスタにデータを書き込むことにより時計動作補正回路が動作します。

レジスタ値はF₆が0の時は ((F₅,F₄,F₃,F₂,F₁,F₀) - 1) × 2だけカウント値が増加します。

F₆が1の時は (($\overline{F_5}, \overline{F_4}, \overline{F_3}, \overline{F_2}, \overline{F_1}, \overline{F_0}$) + 1) × 2だけカウント値が減少します。

(F₆,F₅,F₄,F₃,F₂,F₁,F₀) = (*,0,0,0,0,0,*) の時はカウント値に変化はありません。

例: 32.768kHzの水晶使用時、

(F₆,F₅,F₄,F₃,F₂,F₁,F₀) = (0,0,0,0,1,1,1) の時、秒桁が00、20、40の時、カウント値が32,768 + (7-1) × 2 = 32,780になる。(時計を遅らせる)

(F₆,F₅,F₄,F₃,F₂,F₁,F₀) = (0,0,0,0,0,0,1) の時、秒桁が00、20、40の時、カウント値は32,768のまま変化なし

(F₆,F₅,F₄,F₃,F₂,F₁,F₀) = (1,1,1,1,1,1,0) の時、秒桁が00、20、40の時、カウント値が32,768 + (-2) × 2 = 32,764になる。(時計を進ませる)

20秒に一度クロックを2パルス付加すると 2 / (32,768 × 20) = 3.051ppm (32.000kHz水晶使用時: 3.125ppm) となり、およそ3ppm時計を遅らせる効果があります。同様に2パルス減らすと3ppm進ませる効果があります。従って、時計誤差を約±1.5ppm以内の精度まで調整可能です。ただし、時計誤差補正機能により補正されるのは時計自身の計時だけで発振周波数の補正が行われるのではなく、32kHzクロック出力には補正がかかりません。

2.7 Alarm_A、Alarm_B レジスタ (Alarm_A : 内部アドレス 8~Ah、Alarm_B : 内部アドレス B~Dh)

2.7-1 Alarm_A 分レジスタ (Alarm_A : 内部アドレス 8h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	AM ₄₀	AM ₂₀	AM ₁₀	AM ₈	AM ₄	AM ₂	AM ₁	(Write 時)
0	AM ₄₀	AM ₂₀	AM ₁₀	AM ₈	AM ₄	AM ₂	AM ₁	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	デフォルト値*

2.7-2 Alarm_B 分レジスタ (Alarm_B : 内部アドレス Bh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	BM ₄₀	BM ₂₀	BM ₁₀	BM ₈	BM ₄	BM ₂	BM ₁	(Write 時)
0	BM ₄₀	BM ₂₀	BM ₁₀	BM ₈	BM ₄	BM ₂	BM ₁	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	デフォルト値*

2.7-3 Alarm_A 時レジスタ (Alarm_A : 内部アドレス 9h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	AH ₂₀ , AP/ \bar{A}	AH ₁₀	AH ₈	AH ₄	AH ₂	AH ₁	(Write 時)
0	0	AH ₂₀ , AP/ \bar{A}	AH ₁₀	AH ₈	AH ₄	AH ₂	AH ₁	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	デフォルト値*

2.7-4 Alarm_B 時レジスタ (Alarm_B : 内部アドレス Ch)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	BH ₂₀ , AP/ \bar{A}	BH ₁₀	BH ₈	BH ₄	BH ₂	BH ₁	(Write 時)
0	0	BH ₂₀ , AP/ \bar{A}	BH ₁₀	BH ₈	BH ₄	BH ₂	BH ₁	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	デフォルト値*

2.7-5 Alarm_A 曜日レジスタ (Alarm_A : 内部アドレス Ah)

D7	D6	D5	D4	D3	D2	D1	D0	
—	AW ₆	AW ₅	AW ₄	AW ₃	AW ₂	AW ₁	AW ₀	(Write 時)
0	AW ₆	AW ₅	AW ₄	AW ₃	AW ₂	AW ₁	AW ₀	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	デフォルト値*

2.7-6 Alarm_B 曜日レジスタ (Alarm_B : 内部アドレス Dh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	BW ₆	BW ₅	BW ₄	BW ₃	BW ₂	BW ₁	BW ₀	(Write 時)
0	BW ₆	BW ₅	BW ₄	BW ₃	BW ₂	BW ₁	BW ₀	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	デフォルト値*

*) デフォルト値 : 0Vからの電源オン後、または電源電圧低下等により、XSTP=1となった時読み出される値。

- ・ Alarm_A、Alarm_B時レジスタD5は、12時間表示時にAP/ \bar{A} です。(AM時0、PM時1)
24時間表示時にAH20です。(時の10位桁)
- ・ アラーム動作させる場合には、あり得ないアラーム時分設定のままにしないで下さい。
(アラーム一致しなくなるため)
- ・ 時桁表示は、12時間表示の時 午前0時→ 12、午後0時→ 32となります。(2.2-1項参照)
- ・ AW₀~AW₆は、曜日カウンタ (W₄,W₂,W₁) = (0,0,0) ~ (1,1,0) に対応します。
- ・ AW₀~AW₆が全部0の時、アラーム出力されません。

アラーム時刻の設定例

アラーム設定時刻日	曜 日							12 時間表示				24 時間表示			
	日 AW ₀	月 AW ₁	火 AW ₂	水 AW ₃	木 AW ₄	金 AW ₅	土 AW ₆	10 時	1 時	10 分	1 分	10 時	1 時	10 分	1 分
毎日 午前0時00分	1	1	1	1	1	1	1	1	2	0	0	0	0	0	0
毎日 午前1時30分	1	1	1	1	1	1	1	0	1	3	0	0	1	3	0
毎日 午前11時59分	1	1	1	1	1	1	1	1	1	5	9	1	1	5	9
月~金 午後0時00分	0	1	1	1	1	1	0	3	2	0	0	1	2	0	0
日曜 午後1時30分	1	0	0	0	0	0	0	2	1	3	0	1	3	3	0
月水金午後11時59分	0	1	0	1	0	1	0	3	1	5	9	2	3	5	9

上表のAW₀~AW₆と曜日の対応は一例で必ずしもこの通りである必要はありません。

■ 使用方法

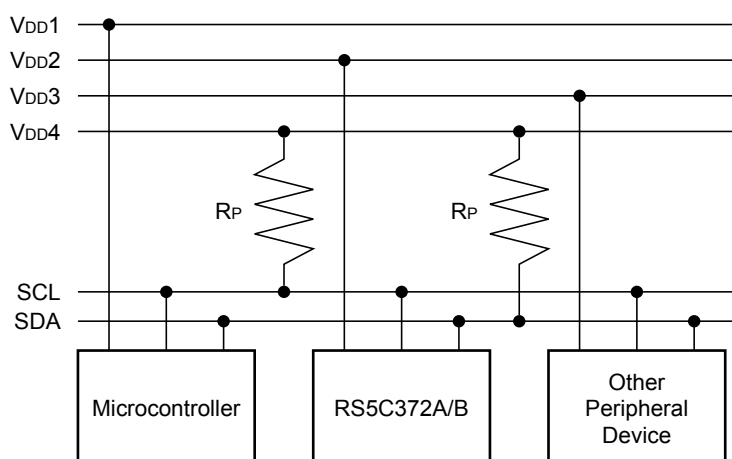
● 1. CPU とのインターフェース

RS5C372A/Bは2本の信号線でインターフェースを行うI²Cバス方式を採用しています。以下のI²Cバスの接続方法、転送方式について説明します。

1.1 I²C バスの接続方法

I²Cバスに接続される2つの信号線SCLとSDAはそれぞれクロックとデータの転送に使われます。

両信号線に接続されるICは全て、入出力ともに自分自身の電源電圧を超えた電圧が印加されてもクランプされないようになっており、出力はオープンドレイン端子で構成されています。このような構造により下図のようにそれぞれの信号線にプルアップ抵抗を付加することにより、電源電圧の異なるIC間で信号のやり取りが可能になっています。また、それぞれのICは単独で電源を落としてもSCLとSDAの信号線に影響を及ぼさないように配慮されています。



- * 1) ただしDataのインターフェースの時は
 $V_{DD4} \geq V_{DD1}$
 $V_{DD4} \geq V_{DD2}$
 $V_{DD4} \geq V_{DD3}$
 が成り立つことが条件です。
- * 2) マスターが一つの場合、MicrocontrollerがSCLを“H”にドライブ可能になっていて、SCLのRpが必要ない場合もあります。

R_Pの抵抗値を決定する際の注意事項

バスラインのプルアップ抵抗（R_P）を決める際に考慮すべき事項として以下の3項が考えられます。

- (1) I²Cバスに接続される各ICの端子の入力電流またはオフ状態出力電流の総和によるR_P部の電圧降下が十分に小さいこと
- (2) バスの全容量をドライブしても十分高速の立ち上がり時間が確保できること
- (3) I²Cバスで消費される電流がシステムとして許容される消費電流に比べて小さいこと

I²Cバスに接続されるICが全てCMOSで構成されている場合、多くのCMOSのICは入力電流およびオフ状態出力電流は非常に小さな値なので、(1)の事項は無視しても差し支えないのが一般的です。

従って、R_Pの抵抗値の最大値を決めるのは(2)の要素、最小値を決めるのは(3)の要素になることが多くなります。

実際にはノイズマージン向上のためバスと各ICの入力端子、出力端子の間に抵抗を入れることもあり、R_Pの最小値はこの値によって決まる場合もあります。

(3)の要素について検討するためのバスでの消費電流は以下の式で表されます。

$$\begin{aligned} \text{バス消費電流} &\doteq \frac{(\text{待機時の全デバイスの入力電流とオフ状態の出力電流の総和}) \times \text{バス待機時間}}{\text{バス待機時間} + \text{バス動作時間}} \\ &+ \frac{\text{電源電圧} \times \text{バス動作時間} \times 2}{R_P \text{の抵抗値} \times 2 \times (\text{バス待機時間} + \text{バス動作時間})} \\ &+ \text{電源電圧} \times \text{バス容量} \times \text{単位時間当たりの充放電回数} \end{aligned}$$

上記の式の第2項の分母の×2は、SDA、SCLの各端子が“L”になっている期間がバス動作時間の1/2であろうという前提に立って、2で割ったもので、また、分子の×2はSDAとSCLの2つの端子を考慮に入れて2倍したものです。第3項の（単位時間当たりの充放電回数）は信号線が“H”から“L”に変化する回数です。

計算例を以下に示します。

プルアップ抵抗の抵抗値（R_P）=10kΩ、バス容量=50pF（SCL、SDAとも）、V_{DD}=3V

各端子の入力電流とオフ状態出力電流の総和=0.1μAのシステムで、I²Cバスを1秒に1度10ms使用し、残りの990msは待機状態とし、その間、SCLは100回“H”から“L”に変化し、SDAは50回とします。

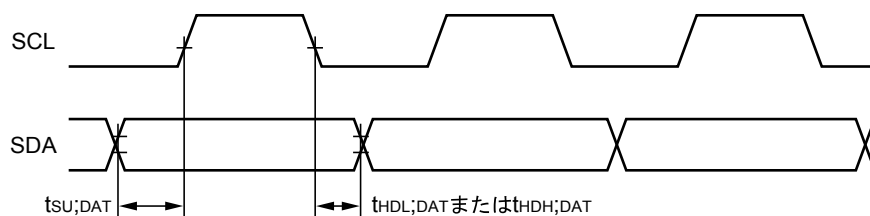
$$\begin{aligned} \text{バス消費電流} &\doteq \frac{0.1\mu\text{A} \times 990\text{ms}}{990\text{ms} + 10\text{ms}} \\ &+ \frac{3\text{V} \times 10\text{ms} \times 2}{10\text{k}\Omega \times 2 \times (990\text{ms} + 10\text{ms})} \\ &+ 3\text{V} \times 50\text{pF} \times (100 \text{回} + 50 \text{回}) \\ &\doteq 0.099\mu\text{A} + 3.0\mu\text{A} + 0.0225\mu\text{A} \doteq 3.12\mu\text{A} \end{aligned}$$

一般的には、前掲の式の第1項と第3項に比べて第2項が十分大きいいため、バス消費電流は第2項で決まる場合が多くなります。

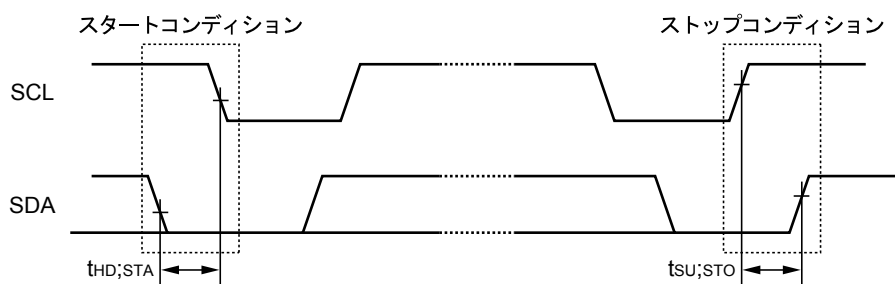
1.2 I²C バスの転送方式

1.2-1 スタートコンディションとストップコンディション

I²Cバスではデータを転送している動作中は基本的に下図のようにSCLが“H”の間はSDAは一定の状態に保たれていなくてはなりません。

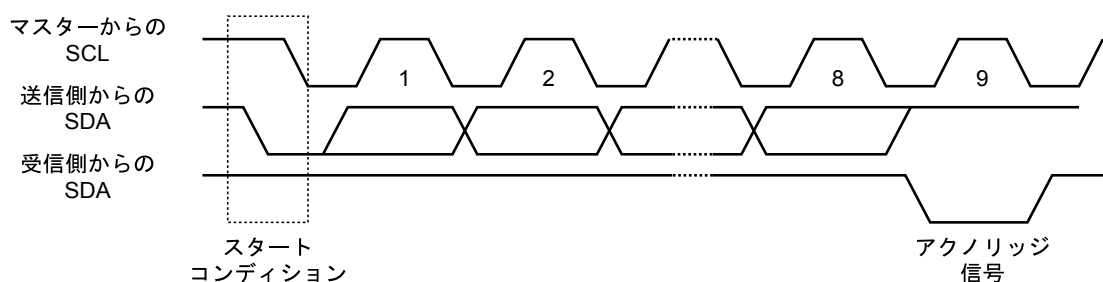


また、データ転送が行われていない時はSCLとSDAともに“H”の状態になっています。このSCL=SDA=“H”の時、SDAを“H”から“L”に変化させるとスタートコンディションになり、アクセスが開始されます。一方、SCLが“H”の時、SDAを“L”から“H”に変化させるとストップコンディションになり、アクセスの終了となります。(下図を参照) スタートコンディションとストップコンディションの生成は常にマスター側が行います。



1.2-2 データの転送と確認応答

スタートコンディションの発生後、データの転送は1バイト（8ビット）づつ行われます。データ転送は何バイトでも連続で転送可能です。8ビットのデータ転送の毎に受信側より送信側にアクリッジ信号が送られます。アクリッジ信号は、データ転送のSCL8ビット目のクロックパルスが“L”に立ち下がった直後に、それまでバスをアサートしていた送信側がSDAを解放し、受信側がSDAを“L”にすることによって行われます。受信側がアクリッジ信号送出後、次の1バイトの転送がそのまま受信である時、SCL9ビット目のクロックの立ち下がり、受信側はSDAを解放します。また、送信側になる時はデータの転送に移ります。マスター側が受信側になっている時、マスター側は、スレーブ側から送信された最後の1バイトの後のアクリッジ信号を生成しないことで、送信装置にデータ転送の終了を知らせます。この時スレーブ側（送信側は）は、そのままSDAを解放し続け、マスター側がストップコンディションを発生させられるようにします。



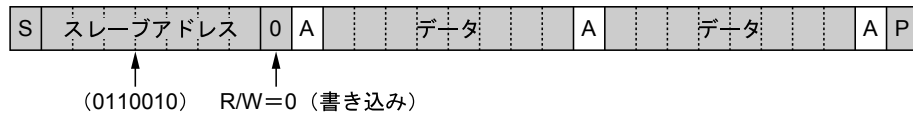
1.2-3 I²C バスのデータ転送フォーマット

I²CバスではCE信号がありません。その代わりに、各デバイスに7ビットのスレーブアドレスが割り付けられており、転送最初の1バイトは、この7ビットスレーブアドレスとその後のデータの転送方向を表わすコマンド (R/W) に割り付けられています。すなわち7ビットのアドレスをMSBから順に転送し8ビット目が“H”の時、2バイト目以降はRead、“L”の時Writeになります。

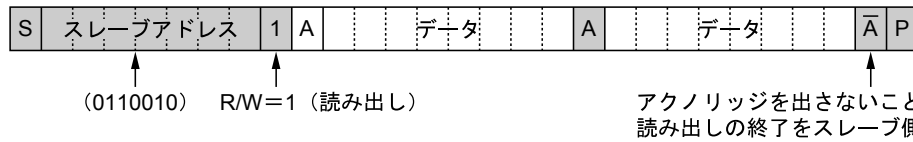
RS5C372A/Bのスレーブアドレスは (0110010) に規定しています。

データの送受信の最後にはストップコンディションを発生させ転送を終了します。ただし、ストップコンディションを発生させずにスタートコンディションを発生させれば、再送開始条件となりスレーブアドレスを再設定することで、続けて送受信が可能です。1回の転送中に転送方向を変更したいときはこの方法を使います。

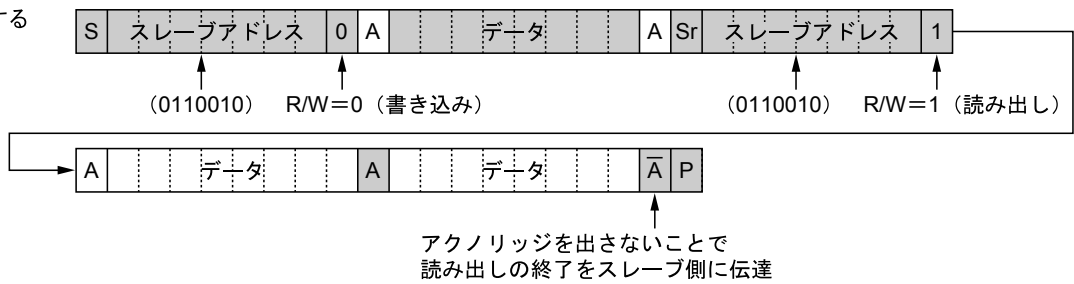
マスター側よりスレーブ側にデータを書き込む場合



マスター側より7ビットアドレス指定後直ぐにスレーブ側からデータを読み出す場合



転送中に転送方向を変更する場合

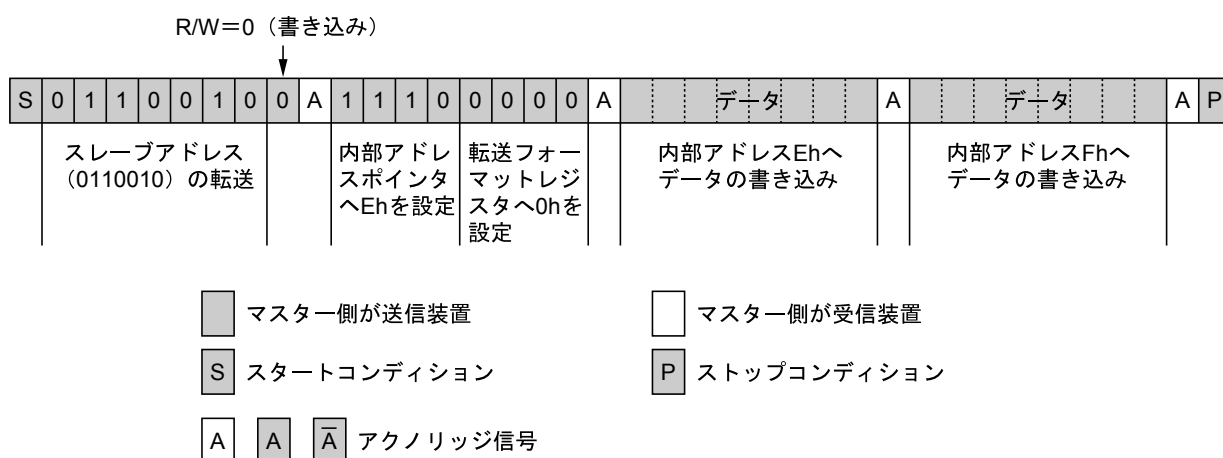


- マスター側が送信装置
- マスター側が受信装置
- アクノリッジ信号
- S スタートコンディション
- P ストップコンディション
- Sr 再送開始条件

1.2-4 RS5C372A/B のデータ転送書き込みフォーマット

I²Cバスの規格では各ICに割り付けられたスレーブアドレスの転送フォーマットは決められていますが、IC内部のアドレス情報の転送方法は規定されていません。RS5C372A/Bではスレーブアドレスと書き込み命令を転送した次の1バイトで内部アドレスポインタ（4ビット）と転送フォーマットレジスタ（4ビット）にデータを転送します。書き込みの場合は転送フォーマットは1つしかなく転送フォーマットレジスタには（0000）を書き込みます。3バイト目は2バイト目で書き込んだ内部アドレスポインタで指定したアドレスへのデータ転送を行い、4バイト目以降は自動的に内部アドレスポインタがインクリメントされます。ただし、内部アドレスポインタがFhの時は次のバイトの転送で0hになります。

データ書き込み例（内部アドレス Eh～Fh に書き込みを行う場合）



1.2-5 RS5C372A/B のデータ転送読み出しフォーマット

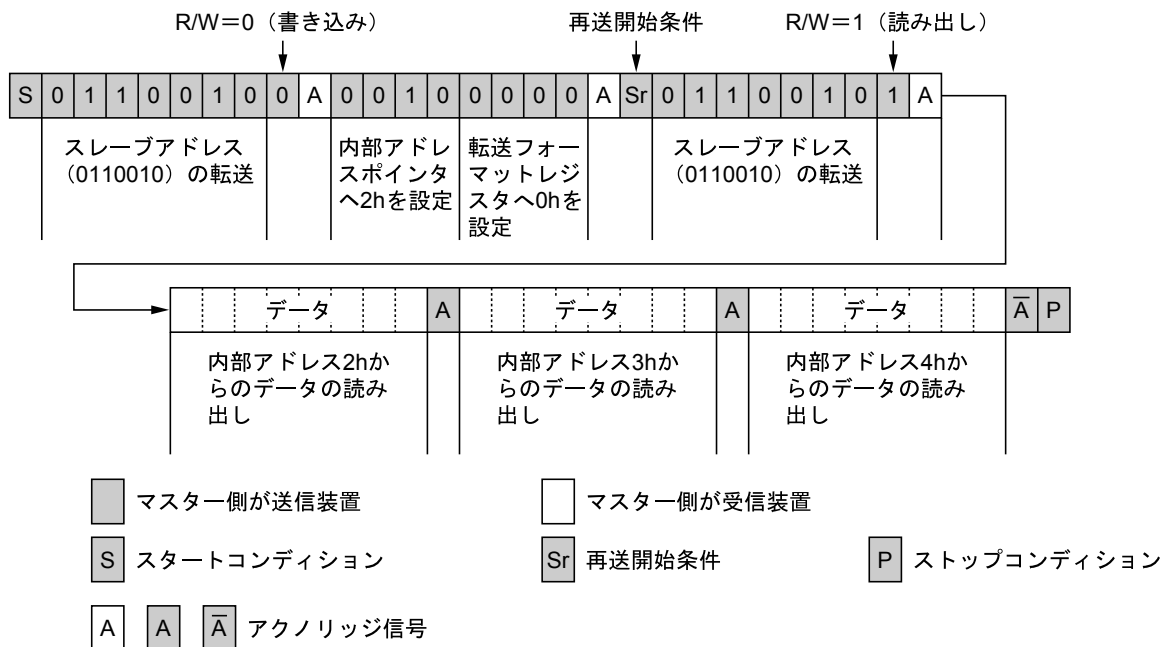
内部レジスタのデータを読み出す場合、RS5C372A/Bでは以下の3つの方法があります。

- 1) 内部レジスタのデータを読み出す第1の方法は、1.2-4で述べた内部アドレスポインタと転送フォーマットレジスタへの書き込みの方法で内部アドレスを指定した後、再送開始条件（1.2-3項参照）を発生させデータ転送方向を変更し、読み出しを行う方法です。内部アドレスポインタはストップコンディションを見るとFhにセットされます。

そのため、この方法で読み出しを行う時は、再送開始条件の前にストップコンディションを挿入する事はできません。

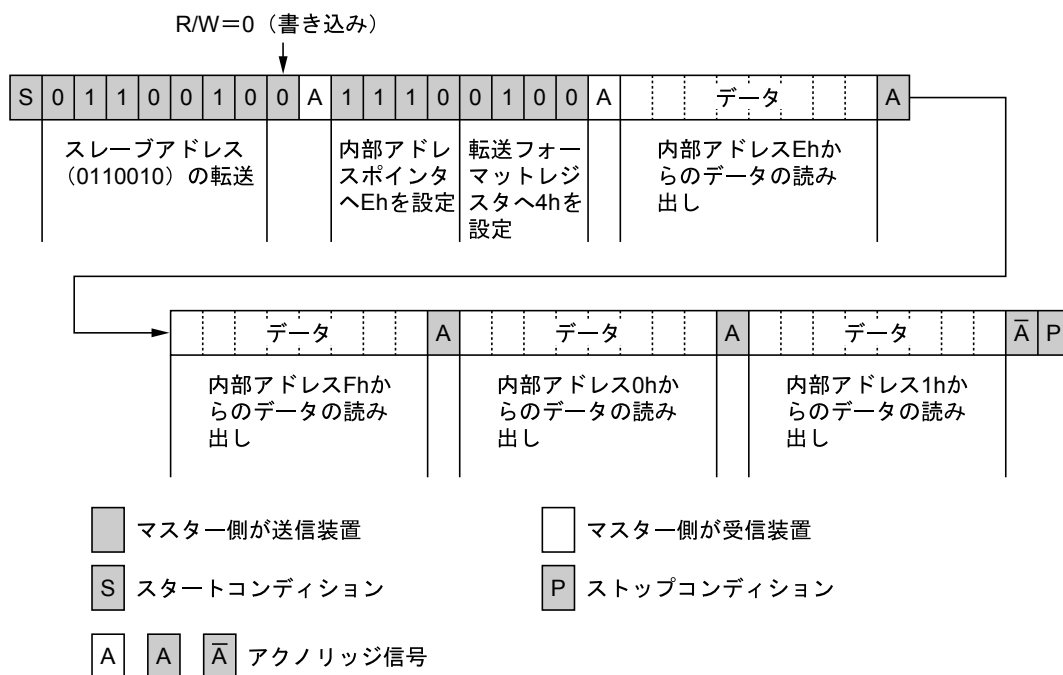
この方法で読み出す場合、転送フォーマットレジスタには0hを書き込みます。

データ読み出し例 1（内部アドレス 2h から 4h までのデータを読み出す場合）



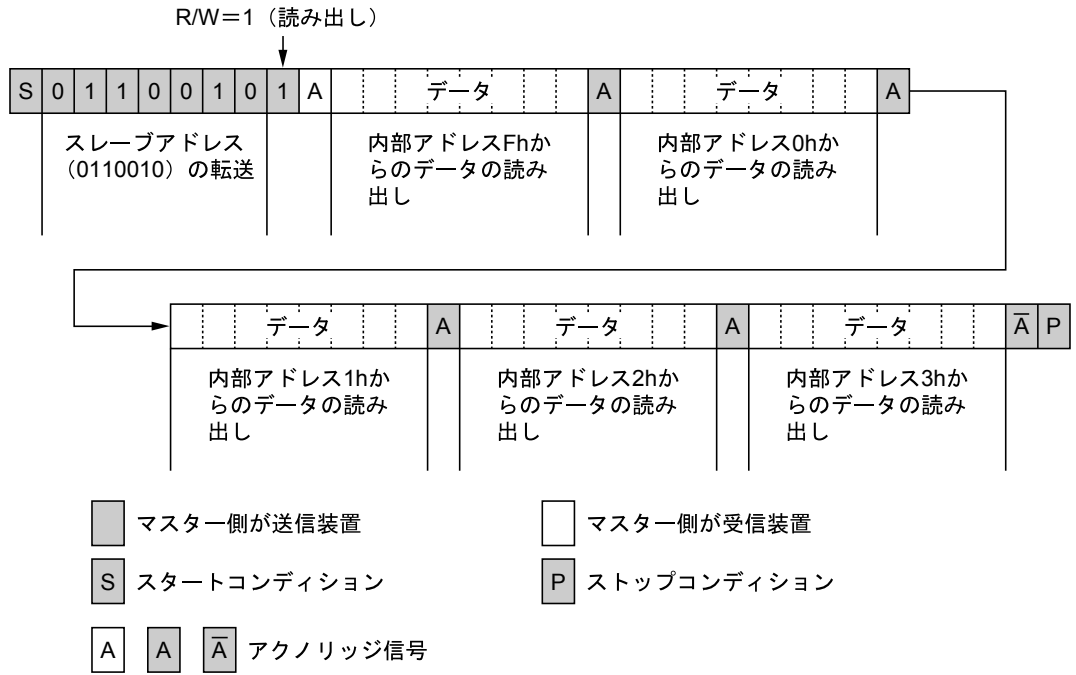
- 2) 内部レジスタのデータを読み出す第2の方法は、内部アドレスポインタと転送フォーマットレジスタへの書き込みの後、すぐに読み出しを行う方法です。この方法は厳密にはI²Cバスの規格に準拠していませんが読み出し時間を短くし、マスターの負荷を軽減させるには有効です。この方法で読み出す場合、転送フォーマットレジスタには4hを書き込みます。

データ読み出し例 2 (内部アドレス Eh から 1h までのデータを読み出す場合)



3) 内部レジスタのデータを読み出す第3の方法は、スレーブアドレスとR/Wビット書き込み後、すぐに読み出す方法です。1) で述べたように、内部アドレスポインタはデフォルトでFhになっていますので、この方法は内部アドレスFhから読み出しをスタートする場合にのみ有効になります。

データ読み出し例 3 (内部アドレス Fh から 3h までのデータを読み出す場合)



1.2-6 特殊条件下のデータ転送

RS5C372A/Bでは時刻の繰り上がり時に時刻の読み出し/書き込みを行った時、誤読み出しや誤書き込みが起ることを防ぐために、スタートコンディションからストップコンディションまでの間、時計を一時的にホールドさせます。この間に時刻の繰り上がりがあった場合は、その補正をストップコンディション発生後約61 μ s以内に行います。誤読み出しや誤書き込みが起ることを防ぐためには、時刻の読み出し/書き込みを1回の転送(スタートコンディションからストップコンディションまで)の間に行う必要があります。また、スタートコンディションが発生してから0.5秒から1.0秒経過するとRS5C372A/Bへのアクセスを自動解除する機能が働き、時計の一時ホールドを解除し、アドレスポインタをFhにセットし、CPUからのアクセスを強制終了します(ストップコンディションを受け取ったのと同じ動作をします。: I²Cバスインターフェースからの自動復帰機能)。従って、1回のアクセスは0.5秒以内に終了させる必要があります。自動復帰機能により、時刻の読み出し中などにシステムが突然ダウンしてSCLがストップしても時刻の遅れは発生しません。

また、スタートコンディション発生後、ストップコンディションが発生する前にスタートコンディションが発生しても、2回目のスタートコンディションは「再送条件」とみなされます。そのため、1回目のスタートコンディションから0.5秒から1.0秒経過するとRS5C372A/Bへのアクセスを自動解除する機能が働きます。

自動復帰機能が働いてからもなおアクセスを行うと、書き込み時はアクノリッジ信号が出なくなり、読み出し時はFFhが出力されるようになります。

リアルタイムクロックへのアクセス

- (1) 時刻の読み出し/書き込みがスタートして終了するまでストップコンディションを発生させない。
- (2) 1回の時刻の読み出し/書き込みは0.5秒以内に行う。
- (3) ストップコンディションから次のスタートコンディションまで62 μ s以上時間を空けて下さい。
(ホストとのアクセスの間に時刻の桁上げがあった場合、RS5C372A/Bは、この間に桁上げの補正を行います)

の3点を守っている限り、ユーザは何も意識をすることなくいつでもリアルタイムクロックへのアクセスが可能です。

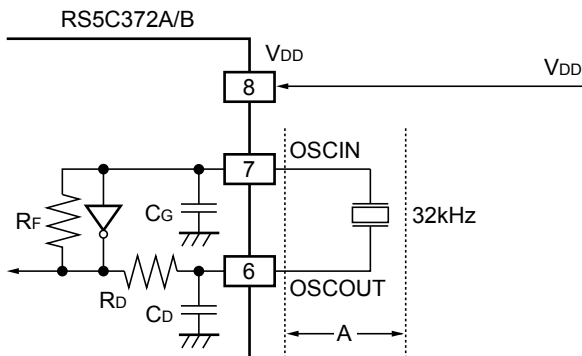
秒から時までを読み出す場合の悪い例 (誤読み出し)

(スタートコンディション) → (秒読み出し) → (分読み出し) → (ストップコンディション) → (スタートコンディション) → (時読み出し) → (ストップコンディション)

読み出しを始めた時、時刻がPM5時59分59秒だったとします。たまたま秒、分を読み出している最中にPM6時00分00秒になったとします。この時点で秒の桁上げはホールドされているため時刻は59分59秒が読まれます。その後、ストップコンディションを見たRS5C372A/Bはホールドしていた秒の桁上げを行い、時刻はPM6時00分00秒になります。その後、時の桁を読み出すと、時の桁は6時になります。読み出された結果はPM6時59分59秒になり、誤った時刻が読み出されてしまいます。

● 2. 発振回路の構成と時計誤差の調整

2.1 発振回路の構成



外付け素子例

X'tal : 32.768kHzまたは32.000kHz
 ($R_1 = \text{TYP. } 30\text{k}\Omega$)
 ($C_L = 6\text{pF} \sim 8\text{pF}$)

内蔵素子標準値

R_F 15M Ω (TYP.)
 R_D 60k Ω (TYP.)
 C_G, C_D 10pF (TYP.)

発振回路は V_{SS} を基準とした、約1.2Vの定電圧回路で駆動しています。
 そのため、発振波形は V_{SS} よりプラス側で約1.2V_{P-P}前後の波形になっています。

水晶振動子について

水晶振動子の基本特性値として R_1 値（等価直列抵抗：発振のしやすさの目安）と C_L 値（負荷容量：中心周波数のランク）がありますが、RS5C372A/Bでは、 $R_1 = \text{TYP. } 30\text{k}\Omega$ 、 $C_L = 6 \sim 8\text{pF}$ を推奨しています。この値の確認については使用される水晶振動子のメーカーに問い合わせして下さい。

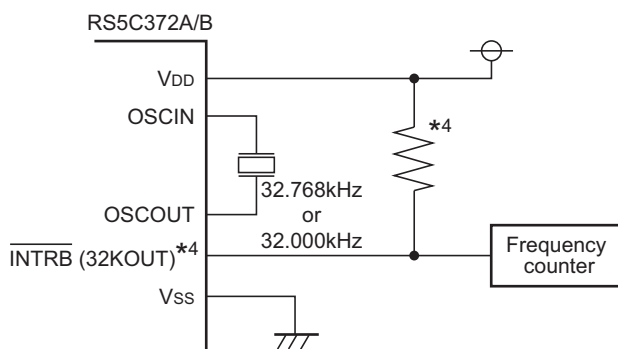
発振回路まわり実装上の注意事項

- 1) 水晶振動子はできるだけICの近くに配置してください。
- 2) 発振回路の近くに（特に図の←A→の区間）信号ライン・電源ラインを通さないで下さい。
- 3) OSCIN、OSCOUT端子とPCB基板間の絶縁抵抗は、できるだけ高くして下さい。
- 4) OSCIN、OSCOUTの配線は長い平行線にしないで下さい。
- 5) 結露は水晶発振停止等のエラーの原因になりますので、充分注意して下さい。

その他の注意事項

- 1) 外部よりOSCINにクロック（32.768kHzまたは32.000kHz）を入力する場合
 DC結合… 入力レベルが合わないため禁止します。
 AC結合… 可能ですが、ノイズ等により発振停止検出動作で誤検出する可能性が考えられますので、発振停止検出機能の動作保証はできません。
- 2) 発振出力（OSCOUT出力）で他のICを駆動することは、発振特性の安定化のため、行わないで下さい。

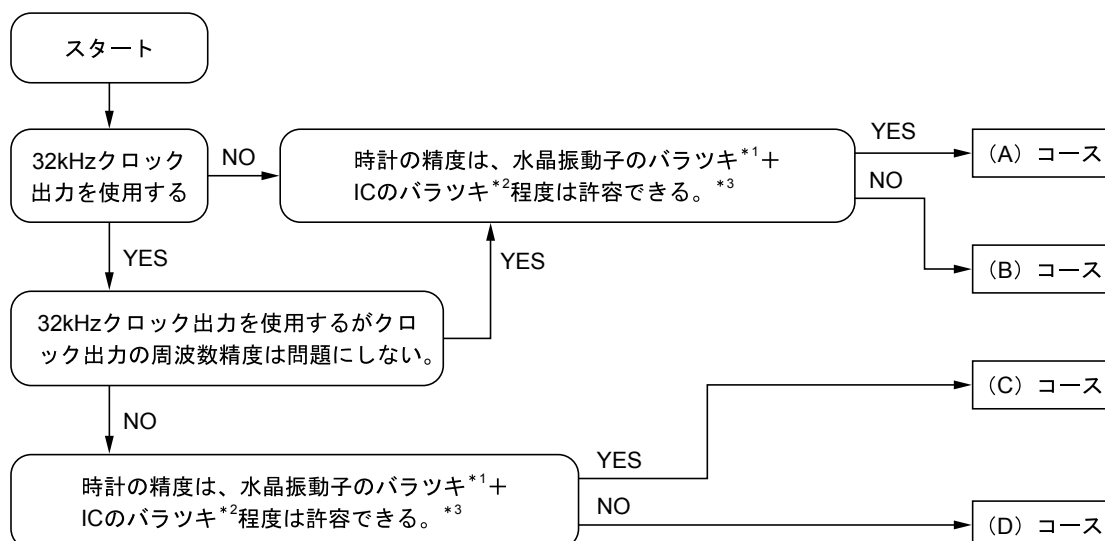
2.2 発振周波数の測定



- * 1) 電源オン (XSTP=1) 時、 $\overline{\text{INTRB}}$ 出力から 32.768kHz または 32.000kHz クロックが出力されます。
- * 2) 周波数カウンタは 6桁以上 (1ppm オーダー) のもの (推奨 7桁以上) をご使用下さい。
- * 3) $\overline{\text{INTRB}}$ 出力は V_{DD} にプルアップして下さい。
- * 4) RS5C372A は $\overline{\text{INTRB}}$ 、RS5C372B は 32KOUT です。
プルアップ抵抗は RS5C372B では不要です。

2.3 発振周波数の調整

発振周波数の調整方法は RS5C372A/B を組み込むシステムで、どのような使われ方をするか、時計の誤差はどの程度まで許されるかで変わってきます。以下のフローに従って、システムに最適な発振調整法を選択して下さい。



- * 1) 一般的に水晶振動子は C_L 値 (負荷容量) により中心周波数がクラス分けされており、さらにバラツキ精度により ± 10 、 ± 20 、 ± 50 ppm 程度にランク分けされて販売されています。
- * 2) IC による周波数バラツキは基本的に常温で約 $\pm 5 \sim \pm 10$ ppm 程度です。
- * 3) ここでいう時計の精度は常温時のもので、実際には水晶自身の温度特性なども影響を及ぼします。

(A) コース

時計の精度をIC毎に合わせ込みをしない（無調整）場合で、水晶振動子の C_L 値は特に選択する必要はなく、どの値でも使用可能です。水晶振動子の精度のバラツキは時計の精度が許される範囲で選択を行えます。いくつかの水晶振動子、ICを用いて、2.2項の方法で中心周波数を求め「2.4項時計誤差補正回路」の補正方法で補正値を定め、常にその値をRS5C372A/Bに書き込むようにします。

(B) コース

時計の精度を（水晶振動子のバラツキ+ICのバラツキ）以内に抑えるには、IC毎に時計誤差の補正をする必要が出てきます。時計誤差の補正の方法は「2.4項時計誤差補正回路」を参照下さい。時計誤差の補正をすることにより、水晶振動子は周波数精度バラツキや C_L 値（負荷容量）の選択許容範囲が広がります。ご使用予定の水晶振動子とICを用いて、2.2項の方法で中心周波数を求め、さらに水晶振動子の周波数バラツキとICのバラツキを考慮して、時計誤差補正回路で合わせ込みが可能な範囲が確認されてから、IC毎に時計誤差補正回路により調整を行って下さい。常温で約±1.5ppmまで調整可能です。

(C) コース

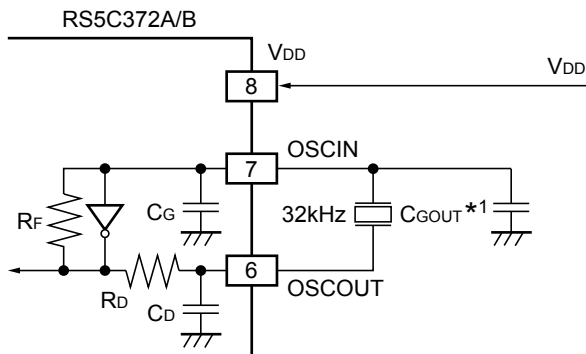
(C) コースと (D) コースでは時計の合わせ込みと共に、32kHzクロック出力の周波数の合わせ込みも必要になります。通常、水晶振動子の周波数の合わせ込みは、水晶の両端に接続される2つの容量 C_G と C_D を調整して行います。RS5C372Aではこの C_G と C_D が内蔵されているため、水晶振動子の C_L 値で発振周波数の合わせ込みが必要になります。

一般に C_L 値と C_G 、 C_D の値の間には以下の関係が成り立ちます。

$$C_L = \frac{C_G \times C_D}{C_G + C_D} + C_s \quad C_s : \text{基板の浮遊容量}$$

RS5C372A/Bに使用する水晶振動子としては C_L 値を6~8pF程度のものを推奨していますが発振周波数を2.2項の方法で測定し、発振周波数が大きい（時計が進む）時は C_L 値の小さい水晶振動子に変更し、小さい（時計が遅れる）時は C_L 値の大きい水晶振動子に変更します。このようにして最適な C_L 値の水晶振動子を選択し、時計誤差補正回路には補正を行わない値を書き込みます。（2.4項「時計誤差補正回路」参照） C_L 値の適合性については水晶メーカーにも問い合わせされることを推奨致します。

なお、発振周波数が大きい（時計が進む）場合には、外付けに下図のように C_{GOUT} を付加して周波数を調整することも可能です。



* 1) C_{GOUT} は0~15pF程度まで

(D) コース

(C) コースと同じ要領で水晶振動子を選択し、さらに、(B) コースと同じようにIC毎に時計誤差の補正をする必要があります。時計誤差の補正の方法は「2.4項時計誤差補正回路」を参照下さい。

2.4 時計誤差補正回路

時計誤差補正回路を用いると、20秒に1度、1秒のクロック数を変化させることにより時計の進み遅れを高精度に調整することができます。時計誤差補正回路による補正を行わない時は、

(F₆,F₅,F₄,F₃,F₂,F₁,F₀) = (*,0,0,0,0,0,*) を書き込めば、補正を行いません。(* は0または1)
時計の誤差補正を実施する場合、レジスタへの設定値は以下の式で算出可能です。

2.4-1 発振周波数*1>ターゲット周波数*2の時(時計が進んでいる時)

$$\text{補正值}^*3 = \frac{(\text{発振周波数}-\text{ターゲット周波数}+0.1)}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数}-\text{ターゲット周波数}) \times 10+1$$

32.000kHzの水晶を用いた場合も

$$\text{補正值} = \frac{(\text{発振周波数}-\text{ターゲット周波数}+0.1)}{\text{発振周波数} \times 3.125 \times 10^{-6}} \div (\text{発振周波数}-\text{ターゲット周波数}) \times 10+1$$

と、同じ式になります。

- * 1) 発振周波数 : 常温の時「2.2 発振周波数の測定」の方法で $\overline{\text{INTRB}}$ (32KOUT) *4 端子から出力されるクロックの周波数。
- * 2) ターゲット周波数 : 合わせ込みを狙う周波数。
32.768kHzの水晶の温度特性は常温で最も高い周波数になるのが一般的なので、通常、このターゲット周波数に32768.00Hz~32768.10Hz (32768Hzに対し+3.05ppm) 程度にされることを推奨します。
32.000kHzの水晶の場合も、32000.00Hz~32000.10Hz (32000Hzに対して3.125ppm) 程度にされることを推奨します。
ただし、この値は使用機器の想定される環境/場所などによっても異なってきます。
- * 3) 補正值 : 最終的にF₆~F₀に書き込む値。この値は7ビットの符号化2進数で表されています。
- * 4) RS5C372Aは $\overline{\text{INTRB}}$ 、RS5C372Bは32KOUTです。

2.4-2 発振周波数=ターゲット周波数の時(時計に進み遅れがない時)

補正值=0または+1または-64または-63を書けば、補正を行いません。

2.4-3 発振周波数<ターゲット周波数の時(時計が遅れている時)

$$\text{補正值} = \frac{(\text{発振周波数}-\text{ターゲット周波数})}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数}-\text{ターゲット周波数}) \times 10$$

32.000kHzの水晶を用いた場合も

$$\text{補正值} = \frac{(\text{発振周波数}-\text{ターゲット周波数})}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数}-\text{ターゲット周波数}) \times 10$$

と同じ式になります。

計算例

- (1) 発振周波数=32768.85Hzの場合 ターゲット周波数=32768.05Hzの場合
 補正值 = $(32768.85 - 32768.05 + 0.1) / (32768.85 \times 3.051 \times 10^{-6}) \doteq (32768.85 + 32768.05) \times 10 + 1$
 $= 9.001 \doteq 9$
 となり (F₆, F₅, F₄, F₃, F₂, F₁, F₀) = (0, 0, 0, 1, 0, 0, 1) を入力します。
 この例のように時計が進んでいる時の補正值は01hからの距離になります。
- (2) 実際の発振周波数=32763.95Hz ターゲット周波数=32768.05Hzの場合
 補正值 = $(32763.95 - 32768.05) / (32763.95 \times 3.051 \times 10^{-6}) \doteq (32763.95 - 32768.05) \times 10$
 $= -41.015 \doteq -41$
 -41を7ビットの符号付2進数で表現するには
 128 (80h) から41 (29h) を引き算します。この場合には、80h-29h=57h
 となり (F₆, F₅, F₄, F₃, F₂, F₁, F₀) = (1, 0, 1, 0, 1, 1, 1) を入力します。
 この例のように時計が遅れている時の補正值は80hからの距離になります。

補正の結果として、ターゲット周波数に対する調整誤差は常温において約±1.5ppmになります。

注 意 事 項

- 1) 時計誤差補正回路で補正を行っても $\overline{\text{INTRB}}$ (32KOUT) *端子から出力されるクロック周波数は変化しません。
- 2) 補正可能範囲： 発振周波数がターゲット周波数より高い（時計が進む）場合の補正值の範囲は、(F₆, F₅, F₄, F₃, F₂, F₁, F₀) = (0, 0, 0, 0, 0, 1, 0) ~ (0, 1, 1, 1, 1, 1, 1) で、実際に補正がかけられる量は-3.05ppm ~ -189.2ppm (32.000kHzの水晶の場合-3.125ppm~-193.7ppm) となり、これにより+189.2ppmの進みがある時まで時計の誤差を補正することが可能 (32.000kHzの水晶の場合+193.7ppm) です。一方、発振周波数がターゲット周波数より低い（時計が遅れる）場合の補正值の範囲は (F₆, F₅, F₄, F₃, F₂, F₁, F₀) = (1, 1, 1, 1, 1, 1, 1) ~ (1, 0, 0, 0, 0, 1, 0) で、実際に補正がかけられる量は+3.05ppm ~ +189.2ppm (32.000kHzの水晶の場合+3.125ppm~+193.8ppm) となり、これにより-189.2ppmの遅れがある時まで補正が可能 (32.000kHzの水晶の場合-193.8ppm) です。
- 3) 以下の3条件が揃う場合には、狙った誤差補正と補正量が若干ズレる場合があります。
 - a) 時計誤差補正回路を用いる。
 - b) ランダムに時計にアクセスをするか、RTCとは関係ない外部クロックに同期してアクセスを行なうか、定周期割り込みのパルスモードに同期してアクセスを行なう。
 - c) アクセス頻度が、平均して1秒間に2回以上ある。
 詳しくは、弊社にお問い合わせ下さい。

*) RS5C372Aは $\overline{\text{INTRB}}$ 、RS5C372Bは32KOUTです。

● 3. 発振停止検出

制御レジスタ2にデータを書き込むことによりXTSPビットを0にした後は、XSTPビットをモニタすることにより、発振停止の検出が可能です。発振停止を検出した時、XSTP ビットは0から1にセットされます。これにより、時計データが有効か無効かの判定に応用可能です。また、XSTP=1の時には、 \overline{XSL} 、F₆~F₀、CT₂、CT₁、CT₀、AALE、BALE、SL₂、SL₁、 \overline{CLEN} 、TESTはリセットされて0になります。

- * 1) 0Vからの電源オンでXSTPビットは1にセットされます。ただし、瞬断の場合は動作しない場合が考えられますので注意が必要です。
- * 2) 一度発振停止を検出すると、発振が再開しても1を維持します。

発振停止検出使用上の注意事項について

- 1) V_{DD}瞬断の防止
- 2) 水晶発振部結露の防止
- 3) 発振部への基板上でのノイズ防止
- 4) 各端子へ最大定格以上の電圧印加の防止

により、発振停止検出動作の誤検出防止を、確実に行っておいて下さい。

特に、バックアップ電池の実装時などに下図のような電源電圧印加があるとXSTPが1にならないにもかかわらず内部データが壊れる場合があります。大きなチャタリングが入らないような配慮をお願い致します。



● 4. \overline{INTRA} 出力と \overline{INTRB} 出力 (RS5C372A)、 \overline{INTR} 出力 (RS5C372B)

4.1 \overline{INTRA} 出力と \overline{INTRB} 出力 (RS5C372A の場合)

\overline{INTRA} または \overline{INTRB} 端子より、以下の3つの出力波形を出力が可能です。

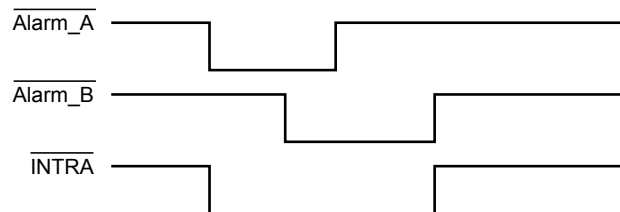
- 1) アラーム一致割り込み
アラームレジスタに設定した時刻 (曜日、時、分) と、時計カウンタ (曜日、時、分) が一致した時、出力端子がオン (“L”) になります。アラーム一致割り込みには、同等の機能を持ったAlarm_AとAlarm_Bがあります。
- 2) 定周期割り込み
定周期割り込み周期選択ビットで選択した出力波形を出力。波形にはパルスモードとレベルモードがあります。
- 3) 32kHzクロック出力
発振回路で発振させたクロックをそのまま出力します。

4.1-1 $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$ 出力のコントロール (フラグビット、イネーブルビット、割り込み出力選択ビット) (RS5C372A)
 上記3種類の出力波形は出力の状態をレジスタでモニタするフラグビット、出力波形を有効にするイネーブルビット、出力波形を $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$ どちらの出力に振り分けるかを選択する出力選択ビットにより、割り込み出力条件の設定が可能です。

	フラグビット	イネーブルビット	割り込み出力選択ビット (SL2, SL1) (内部アドレス Eh の D5, D4)			
			(0,0)	(0,1)	(1,0)	(1,1)
Alarm_A	AAFG (内部アドレス Fh の D1)	AALE (内部アドレス Eh の D7)	$\overline{\text{INTRA}}$	$\overline{\text{INTRA}}$	$\overline{\text{INTRA}}$	$\overline{\text{INTRA}}$
Alarm_B	BAFG (内部アドレス Fh の D0)	BALE (内部アドレス Eh の D6)	$\overline{\text{INTRA}}$	$\overline{\text{INTRB}}$	$\overline{\text{INTRA}}$	$\overline{\text{INTRB}}$
定周期割り込み	CTFG (内部アドレス Fh の D2)	$\text{CT}_2=\text{CT}_1=\text{CT}_0=0$ でディスエーブル (内部アドレス Eh の D2~D0)	$\overline{\text{INTRA}}$	$\overline{\text{INTRA}}$	$\overline{\text{INTRB}}$	$\overline{\text{INTRB}}$
32kHz クロック 出力	なし	$\overline{\text{CLEN}}$ (内部アドレス Fh の D3)	$\overline{\text{INTRB}}$	$\overline{\text{INTRB}}$	$\overline{\text{INTRB}}$	$\overline{\text{INTRB}}$

- ・電源オン (XSTP=1) 時、AALE=BALE= $\text{CT}_2=\text{CT}_1=\text{CT}_0=0$ 、 $\overline{\text{CLEN}}=\text{SL}_2=\text{SL}_1=0$ なので、 $\overline{\text{INTRA}}$ はオフ (“H”)
 $\overline{\text{INTRB}}$ から32kHzクロックが出力されます。
- ・複数の出力波形が同じ出力端子から出力される時、その出力は両者の負論理のOR波形になります。

例：Alarm_A と Alarm_B を $\overline{\text{INTRA}}$ 端子から出力させた場合

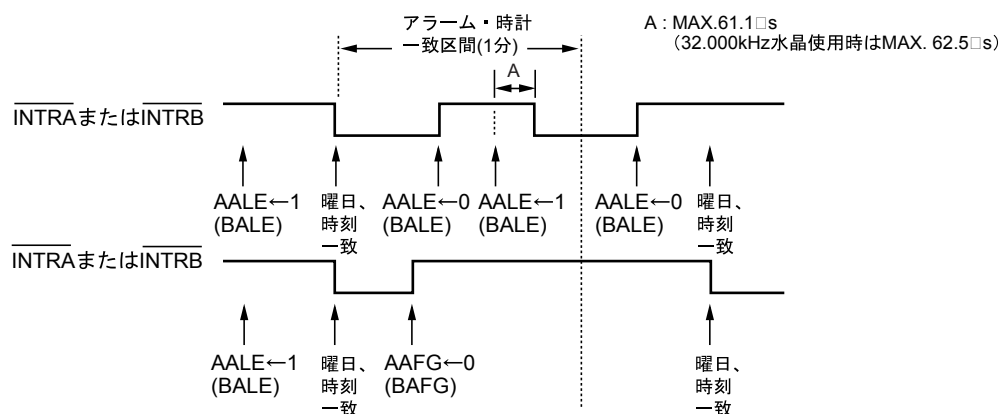


このようなケースでどちらの出力波形が端子から出力されているかはフラグレジスタを読むことにより確認可能です。

4.1-2 アラーム一致割り込み (RS5C372A)

アラームの設定は、AALE (BALE) ビットを0状態でアラームレジスタにアラームを動作させたい曜日、時、分を設定し、割り込み出力選択ビットで出力先を決定し、AALE (BALE) =1 にします。その後、時計カウンタの曜日、時、分が一致した時、出力端子 ($\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$) がオン (“L”) になり、割り込み要求が出力されます。

AALE (BALE) ビット、AAGF (BAFG) ビットにより、出力状態を制御可能です。



*) AAFG (BAFG) と出力波形は逆論理になっています。

4.2 $\overline{\text{INTR}}$ 出力 (RS5C372B の場合)

$\overline{\text{INTR}}$ 端子より、以下の3つの出力波形を出力が可能です。

1) アラーム一致割り込み

アラームレジスタに設定した時刻 (曜日、時、分) と、時計カウンタ (曜日、時、分) が一致した時、出力端子がオン (“L”) になります。アラーム一致割り込みには、同等の機能を持ったAlarm_AとAlarm_Bがあります。

2) 定周期割り込み

定周期割り込み周期選択ビットで選択した出力波形を出力。波形にはパルスモードとレベルモードがあります。

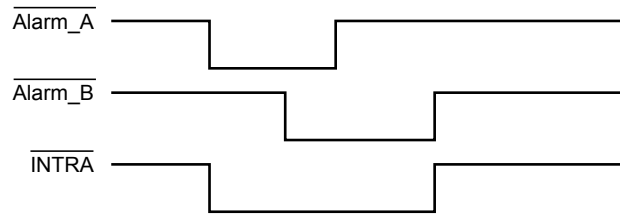
4.2-1 $\overline{\text{INTR}}$ 出力のコントロール（フラグビット、イネーブルビット）（RS5C372B）

上記2種類の出力波形は出力の状態をレジスタでモニタするフラグビットと出力波形を有効にするイネーブルビットにより、割り込み出力条件の設定が可能です。

	フラグビット	イネーブルビット
Alarm_A	AAFG（内部アドレス Fh の D1）	AALE（内部アドレス Eh の D7）
Alarm_B	BAFG（内部アドレス Fh の D0）	BALE（内部アドレス Eh の D6）
定周期割り込み	CTFG（内部アドレス Fh の D2）	CT ₂ =CT ₁ =CT ₀ =0 でディスエーブル （内部アドレス Eh の D2~D0）

- ・ 電源オン（XSTP=1）時、AALE=BALE=CT₂=CT₁=CT₀=0 なので、 $\overline{\text{INTR}}$ はオフ（“H”）になります。
- ・ 複数の出力波形が同じ出力端子から出力される時、その出力は両者の負論理のOR波形になります。

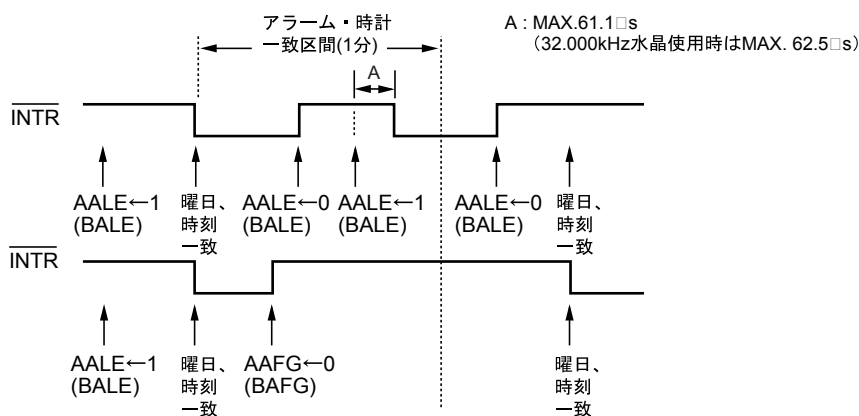
例： $\overline{\text{Alarm_A}}$ と $\overline{\text{Alarm_B}}$ を $\overline{\text{INTR}}$ 端子から出力させた場合



このようなケースでどちらの出力波形が端子から出力されているかはフラグレジスタを読むことにより確認可能です。

4.2-2 アラーム一致割り込み（RS5C372B）

アラームの設定は、AALE（BALE）ビットを0状態でアラームレジスタにアラームを動作させたい曜日、時、分を設定し、割り込み出力選択ビットで出力先を決定し、AALE（BALE）=1にします。その後、時計カウンタの曜日、時、分が一致した時、出力端子（ $\overline{\text{INTR}}$ ）がオン（“L”）になり、割り込み要求が出力されます。AALE（BALE）ビット、AAFG（BAFG）ビットにより、出力状態を制御可能です。



*) AAFG（BAFG）と出力波形は逆論理になっています。

4.3 定周期割り込み

割り込み周期レジスタ、割り込み出力選択ビットを設定することによりCPUに対する一定周期の割り込みを使用することができます。波形にはパルスモードとレベルモードがあります。

定周期割り込み周期選択

CT ₂	CT ₁	CT ₀	設定内容	
			波形モード	周期と立ち下がりタイミング
0	0	0	—	オフ (デフォルト値)
0	0	1	—	“L” 固定
0	1	0	パルスモード	2Hz (Duty50%)
0	1	1	パルスモード	1Hz (Duty50%)
1	0	0	レベルモード	1秒に1度 (秒カウントアップと同時に)
1	0	1	レベルモード	1分に1度 (毎分00秒)
1	1	0	レベルモード	1時間に1度 (毎時00分00秒)
1	1	1	レベルモード	1月に1度 (毎月1日午前00時00分00秒)

1) パルスモード：2Hz、1Hzのクロックパルスを出力します。秒のカウントアップとの関連は下図を参照して下さい。

*) 32.000kHz水晶使用時、2Hzのクロックは0.496sのクロックと0.504sのクロックが交互に出力します。1HzのクロックはDutyが50.4% (“L” 期間が0.496s、“H” 期間が0.504s) になります。

2) レベルモード：割り込み周期として1秒、1分、1時間、1ヶ月を選択可能です。秒のカウントアップは割り込み出力の立ち下がりと同時にです。

3) 時計誤差補正回路使用時は、20秒に1回定周期割り込みの周期が変化します。

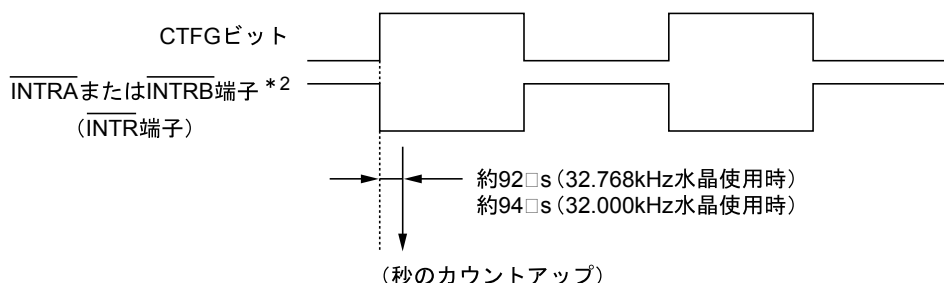
パルスモード：出力パルスの“L” 期間が最大±3.784ms (32.000kHz水晶使用時は±3.875ms) 増減します。

例えば1Hzの時Dutyが50±0.3784% (32.000kHz水晶使用時は50±0.3875%) になります。

レベルモード：1秒間の周期が最大±3.784ms (32.000kHz水晶使用時は±3.875ms) 増減します。

モードの波形と CTFG ビットの関係

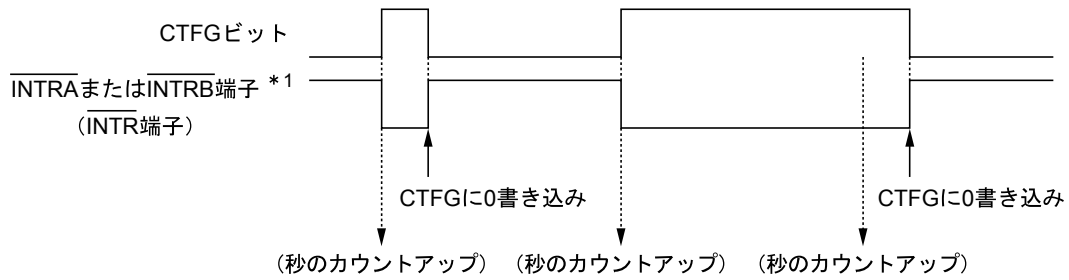
● パルスモード



* 1) パルスモードにおいて、秒のカウントアップと出力立ち下がりエッジは約92μs (32.768kHz時)、約94μs (32.000kHz時) ずれているため、出力の立ち下がりに同期して時刻を読み出すと、リアルタイムクロックの計時時刻に比べて、見かけ上約1秒遅れた時刻が読み出される場合があります。

* 2) RS5C372Aは INTRA または INTRB 端子、RS5C372Bは INTR 端子です。

● レベルモード



* 1) RS5C372Aは $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ 端子、RS5C372Bは $\overline{\text{INTR}}$ 端子です。

4.4 32kHz クロック出力

・ RS5C372A

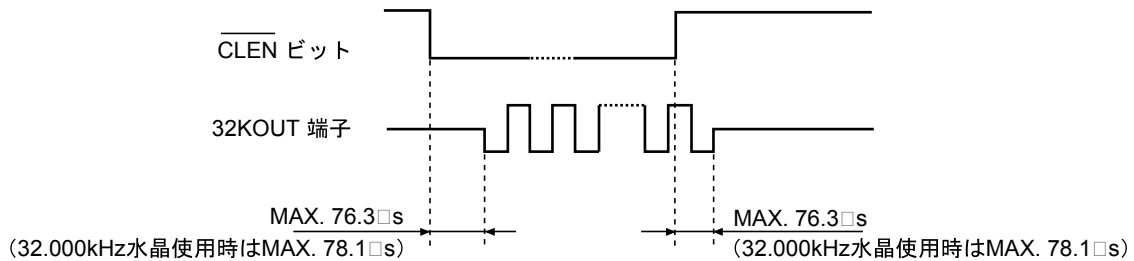
32kHzの水晶発振のクロック信号を $\overline{\text{INTRB}}$ 端子から出力可能です。 $\overline{\text{CLEN}}$ ビットに1を書き込むことによりハイインピーダンスとなります。

- * 1) 32kHz クロック出力は時計誤差補正レジスタの設定によって周波数が変わりません。
- * 2) 0Vからの電源オン時 (XSTP=1の時) 32kHzクロックは $\overline{\text{INTRB}}$ 端子から出力されます。

・ RS5C372B

32kHzの水晶発振のクロック信号を32KOUT端子から出力可能です。 $\overline{\text{CLEN}}$ ビットに1を書き込むことによりハイインピーダンスとなります。 $\overline{\text{CLEN}}$ の制御と32KOUT端子の出力の関係を下図に示します。

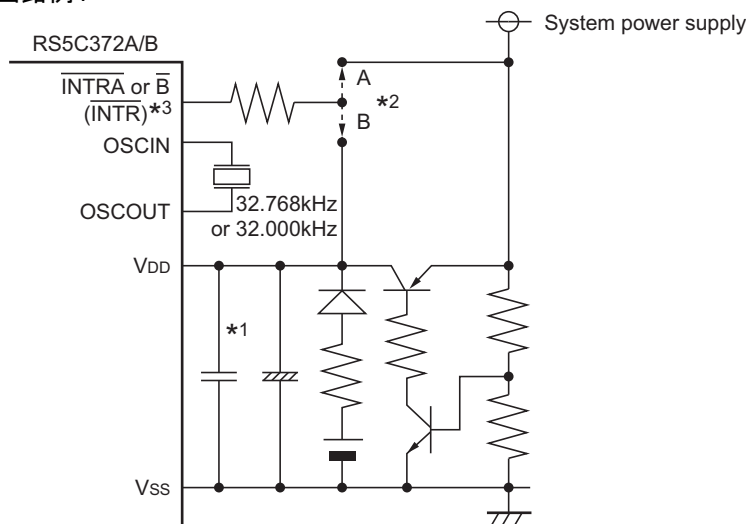
- * 1) 32kHz クロック出力は時計誤差補正レジスタの設定によって周波数が変わりません。
- * 2) 0Vからの電源オン時 (XSTP=1の時) 32kHzクロックは32KOUT端子から出力されます。



● 5. 応用回路例

5.1 電源回路例

回路例1



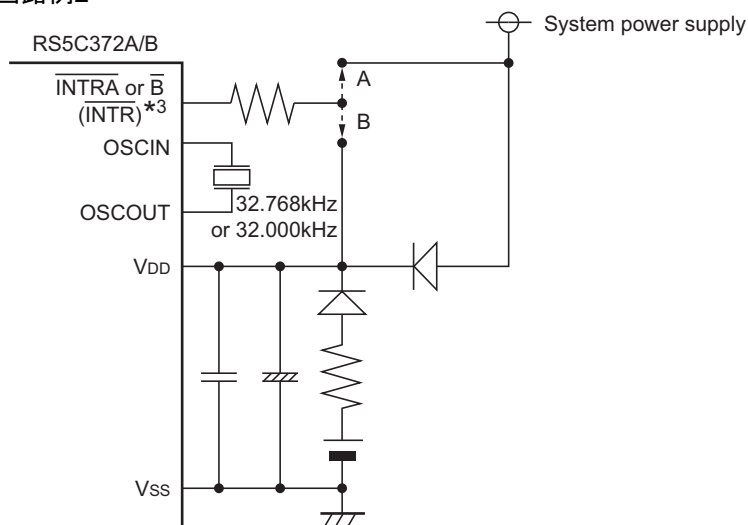
* 1) パソコンはICの間近に設置し、高周波数用と低周波数用を並列に入れて下さい。

* 2) $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ 端子 ($\overline{\text{INTR}}$) *³のプルアップ抵抗は、バッテリーバックアップ時の使い方により、接続位置に注意して下さい。

(I) バッテリーバックアップ時、
使用しない……………左図のAの接続
(II) バッテリーバックアップ時も、
使用する……………左図のBの接続

* 3) RS5C372Aは $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ 、RS5C372Bは $\overline{\text{INTR}}$ です。

回路例2



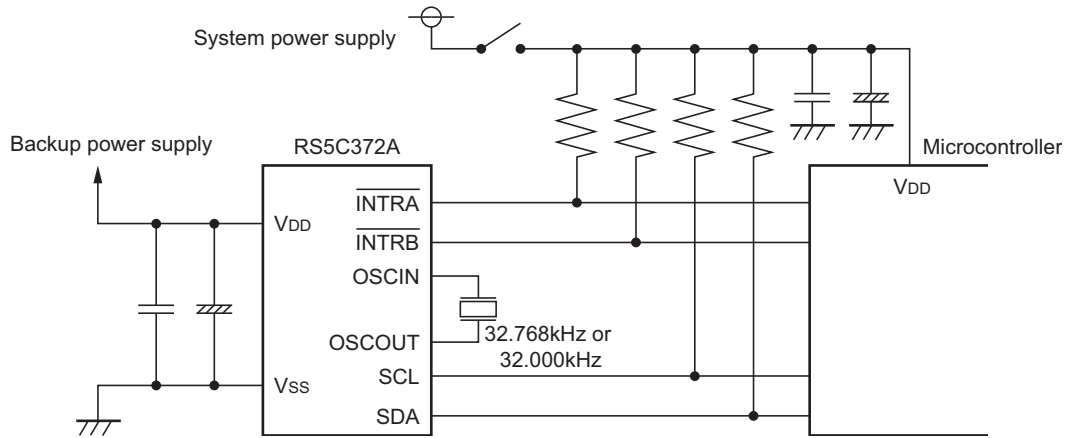
* 1) RS5C372Aは端子印加電圧が V_{DD} を越えても、動作するように設計されていますので左記のような接続でも、問題はありません。

* 2) RS5C372Bは32KOUT端子を除いて端子印加電圧が V_{DD} を超えても、動作するように設計されていますので左記のような接続でも、問題はありません。

* 3) RS5C372Aは $\overline{\text{INTRA}}$ または $\overline{\text{INTRB}}$ 、RS5C372Bは $\overline{\text{INTR}}$ です。

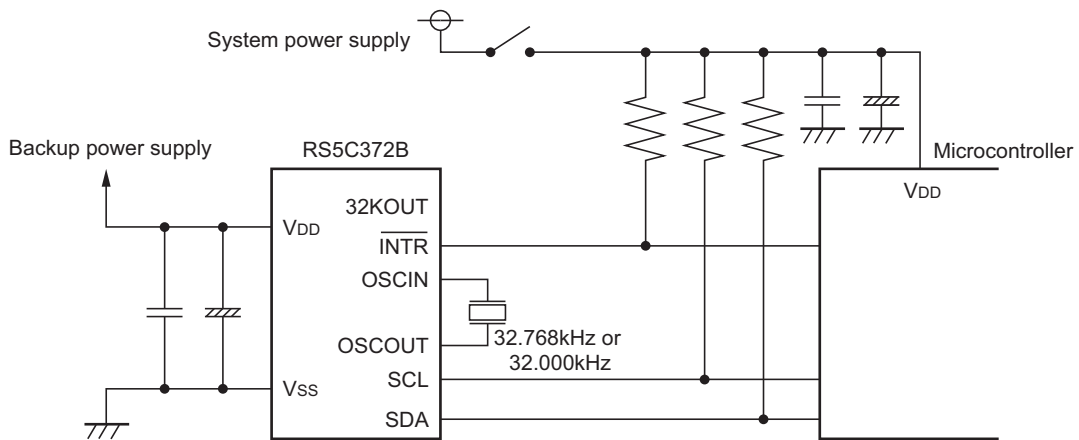
5.2 CPU とのインターフェース回路例

・ RS5C372A



*) RS5C372AのSCLおよびSDA端子はV_{DD}側の保護ダイオードが入っていません。そのためバックアップ電源 ≤ システム電源となっても問題ありません。

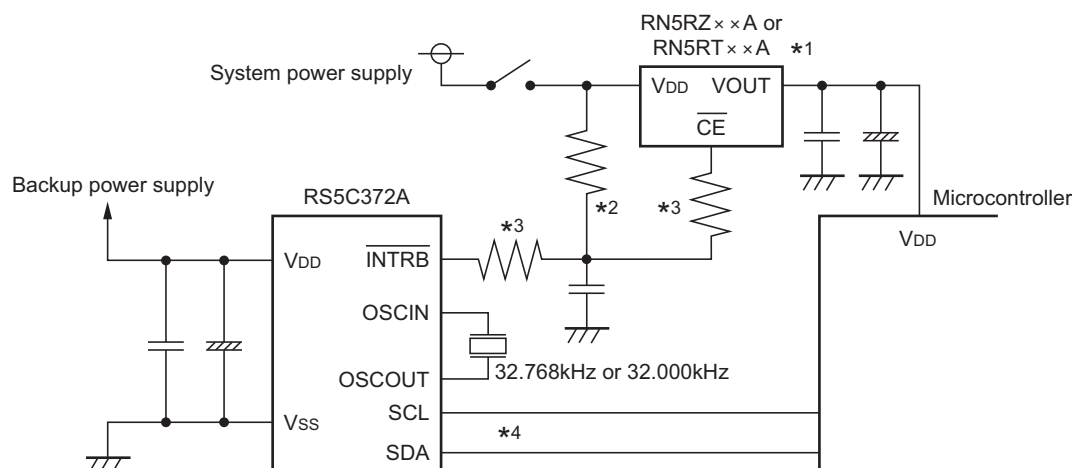
・ RS5C372B



*) RS5C372BのSCLおよびSDA端子はV_{DD}側の保護ダイオードが入っていません。そのためバックアップ電源 ≤ システム電源となっても問題ありません。

5.3 電源ウェイクアップ回路例 (RS5C372A のみ)

本回路はRS5C372AのAlarm_BとRN5RZxxA (RN5RTxxA) *1を用いてAlarm_Bで設定した時刻にシステム電源が立ち上がるように設計した例です。



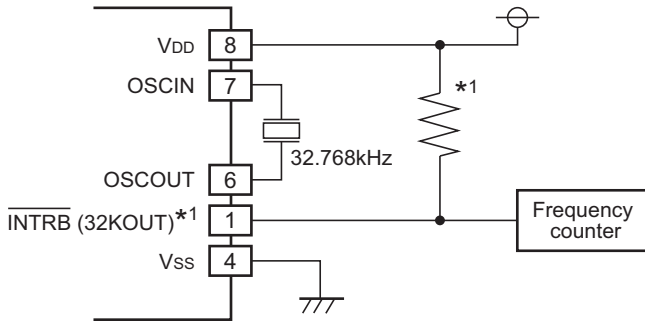
- * 1) RN5RZxxAおよびRN5RTxxAはリコー製スタンバイ機能付きレギュレータです。
- * 2) RS5C372Aの $\overline{\text{INTRB}}$ は電源立ち上げ時32kHzクロックを出力します。この時レギュレータをオンさせるため32kHzクロックがオフ(“H”)の期間に $\overline{\text{CE}}$ が“H”になってしまわないようにコンデンサを入れています。
- * 3) この抵抗は電源立ち下げ時、RS5C372AおよびRN5RZxxA (RN5RTxxA) の端子への過電流、流れ込み防止用です。
- * 4) SCLとSDAのプルアップ抵抗は省略しています。

ソフトの設定

- (1) 電源立ち上げ直後に定周期割り込みを用いて $\overline{\text{INTRB}}$ からオン (“L”) を出力するようにします。
- (2) 電源を立ち下げたい時はアラームBまたは定周期割り込みを用いて、次に電源を立ち上げたいタイミングを設定して、 $\overline{\text{INTRB}}$ に出力させます。次に電源を立ち上げたいタイミングまで $\overline{\text{INTRB}}$ はオフ (“H”) になるので、レギュレータの $\overline{\text{CE}}$ 端子には “H” が印加され、マイコンの電源はオフになります。
- (3) 所定のタイミングになると $\overline{\text{INTRB}}$ 端子はオン (“L”) になり、電源が立ち上がります。以降は、BAFGまたはCTFGに0を書き込むと、電源はオフになり、次の設定されたタイミングで立ち上がるようになります。

● 6. 特性例

測定回路

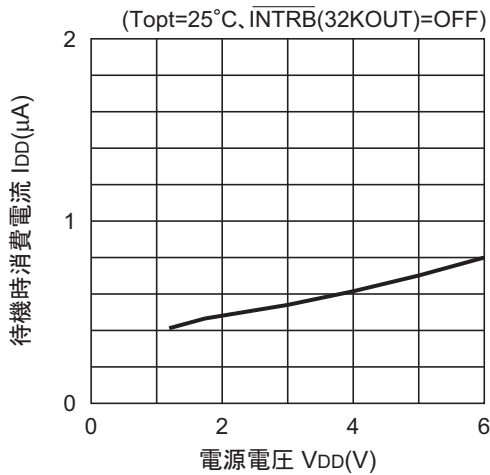


X'tal : 32.768kHz
 (R₁=30kΩTYP.)
 (C_L=6pF~8pF)

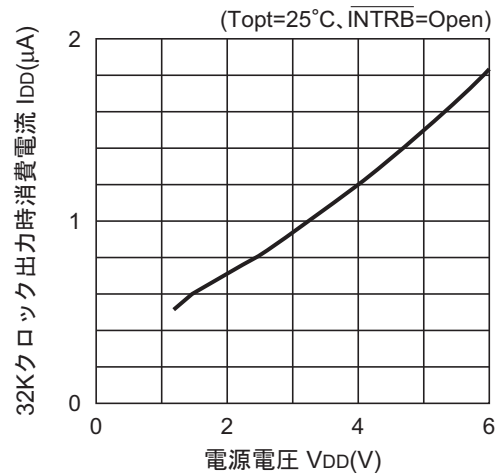
Topt : 25°C
 出力端子 : オープン

* 1) RS5C372Aは $\overline{\text{INTRB}}$ 、RS5C372Bは32KOUT
 です。
 プルアップ抵抗はRS5C372Bでは不要です。

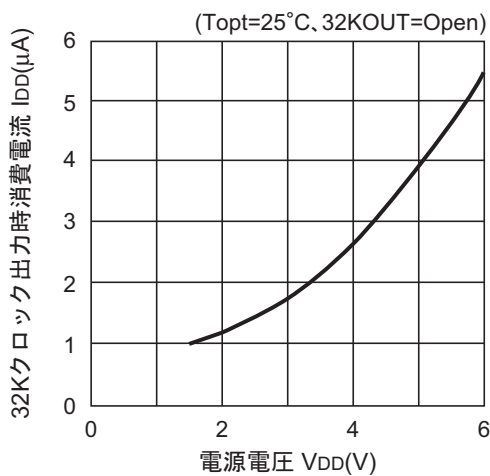
6.1 待機時消費電流対電源電圧特性



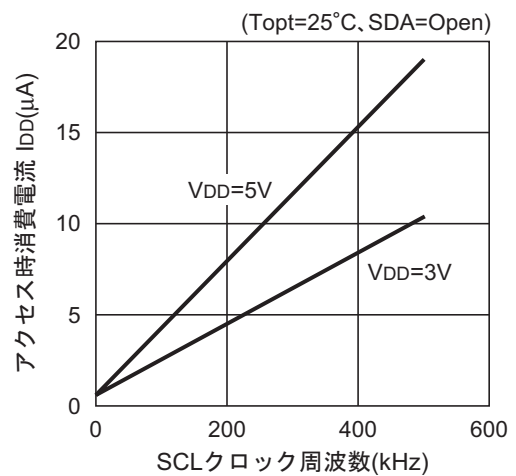
6.2 1) 32K クロック出力時消費電流対電源電圧特性
 RS5C372A



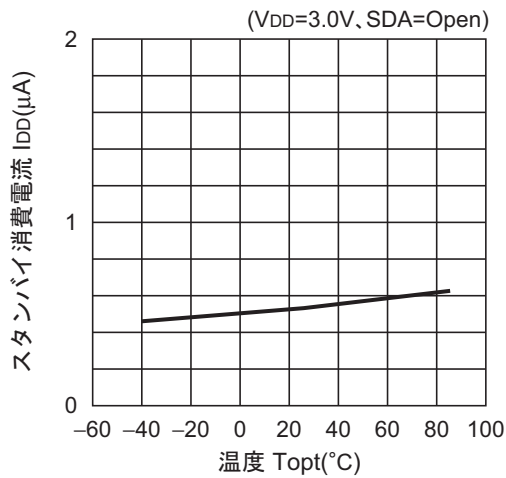
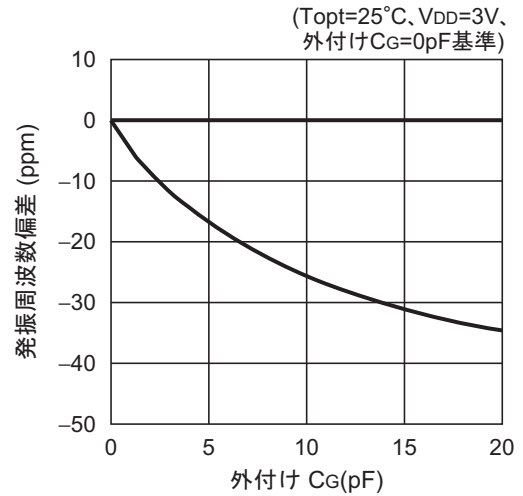
6.2 2) 32K クロック出力時消費電流対電源電圧特性 RS5C372B



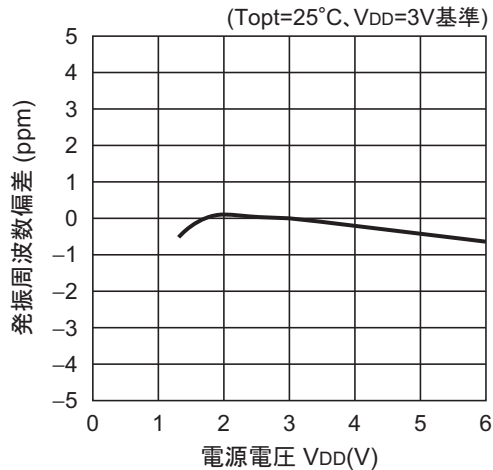
6.3 CPU アクセス時消費電流対 SCL クロック周波数特性



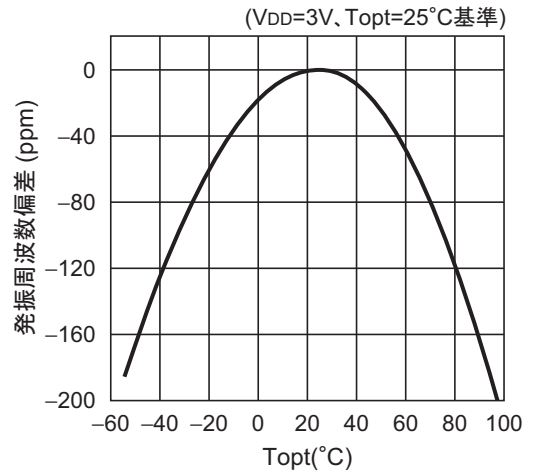
6.4 スタンバイ消費電流対温度特性

6.5 発振周波数偏差對外付け C_G 特性

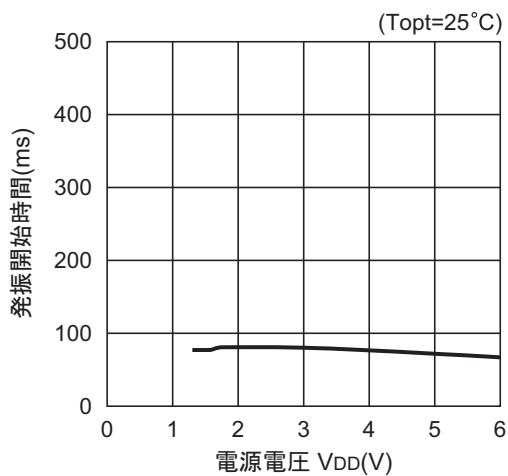
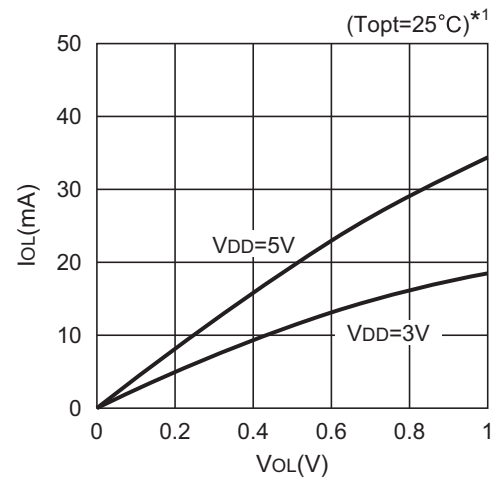
6.6 発振周波数偏差対電源電圧特性



6.7 発振周波数偏差対温度特性



6.8 発振開始時間対電源電圧特性

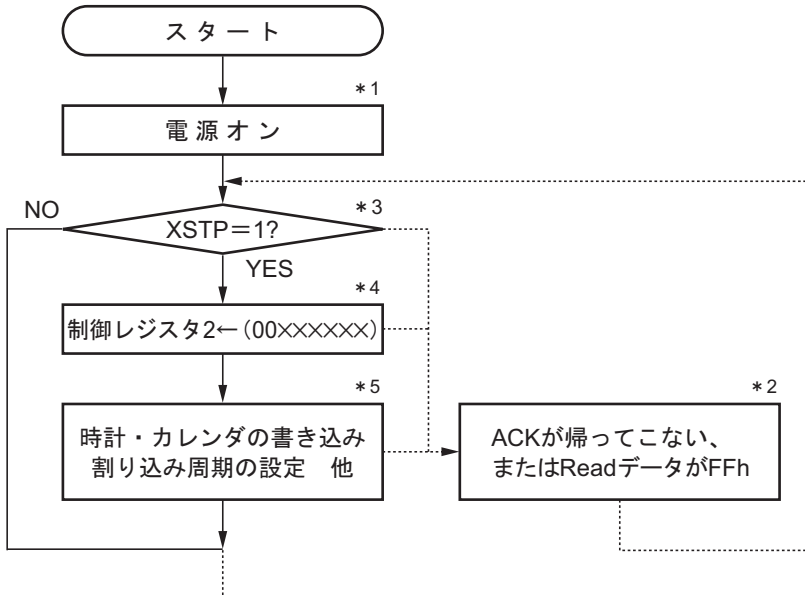
6.9 V_{OL}対I_{OL}特性 ($\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$ 、 $\overline{\text{INTR}}$ 端子)*1

* 1) RS5C372Aは $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$ 、RS5C372Bは $\overline{\text{INTR}}$ です。

定期的に $\overline{\text{INTRA}}$ 、 $\overline{\text{INTRB}}$ 、 $\overline{\text{INTR}}$ 端子に20mA以上電流が流れ込まないようにしてください。

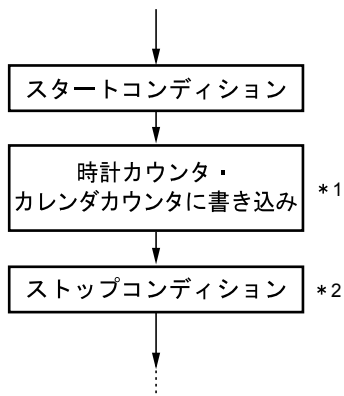
● 7. ソフト処理フロー例

7.1 電源オン時の初期化の手続き



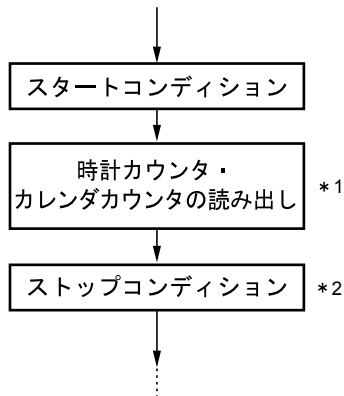
- * 1) 0Vからの電源オン後、発振の立ち上がりと内部の初期化の動作に1~2秒前後かかるため、アクセスはこの時間以上待ってから行って下さい。
- * 2) * 1で説明したIC内部の初期化動作期間内にアクセスを行うと、アクノリッジ信号が出力されないか、アクセスの初めはアクノリッジが出て、途中からアクノリッジが出なくなるか、読み出した値がFFhになる場合があります。この場合は、はじめからアクセスをやり直して下さい。通常のルーチンでも、1度のアクセスに0.5秒以上かかる可能性がある時には、この処理が必要になります。
- * 3) 発振停止検出でXSTP=0 の時は、電源が0Vから立ち上がったものではなく、バックアップから立ち上がったことを意味します。
- * 4) 制御レジスタ2に何らかの書き込みをすることにより、XSTP=0にします。
- * 5) 時計カレンダーの設定、割り込み周期の設定など通常の初期設定を行います。

7.2 時計・カレンダーの書き込み



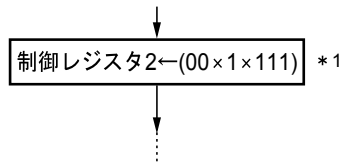
- * 1) 時計・カレンダーの書き込み時は、秒から年までの全ての時刻を書き込む間、ストップコンディションを入れしないで下さい。
(時刻の誤書き込み防止のため)
- * 2) スタートコンディションからストップコンディションまでの時間が0.5秒以上にならないように処理して下さい。
(RS5C372A/BではCPUがアクセス中にダウンする場合を想定して、スタートコンディション発生後、0.5~1.0秒で、強制的にCPUとのアクセスを終了させます。)

7.3 時計・カレンダーの読み出し



- * 1) 時計・カレンダーの読み込み時は、秒から年までの全ての時刻を読み込む間、ストップコンディションを入れないで下さい。
(時刻の誤読み出し防止のため)
- * 2) スタートコンディションからストップコンディションまでの時間が0.5秒以上にならないように処理して下さい。
(RS5C372A/BではCPUがアクセス中にダウンする場合を想定して、スタートコンディション発生後、0.5~1.0秒で、強制的にCPUとのアクセスを終了させます。)

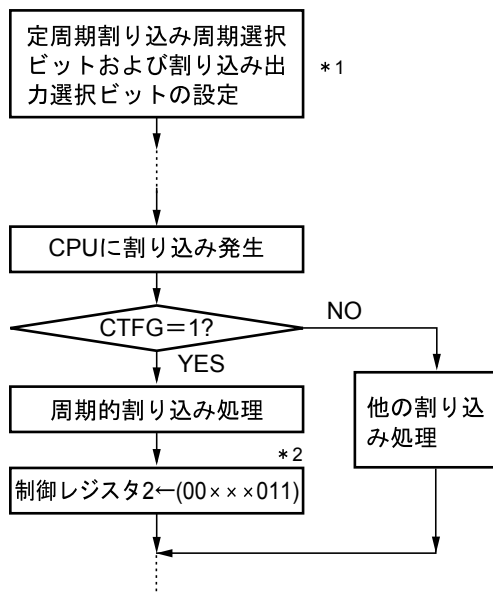
7.4 30秒アジャスト処理



- * 1) ADJ に1 を書き込みます。(ADJ に1 を書き込み後最大122.1μs (32.000kHz水晶使用時は125μs) で±30秒補正が行われます。)

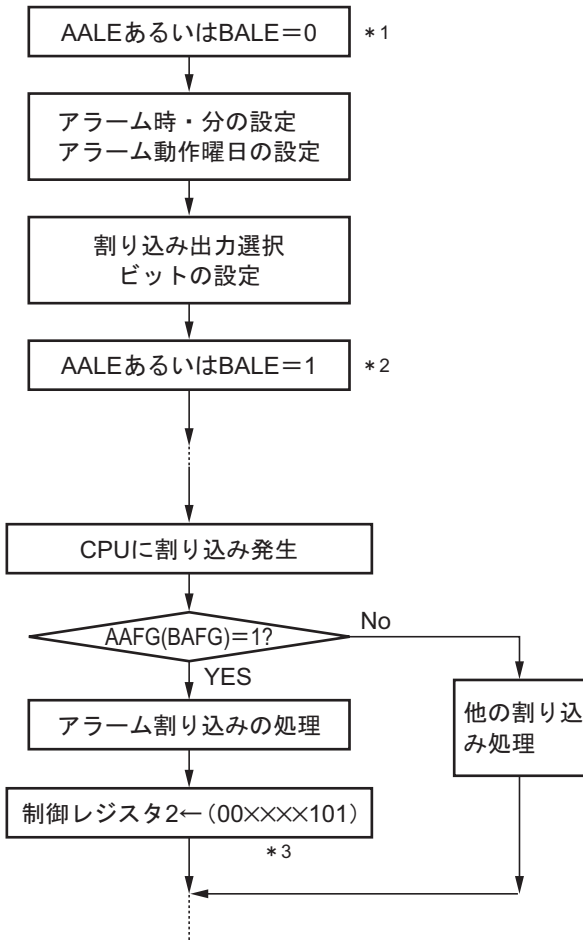
7.5 割り込み処理

7.5-1 定周期割り込み



- * 1) 定周期割り込み周期選択ビットはレベルモードを使用します。
- * 2) CTFG=0 にすることにより、CPU の割り込みを解除します。

7.5-2 アラーム一致割り込み



- * 1) アラームの時刻を設定する前に、設定時刻と現在の時刻が一致している場合を想定してAALEまたはBALE=0にすることによりアラームを一時無効にします。
- * 2) アラームの全設定終了の後、アラームを有効にします。
- * 3) アラームを一時解除します。
Alarm_Aを使用している時--- (00xxx101)
Alarm_Bを使用している時--- (00xxx110)
を書き込みます。



本ドキュメント掲載の技術情報及び半導体のご使用につきましては以下の点にご注意ください。

1. 本ドキュメントに記載しております製品及び製品仕様は、改良などのため、予告なく変更することがあります。又、製造を中止する場合がありますので、ご採用にあたりましては当社又は販売店に最新の情報をお問合せください。
2. 文書による当社の承諾なしで、本ドキュメントの一部、又は全部をいかなる形でも転載又は複製されることは、堅くお断り申し上げます。
3. 本ドキュメントに記載しております製品及び技術情報のうち、「外国為替及び外国貿易管理法」に該当するものを輸出される場合、又は国外に持ち出される場合は、同法に基づき日本国政府の輸出許可が必要です。
4. 本ドキュメントに記載しております製品及び技術情報は、製品を理解していただくためのものであり、その使用に関して当社及び第三者の知的財産権その他の権利に対する保証、又は実施権の許諾を意味するものではありません。
5. 本ドキュメントに記載しております製品は、標準用途として一般的電子機器(事務機、通信機器、計測機器、家電製品、ゲーム機など)に使用されることを意図して設計されております。故障や誤動作が人命を脅かしたり、人体に危害を及ぼす恐れのある特別な品質、信頼性が要求される装置(航空宇宙機器、原子力制御システム、交通機器、輸送機器、燃焼機器、各種安全装置、生命維持装置等)に使用される際には、必ず事前に当社にご相談ください。
6. 当社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障の結果として人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。誤った使用又は不適切な使用に起因するいかなる損害等についても、当社は責任を負いかねますのでご了承ください。
7. 本ドキュメントに記載しております製品は、耐放射線設計はなされてございません。
8. X線照射により製品の機能・特性に影響を及ぼす場合があるため、評価段階で機能・特性を確認の上でご利用ください。
9. WLCSPパッケージの製品は、遮光状態でご利用ください。光照射環境下(動作、保管中含む)では、機能・特性に影響を及ぼす場合があるためご注意ください。
10. パッケージ捺印は、画像認識装置の仕様によって文字認識に差が生じることがあります。画像認識装置にて文字認識をする場合は、事前に弊社販売店または弊社営業担当者までお問い合わせください。
11. 本ドキュメント記載製品に関する詳細についてのお問合せ、その他お気付きの点がございましたら当社又は販売店までご照会ください。



弊社は地球環境保全の観点から環境負荷物質の低減に取り組んでいます。

2006年4月1日以降、弊社はRoHS指令に適合した製品を提供しています。また、2012年4月1日以降は、ハロゲンフリー製品を提供しています。

RICOH リコー電子デバイス株式会社

弊社デバイスに関する詳しい内容をお知りになりたい方は下記へアクセスしてください。

<http://www.e-devices.ricoh.co.jp/>

本ドキュメント掲載製品に関するお問い合わせは下記宛までお願いします。

- 東日本地区 〒140-8655 東京都品川区東品川3-32-3
03(5479)2854 (直) FAX 03(5479)0502
- 西日本地区 〒563-8501 大阪府池田市姫室町13-1
072(748)6262 (直) FAX 072(753)2120

●お問い合わせ・ご用命は・・・